

講座: 手作りスーパーコンピュータのスズメIV

3. 1bitの世界の専用計算機 ——イジング・マシン——

泰 地 真弘人
(東京大学教養学部)
(1994年3月2日受理)

Ising Machine:
A Special Purpose Computer for 1-bit Worlds

TAIJI Makoto
(Received 3 March 1994)

Abstract

This paper describes the development of special-purpose computer systems for Ising models, "Ising Machine" m-TIS 1 and 2. The first two sections explain Ising models and their Monte Carlo simulations. In section 3 and 4, I describe my motivation to build a special-purpose computer and the development of m-TIS 1. In section 5 and 6, the use of field-programmable gate arrays in a special-purpose computer is discussed. In the last two sections I discuss the potential abilities and future prospects of both Ising machine and a special-purpose computer in general.

Keywords:

special-purpose computer, Ising model, phase transition, Monte Carlo simulation, random number, field-programmable gate array, VLSI,

今回は私がイジング模型専用計算機を作ってきた過程に沿って、専用計算機の技術的側面を述べていく。科学からはずれる話題も多いのだが、お許し願いたい。最初の2章でイジング模型とそのモンテカルロシミュレーションについて概観する。次に、私が専用計算機を作ることになった契機を述べ、一号機の概略を示す。その後FPGA(Field Programmable Gate Array)を利用した二号機について解説し、FPGAの専用計算機への応

用の可能性について論ずる。最後にイジングマシン並びに専用計算機一般の将来について私なりの考えを述べたいと思う。

1. イジング模型とは

相転移は多体効果のためにおこる現象のなかでも最も劇的で興味深い現象である。イジング模型はもともとは強磁性体の強磁性——常磁性転移を理解するために考えられた[1]。イジング模型で

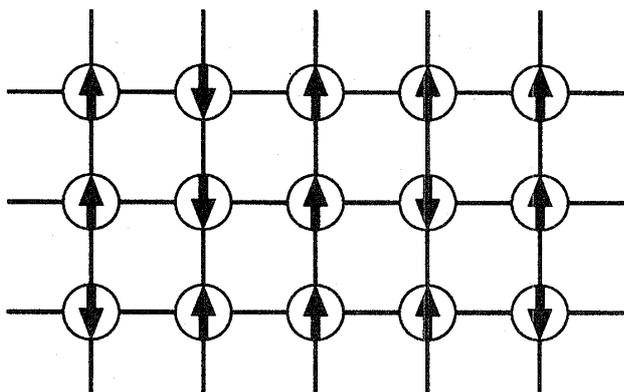


図1 2次元イジング模型. 矢印の向きがスピンの値(±1)に対応する.

は、格子点におかれた±1の値をとるスピン S_i の間の相互作用を考える(図1). 図では2次元格子の例をあげた. この系が次式のようなハミルトニアンをもつとする.

$$H = - \sum_{\langle ij \rangle} JS_i S_j - \sum_i h S_i \quad (1)$$

ここで $\langle ij \rangle$ は最近接のスピンの対を表す. また h は外部磁場である. つまり最近接のスピンのみと結合定数 J で相互作用しているような模型である.

イジング模型は2次元以上のとき2次相転移を示すことが知られている. つまり, ある温度 T_c (> 0)以上では無秩序な常磁性相, T_c 以下では秩序をもつ強磁性相があらわれる. イジング模型は簡単な模型でありながら相転移の本質をとらえることができるので, それゆえ多くの研究者によって精力的に研究がすすめられてきた. 一次元および二次元(磁場なし)の模型では厳密な分配関数が求められているが, 三次元以上では厳密解は見つかっていない. そこで近似計算, モンテカルロシミュレーションが重要な研究手段になる.

上述した系は単純な強磁性最近接相互作用の場合のイジング模型であるが, これをいじってやると様々な変種ができる. 例えば結合定数 J が各スピンの間でランダムになっている場合は(イジング)スピングラス模型となり, これは複雑系の研究で非常に重要である[2]. また磁場 h をランダムにした模型も研究されている. 格子の形状も2次元・3次元以上のものや, フラクタル格子上のモデルなども考えられている. また, 最近接のス

ピンだけでなくより遠方のものとの相互作用を考えることもできる.

磁性の研究以外においてもイジング模型は役に立つ. 例えば場の理論でも重要である. イジング模型は基礎物理研究の一つの焦点に位置しているといってもいいだろう. また相転移現象では, 相互作用の形が少々変わっても, 格子の次元が同じなら臨界点付近での物理量の振舞い(臨界指数)は同じになることが多い. 相転移ではこうしたユニバーサリティが成り立つため, 簡単なモデルでも現実の系と比較可能な結果を得ることができる. イジング模型によって1ビットという最小の自由度の世界で, 物理的世界の本質をとらえることができるのである.

2. モンテカルロシミュレーション

N 個のスピンのあるとすると, これがとりうるスピンの配置の数は 2^N にもなる. 厳密な分配関数を計算するには, これを全部サンプルしなくてはならない. (但し, 対称性を考慮したり, 転送行列の方法を使うことによって少しは減らせる.) それゆえ厳密計算できる系の大きさは三次元では高々 $6 \times 6 \times n$ 程度であろう. しかし, 相転移は本来無限に大きな系で起こる現象である. 系を大きくすればするだけ真の臨界状態により近づけるので, できるだけ大きな系の情報が欲しくなる.

こうした大きな系の統計物理的な性質を調べるためには, モンテカルロ法を使ったサンプリングを行う[3,4]. モンテカルロ法では, スピンの配置空間全体から確率的にサンプリングを行ってそこでの物理量の平均値を求める. イジング模型の場合のように出現頻度に差がある場合には, 重みつきサンプリング(Importance sampling)の手法が用いられる. 重みつきサンプリングでは, 状態 i を平衡状態での出現確率に比例した頻度で出現させる. 従って物理量 A の平均値 $\langle A \rangle$ は, 試行回数を M とすると

$$\langle A \rangle = \frac{1}{M} \sum_i A_i \quad (2)$$

で与えられる. この重みつきサンプリング法によ

って、実効的にサンプリングを行う空間の次元をおとすことができる。

状態 i をある確率 P_i に比例した頻度で生成するには、マルコフ過程の方法を用いればよい。状態 i と状態 j の間の遷移確率を M_{ij} 、状態 i の平衡状態での出現確率を P_i とする。このとき次のふたつの条件が満たされているなら、遷移行列 (M_{ij}) によって定義されるマルコフ過程で生成される状態 i の出現確率は P_i に等しくなる。

1. エルゴード性…任意の状態 i, j に対して $(M^n)_{ij} > 0$ となる $n > 0$ が存在する。

つまり、任意の状態間の遷移が有限回の試行で起こりうるということである。

2. 詳細つりあい… $P_i M_{ij} = P_j M_{ji}$

つまり、平衡状態で $i \rightarrow j$, $j \rightarrow i$ の遷移がおこる率が等しいことをあらわす。

これをイジング模型のモンテカルロシミュレーションの場合に即して考えよう。イジング模型などの古典スピン系の場合には、ある状態 i に対してそのうちどれか一つのスピンを反転させた状態 j との遷移のみを通常あつかう。この時には系のエネルギー変化は局所的に決定できる。いま反転させる対象となるスピンを S_0 、その最近接のスピンを S_k とする。この時 $S_0 \rightarrow -S_0$ でのエネルギー変化は

$$\begin{aligned} \Delta E_{ij} &= E_j - E_i \\ &= 2JS_0 \sum_k S_k + 2hS_0 \end{aligned} \quad (3)$$

と書ける。カノニカル分布を仮定すると、詳細釣合の条件より

$$\begin{aligned} \frac{M_{ij}}{M_{ji}} &= \frac{P_j}{P_i} \\ &= \exp(-\beta \Delta E_{ij}) \end{aligned} \quad (4)$$

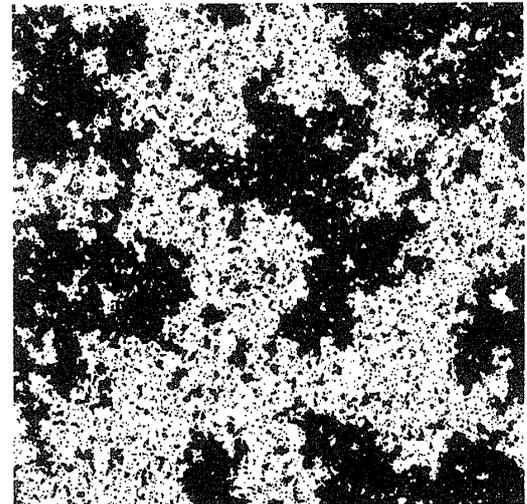
となるように M_{ij} を定めればよいことになる。これを満たす解は無限にあるが、通常用いられるのは次のふたつの方法である。

1. メトロポリス法

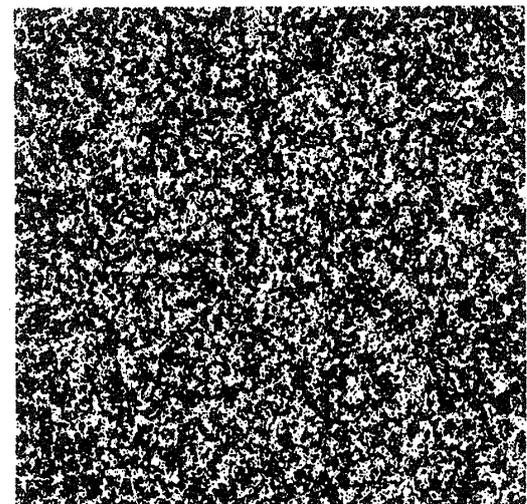
$$M_{ij} = \begin{cases} 1 & \cdots \Delta E_{ij} \leq 0 \text{ のとき} \\ \exp(-\beta \Delta E_{ij}) & \cdots \Delta E_{ij} > 0 \text{ のとき} \end{cases} \quad (5)$$



秩序相: $T/T_c = 0.92$



臨界点: $T/T_c = 1.0$



無秩序相: $T/T_c = 1.3$

図2 モンテカルロシミュレーションによって得られるスピン配置の例。格子の大きさは 512×512 、周期境界条件である。

2. 熱浴法

$$M_{ij} = \frac{\exp(-\beta\Delta E_{ij})}{\exp(-\beta\Delta E_{ij}) + \exp(-\beta\Delta E_{ji})} \quad (6)$$

平衡状態での物理量の平均値はどちらでも同じ結果になるが、ダイナミクスは異なる。

モンテカルロ計算によって得られるスピン配置の一例を図2に示す。温度をあげていくと秩序相から無秩序相に移っていく様子がわかる。スピンを反転する試行の順番は様々である。例えば、はじめから順番にスピンを更新していくとか、ランダムにスピンをとりだして更新するなどの方法がある。ただし、前述したエルゴード性を満たすように順序を決める必要がある。

3. 私と専用計算機

私が専用計算機の開発を始めたのは、1986年のことである。当時私は物理学科の4年生で、大学院の入試も終り単位も大体とってしまっ、暇をもてあましていた。そんな時に「トランジスタ技術」誌の乱数発生器の記事が目にとまった[5]。私は前にイジング模型のモンテカルロ計算を趣味兼レポート課題でやったことがあり、その時に乱数の発生法について少し詳しく調べていた。雑誌に載っていた方法は Tausworthe 法、あるいは M 系列と呼ばれるもので、

$$R_n = R_{n-p} + R_{n-q} \pmod{2} \quad (7)$$

で2進乱数列 $\{R_n\}$ を発生させる方法である[6]。 $p > q$ の組み合わせを適当に選ぶと、乱数列の周期が $2^p - 1$ と非常に長くなる。また乱数としての性質がよいことも知られている。次の乱数1bitを発生するために、前の乱数の排他的論理和をとるだけでよいので、非常に簡単にハードウェア化することができる。乱数発生法としては他に合同乗積法が有名だが、この方法では長い語長の乗算を行わねばならないのでハードウェア向きでない。私もこの Tausworthe 法によって簡単に乱数発生器を作れることに気づいていたので、この記事に対抗意識を燃やして乱数発生器を作ろうと考えた。但し、同じでは芸がない。この記事では1bitずつ乱数を発生していたが、16bitとかの長

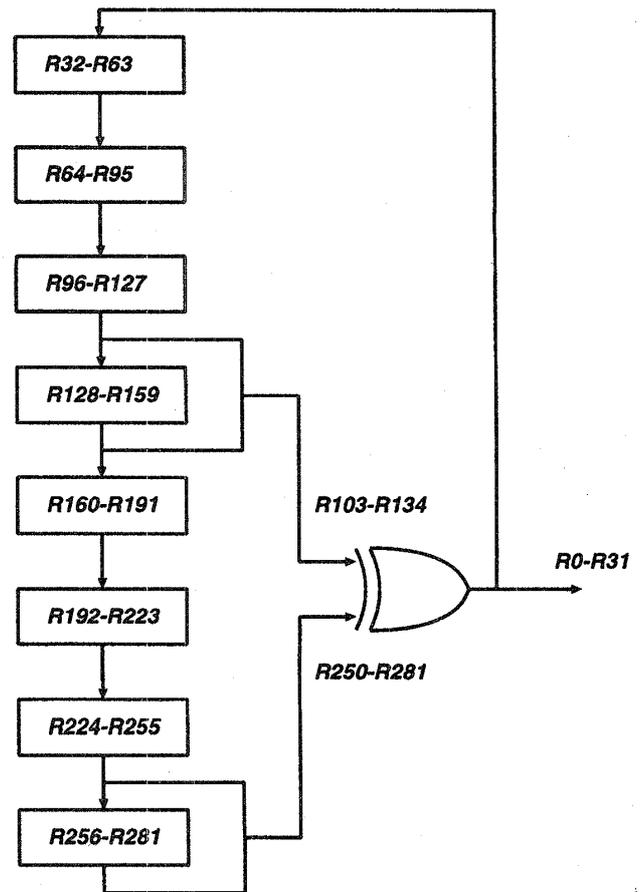


図3 乱数発生器のブロック図。 $R_n = R_{n+103} + R_{n+250} \pmod{2}$ の式にしたがって、1 bit の乱数を32個並列に発生させる。過去の乱数250bit分 ($R_{32} - R_{281}$) を、32bit幅の8段シフトレジスタにおぼえておき、それをもとに次の乱数 $R_0 - R_{31}$ を発生させる。シフトレジスタを一段分次に送ると次の乱数が発生する。これは二号機 m-TIS 2 で使われたものと同じ構成である。

語長で並列に発生させるのも簡単なので、並列にしたものを考えた(図3)。当時修士1年であった伊藤伸泰さん(現在東京大学工学部)は、鈴木増雄教授の研究室でスーパーコンピュータによるイジング模型の大規模シミュレーションを行っていた。彼と雑談しているときに乱数発生器のことを話すと、「それならイジング模型のシミュレーションを全部するものを作ったら」と言われて作り始めたのがそもそものきっかけである。

それから伊藤さんといろいろ細部の仕様をつめながら、設計を進めていった。回路図はルーズリーフに定規で書いていた。また使用したICもすべて74シリーズのTTL, CMOS ICである。今からすれば考えられないような世界である。回路

図 CAD や、FPGA などのプログラマブルな IC を使わない設計のことを考えると今では気が遠くなる。とはいえ大体1ヶ月余りで設計が終わったように覚えている。

そもそもがコンピュータにつなぐ加速装置という位置付けであったから、マシンをパーソナルコンピュータにつなぎ、サブルーチ的に使うという発想は自然と生まれた。マイクロプロセッサの登場以前は、(広い意味での) 情報処理は汎用計算機か専用ハードウェアで行われていた。マイクロプロセッサが登場すると、今まで専用ハードウェアで処理していた作業を全てマイクロプロセッサでやってしまうという傾向があった。しかし、設計技術の進歩・ASIC (Application-Specific IC, 特定用途専用集積回路) の台頭などの技術的進化を通じて、ハードウェアを付加してパーソナル計算機の能力を向上するという考えかたがいろいろ現れてきたのが、私が専用計算機を作り始めたころの状況である。例えばグラフィック処理専用 IC や DSP (Digital Signal Processor) が一般的になってきたし、浮動小数点コプロセッサの普及などもこの延長上に位置づけられるだろう。

製作は春休みにやった。最初は伊藤さんと私のポケットマネーで部品代や工具代を出した。部品代には10万円ぐらいかかった。これは後で研究室から出してもらった。配線は自宅でワイヤ・ラッピング (第2回参照) を用いて行った。全くのアマチュアレベルである。一号機は1ボード構成にせず、5枚のボードに分割した構成になっている。このマシンの場合にはボード間の信号線の数を少なくできるので、分割したほうが製作・デバッグが行いやすかったからである。しかし後から考えるとこれは失敗だった。というのは、ボード間をつなぐケーブルのコネクタのところでの接触不良によって動作が不安定になったためである。やはり電子機器の信頼性を向上するには接点数を減らすことが大事である。製作には一ヶ月ぐらいかかったと思う。作ってからはすぐ動いたが、たまに起こる誤動作にはずいぶんと悩まされた。TTL を CMOS に交換したり、元に戻したりとい



図4 イジングマシン m-TIS (右側のラック) によるシミュレーション風景。画面上にリアルタイムでスピンの状態が表示される。

ったことを繰り返した。最初に使ったホストコンピュータは私の PC9801VX2 (NEC) である。大体動くようになってから大学にもっていき、ホストコンピュータに PC286 (EPSON) を買ってもらった。図4に m-TIS システムの全景を示す。

このマシンは m-TIS (mega-spin model of Tokyo University Ising Spin machine) という名前である。一秒間に 10^6 スピンを扱えるヴァージョンという意味で mega-spin とつけた。つくっていい気になっていたなら、もう似たようなものを作った人たちがいることを知ってがっかりした。オリジナリティも大切だけど、計算機で大事なことはなによりも動くものを作ることだ、ということに納得するには長い時間を要した。

4. イジング模型専用計算機

この節では一号機の概要を述べよう [7,8]。一号機のブロック図を図5に示す。まずハミルトニアンの計算に必要な情報16スピン分をホストから受けとり、局所情報レジスタにたくわえる。モンテカルロ試行を行う対象となるスピン、その近接のスピン、スピングラスの場合の結合定数などがこれに相当する。局所情報レジスタからは各モンテカルロ試行ごとに合計13ビットの情報がとりだされ、遷移確率の計算に用いられる。遷移確率はテーブル参照によって発生させる。つまり、遷移確率メモリのアドレス線に先ほどの13ビットの情報をつないでおくことで、この13ビット

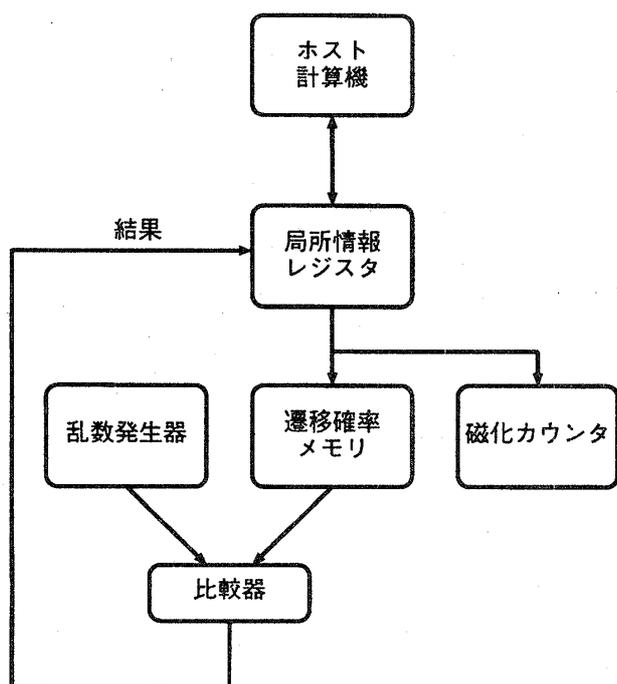


図5 m-TIS1のブロック図

の任意関数として遷移確率を発生させる。遷移確率の精度は16ビット固定小数点である。任意関数として発生させているので、量子系のように多体力が働くような場合でも速度の低下なく使うことができる。

乱数発生器には前述したM系列によるアルゴリズムを用いた。クロックごとに16ビット固定小数点の乱数を発生する。この乱数と遷移確率メモリからの遷移確率を比較器で比べ、その結果からスピンを反転するかどうかを決めて結果を局所情報レジスタに返す。この操作を16回繰り返し、16スピン分の処理が終わったら結果をホスト計算機側に回収する。PC98シリーズの拡張バス用のインターフェースボードを一枚用意して、これを介してホスト計算機と接続される。このボードの役割は、拡張バスを延長しているだけである。

クロックの速度は5メガヘルツであるから、ピークの処理速度は5メガスピン/秒になる。一号機ではパイプライン化は行わなかった。遷移確率の発生に占める時間が半分以上を占めており、パイプライン化による高速化はほとんど期待できなかったからである。逆にパイプライン化すると、隣接するスピンを連続して扱えなくなるために複

雑さが増してしまう。但しPC98シリーズの拡張バスはスピードが遅いので、イジングマシンで計算を行いながら次のデータを送れるようにした。

また計算と同時に磁化を計算できるようにした。これは+1の値をもつスピンの数を数えるカウンタである。さらにm-TISはセルオートマトンのシミュレーションも行うことができる。これは乱数との比較をやめて、局所情報の関数として1ビットを返せばよいため簡単である。

ソフトウェアはC＋アセンブラで記述した。イジングマシンを駆動する部分はアセンブラ、入出力や初期化などその他の部分にCを用いた。2次元イジングモデルでの実効速度は2メガスピン/秒であった。このマシンは2次元イジング模型の動的臨界指数の計算に用いられた[9]。

前述したように、このマシンは世界初のイジング模型専用計算機というわけではない[10]。イジングマシンは基本変数が1ビットであるため、古い技術でも回路規模が小さく作りやすい。またデジタル技術にぴったりとくるということもあって、多くのグループで試作されてきた。最初のイジングマシンはCalifornia大学Santa Barbara校のPearsonらのマシン[11]、およびDelft工科大学のHooglandらのDISP[12]である。DISPはm-TISとほぼ同じ性能を持っている。UCSBのマシンはピーク性能が25メガスピン/秒と高速であるが、但し適用範囲はm-TISやDISPに比べると狭い。またAT&T Bell研のCondonらは±Jイジングスピングラス専用のマシンを製作した[13]。このマシンは17メガスピン/秒を扱える性能を持っている。Ogielskiはこのマシンを使って3次元±Jイジングスピングラスの大規模なモンテカルロシミュレーションを行い、スピングラス転移の存在を示唆する結果を得た[14]。これは(現代的な)専用計算機によって科学的に重要な結果が示された最初の例である。

m-TISがこれらのマシンと大きく異なる点は、ホスト計算機が果たす役割が大きいことである。他のマシンでは計算は専用計算機で閉じているが、m-TISではデータの主記憶からの転送、計算の手順の設定を全てホスト計算機が行ってい

る。これはパーソナルコンピューティングの発達によってはじめて可能になったことである。この構成のおかげでハードウェアの設計・製作は非常に簡単であった。

ちなみに現在スーパーコンピュータで得られる最高速度は6.6ギガスピ/秒(日立製作所S-3800, 単一CPU)である[15]。但しこの速度は温度などが異なる64個の系を同時にシミュレーションした場合の値である。つまり専用機を64個並べて独立に計算を行う場合に相当する。この速度はm-TISの約1000倍だが、S-3800の価格は約10000倍である。価格性能比で考えれば専用計算機は十分にスーパーコンピュータに十分対抗できるといってよいだろう。

5. FPGA を使った二号機

一号機が完成した後、文部省科学研究費総合研究(A)の予算(総額約1千万円)で二号機m-TIS 2を製作し、スピン系の理論研究グループに配布して利用してもらうことになった。m-TIS 2は合計23台製作され、現在日本各地の研究サイトで実用に供されている。二号機にはFPGA(Field Programmable Gate Array)と呼ばれるLSIを使うことにした。FPGAとは「ユーザー側で設計・書き込みができる集積回路」である。第一回で川合先生も簡単に触れているように、FPGAは専用計算機にとって重要な基礎技術となる可能性がある。

通常のカスタムLSIは、ゲートアレイ(またはセルベースIC)と呼ばれるものである。これはシリコンの上に焼き付ける回路自体を自分で設計できるものである。ゲートアレイでは高速かつ高密度な回路実装が可能だが、設計・試作を行うための初期投資に数百万~数千万円の費用がかかる。大量生産される家電製品などならよいが、専用計算機では超並列型にしたところで使用量は知れている。それにいきなり大きな予算がつくわけでもない。最初はお金をかけずにそこそこの速い機械を作りたいというのが普通の研究プロセスだろう。そこでFPGAが重要となる。FPGAの場合は開発ルーツ以外には初期投資が必要ない。

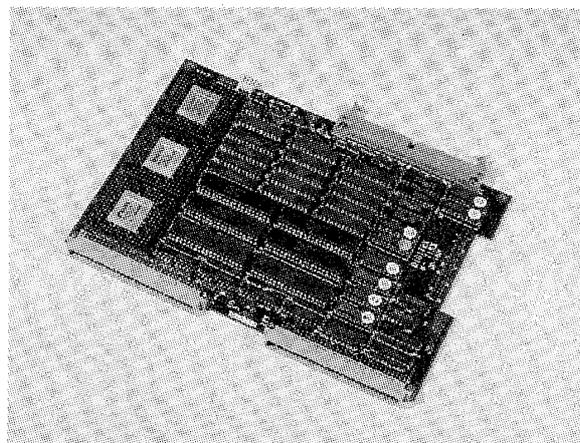


図6 イジングマシンm-TIS2のメイン基板の写真。左側に3個ならんでいる大きなチップがLCA(XC3090)である。基板の大きさは23cm×16cm。

多品種少量生産に非常に適したデバイスである。まさに専用計算機にうってつけ、と思って二号機ではその当時発売されて間もないXILINX社のLCA(3000シリーズ)を使うことにした(図6)。

イジングマシンの場合には、FPGAを使うことにより様々な相互作用・格子の構造に対応できるという利点もある。シミュレーションを行うモデルに応じてLCAの内部構造を変えることにより、様々な格子形状・相互作用に対応することができる。

その他にも多くの改良を施した。乱数と遷移確率の精度を32ビットに増やし、乱数の質自体も向上させた。また、遷移確率発生用の局所情報の量を16ビットに増やし、より多くの系に対応できるようにした。さらに、磁化以外の物理量を計測できるように、局所情報の関数として1ビットの変数を12個発生させ、その各々をカウンタで足し合わせるようにした。これによってエネルギーなどもシミュレーションと同時に計測することができる。動作速度も8メガヘルツに引き上げた。

今考えると、FPGAを使ったのは時期尚早だったかもしれない。主な問題は開発ツールがまだ発展途上であったことである。またゲート使用率の見積もりが甘かったのもまずかった。FPGAの設

計では、回路図に書いた論理回路を実際のチップの上でどのように配置・配線するかを決めなければならない。この作業を自動的にやってくれる設計ツールがあるのだが、予定していた回路をこのツールにかけたところ、一週間近く計算したあげく使い物にならない結果が出てきた。結局かなりの部分を手作業で行ったが、満足のいくLCAを設計するのに1年以上かかった。技術には食べごろがあるということを感じた。もっとも私は当時本業のレーザー分光学にかまけていた(?)ので実働時間はその1割ぐらいだと思う。また、ハードウェアの作成後、ソフトウェアなどのサポートにほとんど時間を割けなかったので、原理的に汎用とはいっても実際は限られたものになった。もっとターゲットを絞った方が楽し、高速化もしやすかったらう。

6. FPGAの再評価

今回この記事を書くに当たってLCAを再評価してみた。LCAの中では最新の4000シリーズを使い、どの程度のことのできるか調べた。4000シリーズは3000シリーズに比べ全体に高速化されており、特に加算器や比較器を高速に動作させることができる。またメモリをある程度内部にもつことができるようになってきている。

今回は3次元土Jイジングスピングラス専用のものを考えた。イジングスピングラスに特化することによって、反転確率は14ワードだけでよいことになる。これはLCAの中に十分内蔵できる量である。今回設計してみたところ、3スピンを現在出回っている最大のデバイスXC4010におさめることができることがわかった。内訳は96bitの乱数発生器+(前処理回路+32ビット×16ワードの反転確率メモリ+32ビットの乱数との比較器)×3組である。予定されている最大のデバイスXC4020を使えば5~6スピンを一つのデバイスで同時に扱うことができるだろう。動作周波数は20メガヘルツと見積もられた。但しパイプラインをさらに深くすることによって30メガヘルツぐらいまで改善することができるだろう。このときチップ当たりの性能は180メガ

スピン/秒に及ぶ。

今回再評価を行ってみて感じたのは、開発ツール類の改善ぶりである。回路図入力から配置配線、性能の評価まで全てを1日強で終わらせることができた。例えば、任意の語長をもつ演算器とかレジスタを自動合成してくれるようになったので、回路図入力の手数は大幅に減った。また自動配置配線についても、今回は一切ツールにお任せでやったが、信頼できるレベルの結果を得ることができた。自動配置配線に要する時間も、ワークステーション上で設計したこともあって、以前は数日かかったところを今回はたった数十分で終わらせることができた。FPGAの技術は成熟してきたといえる。

しかし今のところFPGAはほとんどの専用計算機にはまだ不向きである。その理由は規模と速度の問題に尽きる。現在のFPGAには乗算器を構成し、十分な速度で動かせるだけの規模と速度をもつものはない。イジングモデルのように比較器だけで済むなら何とかなるが、大抵の専用計算機には乗算器が必要になるだろう。こうなると今のレベルのFPGAでは手が出ない。だいたいFPGAで実現できる規模と速度は、2~3世代ぐらい前のゲートアレイ相当という感じだ。より大きく、より速く、現在最先端のゲートアレイと比べてそう見劣りしないようなものが製品化されるようになれば、専用計算機の可能性は一層広がるだろう。

7. イジングマシンはどこまで速くできるか

現在の技術でイジングマシンはどこまで速くできるだろうか?ここでも3次元スピングラス専用に限って考える。この場合は、スピンを蓄えるためのメモリとモンテカルロシミュレーションのための回路を一緒に埋め込んだカスタムLSIを製作するのがよい。扱うスピンの数を増やしたい場合には、プロセッサごと増設するわけである。考えてみると、現在のワークステーションでも半導体の大半の面積はメモリが占めているわけである。それをチップに埋め込めない理由は単なる面

積不足である。しかしイジングマシンならプロセッサの面積は非常に小さい。もしプロセッサだけを詰め込むなら1チップあたり100個ぐらい入ってしまう。たくさん入るのはいいが、メモリとの通信が大変になってしまう。それならプロセッサを減らして、その分メモリを詰めればよいということになる。1チップあたり16スピン分のプロセッサと200キロビット分のメモリを内蔵し、100メガヘルツで動くようなものが現在の技術で作れるだろう。このときチップあたりの性能は1.6ギガスピン/秒に及ぶ。

イジングマシンは非常に単純で小さいので、こうした実験的な構成を試すには最適である。最先端デバイスのテストをするのにもよいだろう。高速だがまだ集積度が上がらないようなデバイスでも、イジングマシンなら十分実現可能である。例えば Josephson Junction 素子を使ってみるとかも考えられるだろう。

8. 専用計算機の未来

未来の計算機はいったいどんなものになっているだろうか？その中に専用計算機は入っているか？もちろん私の答えは YES である。汎用計算機の高性能化にそろそろ限界が見えはじめてきたことが理由である。汎用計算機の性能向上は、主としてシリコンデバイスの技術向上によってなされてきた。もちろんアーキテクチャ上の進歩・ソフトウェア技術の進歩なども重要だし、これらの進歩がなければデバイス技術の進歩を十分に使いこなせなかったであろう。しかし現在もデバイスの高速化・高集積化が進展しているのに、それを性能向上に結びつける新しいアーキテクチャの展望が開けていない[16]。それに比べて専用計算機では高速化・高集積化の利点を生かすことが容易である[17]。

こうした展望を考えたときに一番重要になるのは、VLSI の設計・製作が手軽にできるようになることである。日本においても、アメリカの MOSIS のような高付加価値の半導体製品の製造を支援するような仕掛けが欲しい。具体的には、大学や研究所が利用できる LSI の設計センター

があればよい。安価に専用高速 LSI の設計・製造ができるようになれば、計算機実験の方法論の中で専用計算機の占める位置はますます大きくなるだろう。また専用計算機の方法は、超高集積度の進む VLSI を今後どう有効に利用するかのノウハウを提供できるであろう。

謝 辞

伊藤伸泰さんとは常に協力してイジングマシンの製作にあたってきた。研究上の議論・協力はもとより、さぼりがちの私をいろいろ励ましてくれたことも含めて感謝したい。研究全般にわたってお世話になった東京大学理学系大学院の鈴木増雄教授、一号機のソフトウェアまわりを手伝ってくれた東京工業大学(当時)の三坪喜久男さん、二号機のハードウェア・ソフトウェアと一緒に製作した東京電機大学の鶴岡信彦、小林耕太郎、石橋龍一郎さん、彼らの指導にあたった桂重俊教授、原稿を読んで有益な助言をくださった東京大学教養部の牧野淳一郎さんにも特に記して感謝したい。

参考文献

- [1] 小口武彦：磁性体の統計理論(第7版)，(裳華房，1985)。
- [2] 高山一：スピングラス，(丸善，1991)。
- [3] K. Binder and D. W. Hermann, Monte Carlo Simulation in Statistical Physics (2nd Ed.)，(Springer-Verlag, Berlin, 1992)。
- [4] K. Binder (ed.)，The Monte Carlo Method in Condensed Matter Physics，(Springer-Verlag, Berlin, 1992)。
- [5] 竹中茂夫：トランジスタ技術 6月号，455，(1986)。
- [6] D. E. Knuth：準数値算法/乱数(第2版)，渋谷政昭訳，サイエンス社，1986)。
- [7] M. Taiji, N. Ito and M. Suzuki, Rev. Sci. Instrum. **59**, p. 2483, 1988.
- [8] 伊藤伸泰，泰地真弘人，鈴木増雄：日本物理学会誌**43**，708，(1988)。
- [9] N. Ito, M. Taiji and M. Suzuki, J. Phys. Soc. Jpn. **56**, p. 4218, 1987.
- [10] 伊藤伸泰：計算物理学，日本物理学会編，23，

- (培風館, 1991).
- [11] R. B. Pearson, J. L. Richardson and D. Toussaint, J. Comp. Phys. **51**, 241, (1983).
- [12] A. Hoogland, J. Spaa, B. Selman and A. Compagner, J. Comp. Phys. **51**, 250, (1983).
- [13] J. H. Condon and A. T. Ogielski, Rev. Sci. Instrum. **56**, 1691 (1985).
- [14] A. T. Ogielski, Phys. Rev. **B32**, 7384 (1985).
- [15] 伊藤伸泰, 私信.
- [16] J. Hennessy (インタビュー): 日経エレクトロニクス, 10月25日号, no. 593, (1993).
- [17] 杉本大一郎編: 専用計算機によるシミュレーション, (朝倉書店, 1994).