

343 回路記述言語を用いた FPGA 上のデジタル回路設計演習

An Education Program for Digital Circuit Designs on FPGAs Using HDL

○山口 真奈美 (東大情報理工) 正 市川 保正 (東大情報理工)
 正 福田 勝己 (東大情報理工) 正 下山 勲 (東大情報理工)

Manami Yamaguchi, Yasumasa Ichikawa, Katsumi Fukuda, Isao Shimoyama
 Dept. of Graduate School of Information Science and Technology, The Univ. of Tokyo

Key Words: HDL, VLSI Design, Digital Circuit, FPGA

1. 序言

近年, VLSI 等の集積回路は集積度が著しく増加している。回路記述言語 (HDL: Hardware Description Language) を用いて論理回路が容易に構成できる FPGA (Field Programmable Gate Array) に関しても, 1996 年当時に 10 万ゲート程度が上限であったものが近年では数十万~100 万ゲートのものが市場に出回ってきている。このような進歩に伴って VLSI の設計や開発に FPGA と回路記述言語を用いることが多くなってきており, これによって設計コストの削減やリソースの維持管理コストの削減が期待されている。このような社会的背景から機械系の学生にとっても FPGA と HDL を使った回路設計法の習得が必要になりつつあり, 本学機械情報工学科においても, 1998 年より学部 3 年生の演習項目に取り上げている。

本論文では, 本学科における詳細な演習内容と学生の反応を述べるとともに, このような演習の利点と問題点について論ずる。

2. HDL と FPGA を用いた論理回路の設計手順

HDL は数種類が主に用いられている。中でも現在もっとも使われているのは, 米国国防総省が VHSIC (very high speed IC) プロジェクトで開発した VHDL と米ゲートウェイ社が開発した Verilog HDL の 2 種類である¹⁾。本演習では VHDL を使用した。設計にあたっては通常はターゲットとする FPGA に, 専用の開発ツールを使用し目的とする回路を設計する。

HDL による論理回路の設計は, HDL により回路記述を行い, 次に論理シミュレーションで論理的に設計が合っているか検証を行う。設計が正しく行われていれば論理合成によりネットリスト生成し, 間違えがあれば前の設計段階へ戻る。生成されたネットリストをターゲットとする FPGA にインプリメンテーションし, 実際の配線を決する。これにより, 各信号線の遅延情報を見積もることが可能になり, 遅延情報も含めたタイミングシミュレーションを行う。ここでも, 遅延によって仕様が満たされていない場合は設計をやり直す。仕様が満たしている場合は, FPGA に書き込めるようビットストリームデータを作成しダウンロードを行う。設計手順の概念図を Fig.1 に示す。

3. 演習内容

本演習は, 本学科の学部 3 年生を対象としている。HDL を用いたデジタル回路設計と FPGA への実装を通じて, 機械制御のための回路設計法の基礎的な素養を習得することを目的としている。演習内容は, 加算器, デコーダ回路などの真理値表作成と HDL 記述という簡単な課題から始め

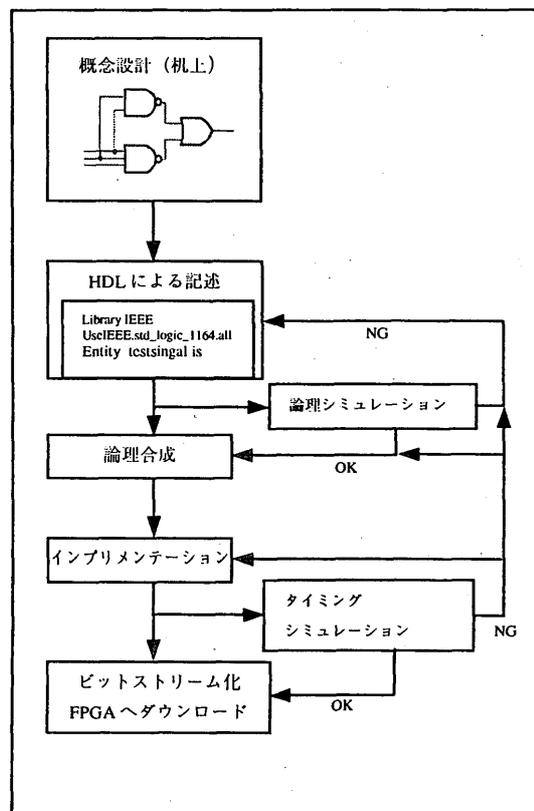


Fig.1. Processes of a circuit design using HDL.

た。次に徐々に難易度を上げて, カウンタ, シフトレジスタなどの順序回路の最終課題まで 11 課題の演習とした。具体的な回路設計を通じて HDL の様々な構文や設計の流れを順番に学習できるように留意した。

受講学生数は約 40 名であり, これを 2 グループに分けた。各グループは週 1 回 3 時間 15 分ずつ 2 週にわたって演習を行った。教官 1 名とティーチングアシスタント 3 名で演習の指導を行った。演習は二人一組で行い, 各組に Windows98 の PCI 台と PC 上で動作する回路設計ツール (Xilinx 社製 Foundation) 及び Fig.2 に示す FPGA デザインデモンストレーションボード (Xilinx 社製) を与えた。ポー

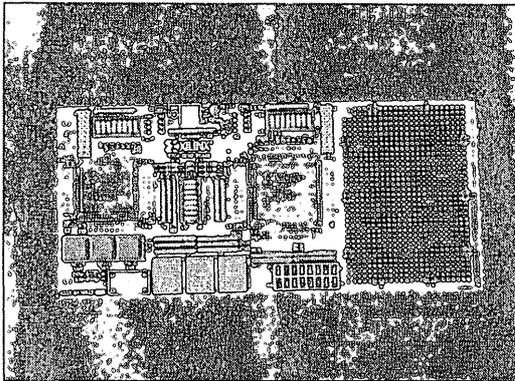


Fig.2. An FPGA Design Demonstration Board.

ド上には XCA4003E と呼ばれる FPGA が載っており、論理ゲート数は 3000 である。

演習テキストの配布後、HDL 記述からダウンロードまでの一通りの流れを説明した。動作や資料などをプロジェクタでスクリーンに投影し、学生はそれを見ながら同時進行で自分の演習課題を進めて行く。途中で学生の理解の度合いを確認しながら演習を進めていくようにした。基本的な演習終了後、残りの 2 週間分の演習時間を使った自由課題を与えた。これは学生の自由な構想によってハードウェアを製作させ、これを制御し、プレゼンテーションとデモンストレーションを行わせるものである。制御機器としては、以前に学習したワンチップマイコン (Basic Stamp II) と FPGA にのどちらを選んでもよいことにした。本年度は 43 名中 10 名が FPGA による自由課題を選択した。

4. VHDL で制作した回路例

前節で述べたように、自由課題で FPGA を選択した学生は自分の構想に従って回路記述を行い、デモンストレーションボードと自作のボードを接続し制御している。

Fig.3 に自由課題で優秀であった作品を示す。写真左のボードが FPGA デザインデモンストレーションボードであり、右のボードが自作ボードである。この作品は、LED アレイとプッシュボタンによるゲームであり、その内容はランダムに突進してくるイノシシをジャンプで交わしながら、木を切るといものである。自作ボードは、下段に LED が 8 個並び、左側から順に点灯させることでイノシシの突進を

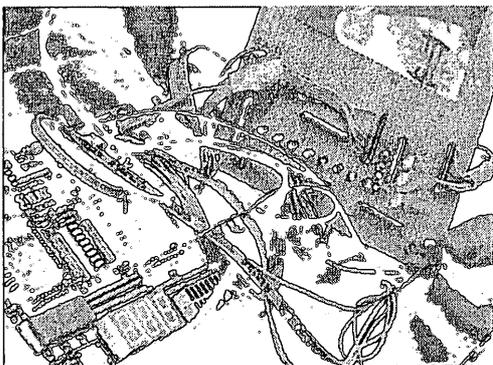


Fig.3. An example of student's work.

を表す。その右横に設置させた縦 4 個の LED できこりの接地状態とジャンプ状態を表す。また、きこりが切り倒す木を表す LED がさらに右にある。切り倒した木の数が得点となり、FPGA ボード上の 2 つの 7 セグメント LED に表示される。

FPGA による論理回路だけでこれだけの複雑な入出力制御出来ることに感心したというのが学生の率直な感想であった。本年度自由課題で FPGA を選択した学生は 4 分の 1 程度であり、そのうち自分の構想通りに自作ボードが動作した学生は 3 名であった。ワンチップマイコンによる自由課題の製作で動作した学生が半数以上あったことと比べると、自由課題に FPGA を用いるのは学部の 3 年生にとっては、やや荷の重い課題であったようである。構想どおりにできなかった学生の多くは、FPGA の自由度が高く、構想が過大になったことと、電子回路製作の知識が不足していたことの 2 点を感想として挙げていた。

5. 演習に対する学生の評価

本学科では、HDL による回路設計を重視しており、過去 2 年間にわたって実施した学部 3 年生に対する演習の実績をふまえ、今年度から新たに大学院の演習にも HDL を用いた FPGA による回路設計演習を設定した。演習内容は ALU の設計と実装を目標とした。大学院での演習と学部での演習の両方を受講した学生数人を対象に簡単なヒヤリングアンケートを行い、学部での演習の学習効果を調べた。アンケート結果を要約すると以下ようになる。

- ①テキストの内容及び説明は十分であった。
- ②課題の消化率は 60~80% 程度であった。100% 出来なかった理由を以下に列挙する。
 - a. 初年度は FPGA と周辺回路基板をブレッドボード上で配線をして演習を行っていた。そのため配線ミスが多く課題になかなか取り組めなかった。
 - b. 回路設計ツールのライセンス取得が不安定で回路設計ツールが立ち上がらなくなることがあった。
 - c. 電子回路の基礎知識が不十分 (個人差が大きい)
 - d. 大学院演習では VHDL の基礎知識があったので理解し易かった。
- ③VHDL と FPGA に対する理解度は、自己申告によると 3 年時が 50%~70% であり、大学院時では 70%~80% であった。

以上の結果からこの演習が最新の回路設計技術に関する基礎的な知識の理解に寄与していることが感じられた。

6. 結言

自由課題を行った学生の感想や大学院生へのアンケート調査から、FPGA 評価ボードを使用した VHDL によるデジタル回路設計演習はデジタル回路の基礎と HDL による回路設計法を実践的に理解させる上で有効であった。しかし、平均的な学部 3 年生にとっては開発ツールの使い方とデジタル回路の基礎を同時に学習するには演習時間が不足しており、やや荷が重かったようである。演習や実習の内容にはまだ検討の余地があり、また、学生側からのフィードバックをどう取り入れるかという課題も残っている。

7. 参考文献

- [1] 深山正幸, 他, "HDL による VLSI 設計", 共立出版, 1999.
- [2] 長谷川裕恭, "VHDL によるハードウェア設計入門", CQ 出版, 1995.