

小特集 実用化プロセスにおけるプラズマ源の革新～平行平板プラズマ源から新プラズマ源へ～

2. マイクロ波表面波プラズマを用いたシリコン酸化窒化

山本 伸彦

東京エレクトロン AT(株) SD 開発技術部

(原稿受付：2010年11月11日)

マイクロ波表面波プラズマを用いることにより、従来の平行平板プラズマでは実現できなかった低電子温度で高電子密度のプラズマを生成し、低温でダメージを与えないプロセスが実現可能となった。この技術を用いて、従来熱プロセスで行われていたゲート形成プロセスおよびその周辺プロセスの低温化が実現している。

Keywords:

plasma oxidation, plasma nitridation, microwave, surface wave plasma, RLSA, transistor gate, 3D structure, logic gate, DRAM, flash memory, charge coupled plasma, electron temperature, electron density

2.1 はじめに

半導体デバイスの微細化に伴い、従来、熱処理で行われていたゲート形成プロセスおよびその周辺プロセスの酸化・窒化処理をプラズマプロセスで行うことが検討され、量産適用されている。

酸化処理においては、微細化に伴う絶縁膜の薄膜化と信頼性の両立への要求、さらに、高温熱処理が困難な、ゲート形成後の工程や、High-K材料などの新材料導入に伴う低温プロセスの要求があり、酸素ラジカル反応をベースとした低温プラズマ酸化が必要となっている。また、STI (Shallow Trench Isolation) や、3D トランジスタなど、3次元構造では、酸素ラジカルを用いたシリコン結晶面方位依存性が無い酸化や、電界の集中を避けるためにデバイス構造のコーナー部をラウンディングする技術も重要であり、プラズマ中のイオンエネルギーをコントロールでき、形状制御ができるプラズマ酸化が用いられている。

一方、窒化処理においては、熱処理と比較して、窒素の膜中プロファイル制御が可能であることから、ゲート酸化膜の表面部のみ窒化し、膜トータルの誘電率を上昇させることにより電気的膜厚を薄くしつつ、シリコンと酸化膜の界面を窒化しないことにより、トランジスタ閾値電圧のシフトを抑制することと界面準位の低減が可能で、ロジックやDRAMのゲート窒化に採用されている。また、熱プロセスよりも、高濃度の窒素を含む窒化膜が形成可能であり、後工程での耐酸化バリア膜として、FLASHメモリでも適用が進んでいる。

以上のように、プロセス的に優位性があるプラズマ酸化・窒化処理であるが、その一方で、半導体ゲートプロセスへプラズマプロセスを適応することは、ゲートへのプラズマダメージや金属汚染の懸念により困難であり、これまで実用化されることはなかった。例えば、従来の平行平板プラズマを用いてMOSトランジスタのシリコン酸化膜を

形成した場合、膜中の固定電荷によるフラットバンドシフトが大きく、界面準位が熱酸化膜と比較して9倍程度大きくなることが報告されている。これはプラズマにより成膜中の酸化膜が損傷し、酸化膜中にトラップが発生したり、酸化膜界面にシリコンの不完全結合が形成されたためと考えられている[1,2]。また、平行平板プラズマの場合、高いイオン照射エネルギーが原因でチャンバー壁や対向電極がスパッタされ、その金属汚染も大きな課題となっていた。この課題は、ICPプラズマを用いた無電極放電の場合は抑制可能であるが、形成された酸化膜は、熱酸化膜と比較して膜中欠損が大きく、膜耐圧も低いため、成膜後に高温のアニールで膜中欠損を回復させる必要があった[3]。

しかし、マイクロ波表面波プラズマを導入することにより、プラズマの低電子温度化を図り、プラズマの基板へのイオン照射エネルギーを低減し、膜へのダメージを抑制するとともに、プロセスチャンバー内壁でのスパッタを回避することにより金属汚染を低減することが可能となった。本章では、RLSA (Radial Line Slot Antenna) を用いたマイクロ波表面波プラズマの特徴、および、我々が商品化したTriasSPA装置技術について解説する。

2.2 TriasSPA装置とマイクロ波表面波プラズマ

初めに今回紹介するTriasSPA装置の概要について紹介する。真空チャンバー上面に、誘電体板が設置され、真空を封入する構造となっており、その大気側にRLSAアンテナが設置されている。このアンテナにマイクロ波を導入するとともに、真空チャンバーへ原料ガスを導入することにより、プラズマを誘電体板直下に生成する。処理するウェハは、ステージヒーター上に設置され、生成されたプラズマによりプロセス処理が行われる(図1)。

従来から一般的に使用されている平行平板プラズマの場合、電極片側に設置されたウェハ表面にシースが形成さ

2. Silicon Oxidation/Nitridation by Microwave Surface Wave Plasma

YAMAMOTO Nobuhiko

author's e-mail: nobuhiko.yamamoto@tel.com

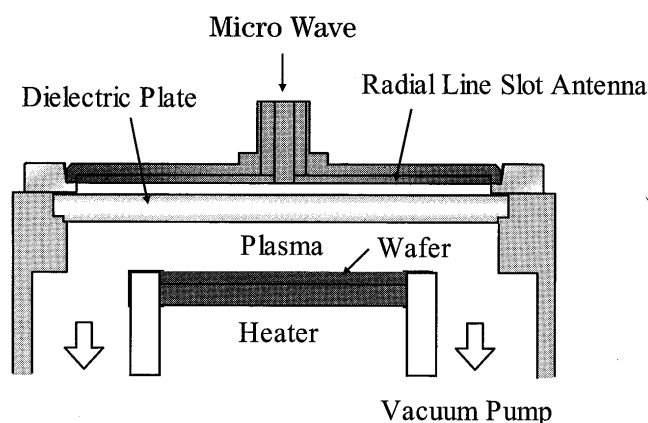


図1 SPA チャンバー構成。

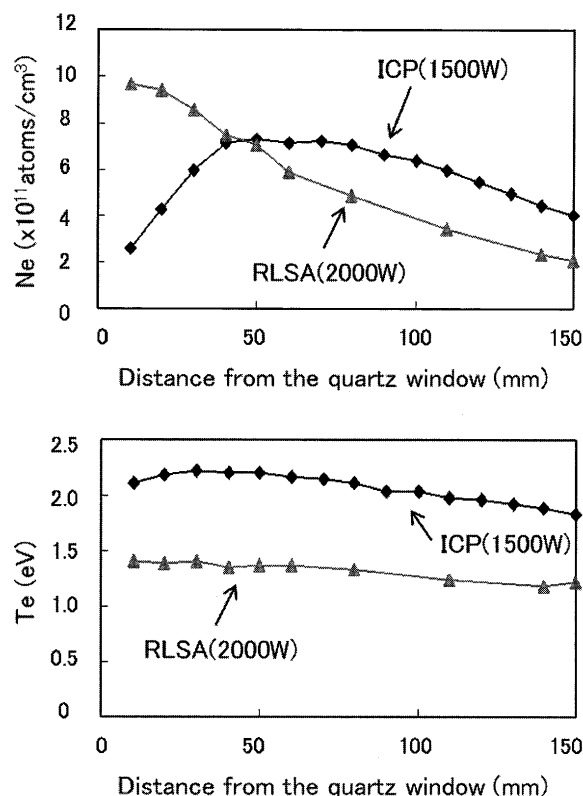
れ、そのシースに高い電界が加わり、その発生した電界によって加速されたイオンがウェハに強いダメージを与える問題が発生する。また、高密度を得るために電力を上げるとそのシースに加わる電位差がさらに高くなるため、ウェハへのダメージが更に拡大してしまう。さらに電極自身の電位も上昇するため異常放電の懸念も発生する。特に10Pa程度の圧力以下では、プラズマ中の電子とガス分子との衝突頻度が減少し、プラズマのジュール加熱が困難となり、プロセスに要求される十分なプラズマ密度を得ることが困難である。一方、マイクロ波を用いた無電極方式のプラズマではウェハ上のシースにはフローティング電位以上の電位差は加わらず、上記のような問題は発生しない。

また、周波数の観点から考えると、マイクロ波（数GHz）を用いた表面波プラズマでは、周波数が平行平板プラズマと比較して2桁程度高く、通常プロセスで使用されるような電子密度を持つプラズマでは、電磁波は導入する窓の直下以外には侵入できない。

このとき、マイクロ波が進入できる深さを δ 、電子プラズマ周波数を ω_{pe} 、プラズマ電子密度を n_e 、電子質量を m_e 、マイクロ波周波数を ω とした場合、下記の式で表される。

$$\delta = \frac{c}{(\omega_{pe}^2 - \omega^2)^{1/2}} \quad \omega_{pe} = \sqrt{\frac{e^2 n_e}{\epsilon_0 m_e}}$$

ここで、電子密度 n_e を実際にプロセスで使用されている $5 \times 10^{11} \text{ cm}^{-3}$ とすると、進入長 δ は8mm程度であり、マイクロ波が侵入できる深さは、導入窓直下に限定される。このため、マイクロ波は表面波として天板直下にのみ広がり、天板直下のプラズマ中の電子を加速するが、それより深く進入できないため、ウェハを天板から数cm程度離れた距離に設置すれば、ウェハ位置での電子の加速は行われない[4,5]。そのため、電子温度は低く（1.5 eV以下）かつ、リモートプラズマのように基板距離がプラズマ源から離れていないため電子密度の高いプラズマを生成することができる。また、マイクロ波表面波プラズマと同様な無電極放電を用いたICP（Inductively Coupled Plasma）プラズマと比較しても、電子温度が低く、同等の電子密度が得られていることが理解される（図2）[6]。また、マイクロ波表面波プラズマの特徴として、プラズマ生成効率が良いことが


図2 電子温度、電子密度の基板距離依存性データ。マイクロ波表面波プラズマの場合（RLSA）、マイクロ波導入部から1cm以上離れた領域では、電子温度が1.5 eV以下と低く、かつ、電子密度も $8 \times 10^{11} \text{ atoms/cm}^3$ 以上と高い値を示す。

特徴として挙げられる。通常、カットオフ密度を超えるような高パワー電力を供給した場合、プラズマ中の電子吸収効率が下がるために、電磁波をチャンバー内に導入するための誘電体内全体で強い定在波が発生して、それを取り囲む導電体表面でのジュール熱損の比率が高くなる。しかし、さらに高いパワーを投入することで励起されるマイクロ波表面波プラズマにおいては、誘電体とプラズマ源の境界面の電界が選択的に高くなるために、電力をより無駄なく電子に供給できる（図3）[7]。

また、マイクロ波表面波は、誘電体とプラズマの界面に沿って伝播するため均一性の確保にも有効である。この一方、境界面上に定在波が発生し、モードジャンプの懸念が

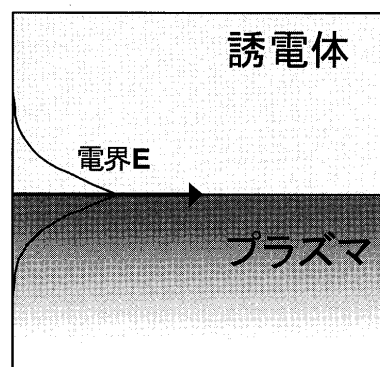


図3 誘電体とプラズマ界面における表面波の伝達。マイクロ波表面波プラズマでは誘電体とプラズマとの界面に高い電界を持つ。

あるが、RLSA 方式では、これをスロットアンテナの構造で制御し、均一性を確保している。

また、プラズマ形成に磁場を用いないため、構造がシンプルで、かつ、磁場勾配を起因としたウェハチャージングダメージの懸念もない。形成されるプラズマは、数 Pa から数 100 Pa の範囲で生成可能であり、要求されるプロセス性能に対する適応性が高い。

2.3 半導体プロセスへの適応

マイクロ波表面波プラズマを用いることにより、低電子温度で電子密度の高いプラズマが生成可能であるが、実際の半導体プロセスへ適応する際には、大面積で均一性の高いプラズマを実現する必要がある。我々は、東北大学大見忠弘教授の開発した RLSA 技術をベースに、アンテナ部を最適化することにより 300 mm ウェハ上で均一なプラズマを生成可能とした (図 4)。RLSA は小型スロットの集合体であり、そのスロットの配置によってプラズマに入射させる電磁波の面内分布を変更し、生成されるプラズマの分布を制御可能である。さらに RLSA の優れた点は、マイクロ波導入部の長さが、生成するプラズマ面積と比較して短く形成できるため、平行平板のプラズマ装置と比較してもコンパクトに設計可能な点にある。また、マイクロ波表面波プラズマの特徴から、プラズマ生成部近傍のみ電子温度が高い特性を示すことから、プラズマ生成部近傍に金属汚染の少ない誘電体カバーを設置することにより、半導体フ

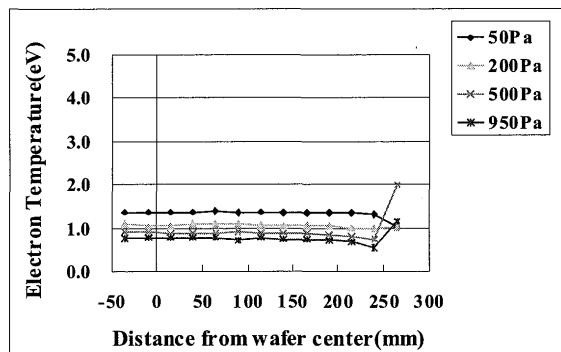
ロントエンドプロセスで要求される 1×10^{11} atoms/cm² 以下のレベルに汚染量を制御し、従来プラズマ処理が適応できなかったトランジスタゲートおよびその周辺プロセスに適応可能となった。また、プラズマ生成領域が、アンテナ直下に限定されることから、チャンバー壁等の他の部分からの影響が少なく、量産時でのプロセス安定性が優れており、また、チャンバー構造が単純化できるメリットもある。

次に、我々が開発した SPA 装置を用いたプラズマ酸化の特徴について説明する。成膜レートの温度依存性を取得し、アレニウスプロットした結果の傾きから、Deal-Grove モデルにおける線形反応領域の B/A 係数で表される初期酸化速度係数を求めたところ、プラズマ酸化は温度依存性が低く、活性化エネルギーが小さいことがわかった。この結果から、低温でも反応速度の速い酸化が実現できることが示唆される (図 5)。

また、MOS キャパシターを用いた RLSA プラズマ酸化膜の Qbd (Charge to Breakdown) 試験の結果から、低温にもかかわらず従来の熱酸化膜以上の信頼性が高い酸化膜が形成されていることがわかった (図 6)。以上の結果から、温度依存性が少なく高信頼性の酸化膜が形成可能であり、今後の微細化における低温化要求に適応したプロセスであることが理解される [8]。

また、酸化膜成長速度のシリコン結晶の面方位依存性を

Electron Temperature



Electron Density

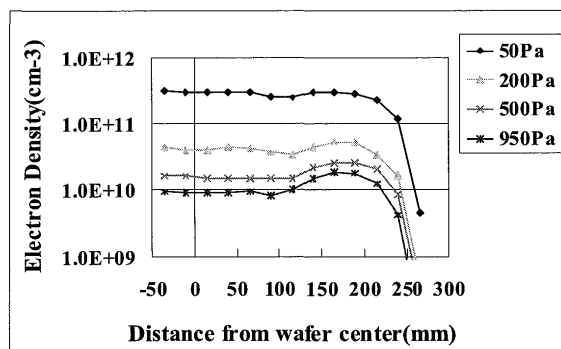


図 4 プラズマ分布。300 mm ウェハ上で均一な電子温度、電子密度のプラズマが生成可能。

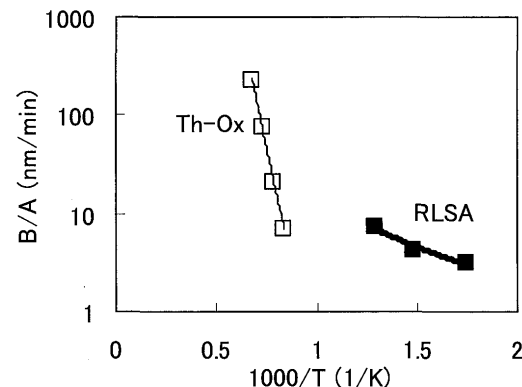


図 5 酸化特性 アレニウスプロット。プラズマ酸化では活性化エネルギー (B/A 係数) が低く温度依存性が少ない。

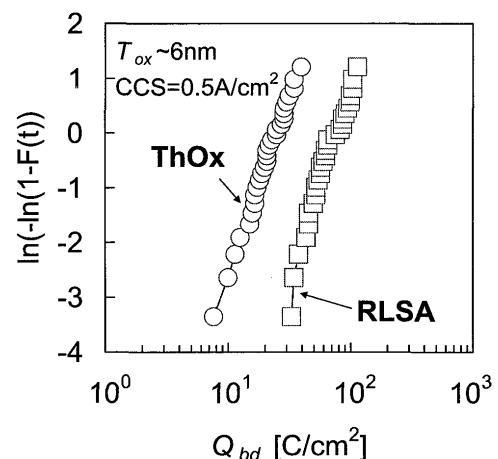


図 6 酸化膜信頼性。プラズマ酸化膜 (RLSA) は熱酸化 (Th-Ox) と比較して高信頼性 (Qbd) 膜が得られる。

調査した結果から、RLSA プラズマ酸化は熱酸化と比較して面方位依存性が少ないことがわかった。(図7) これは、活性化エネルギーが少ない特長によるものと考えられ、色々な面方位の酸化が必要な、3次元構造への適応や、TFT (Thin Film Transistor) 等で使用される多結晶シリコン膜に信頼性の高い酸化膜が形成可能であることを示している(図8)。

プラズマ窒化の特徴は、表面に窒素が局在した高濃度窒化膜が形成できることである。酸化膜をプラズマ窒化した場合の窒素の深さ方向のプロファイルをSIMS (二次イオン質量分析計) で調べた結果、表面に高濃度の窒化膜が形成されていることがわかる(図9)。このプラズマ窒化技術はゲート酸化膜形成に適応されており、窒化によりゲート絶縁膜の誘電率を上げて電気的膜厚を薄膜化し、かつ、p-MOSFET ゲートの多結晶シリコンに注入されるボロンのゲート絶縁膜への拡散ブロックに用いられている。また、窒素がゲート絶縁膜表面側に局在した分布をもつことから、ゲート絶縁膜とシリコン基板との界面付近の窒素が少なく、窒素の固定電荷が原因となるトランジスタ閾値電圧のシフト抑制と移動度低下の原因となる界面準位の低減ができる。このような、膜中に局在した分布を制御できる点は、平衡反応である熱処理と異なるプラズマ処理の特徴である[9-14]。また、この高濃度の窒化膜において、高

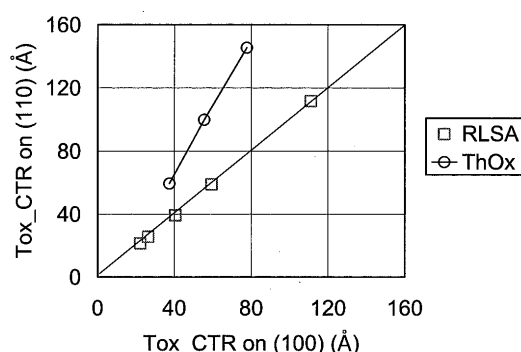


図7 酸化の面方位依存性。シリコン単結晶(100)面と(110)面を酸化した場合の熱酸化(ThOx)とプラズマ酸化(RLSA)の比較。プラズマ酸化ではシリコン結晶面方位依存性がなく、同一レートで酸化可能。

SiO ₂ /Si interfacial roughness data		
	SPA	Th-Ox
TEM image		
AFM Ra/Rmax	0.69/10.6nm	0.78/16.6nm

図8 多結晶シリコン膜。酸化膜界面のラフネスをTEM(透過型電子顕微鏡)とAFM(原子間力顕微鏡)で観察。熱酸化(Th-Ox)と比較してプラズマ酸化(SPA)では、色々な面方位が存在する多結晶シリコン上で、界面のラフネスが少ない酸化が可能。

い耐酸化特性が得られており、後工程酸化における増膜を抑制することが可能である(図10)。特にFLASHメモリにおいて、微細化が進むことで、トランジスタセル間の距離が数10 nm オーダーまで微細化する中で、各種絶縁膜の後工程での増膜は無視できない状況であり適応が進められている[15]。

さらに、プラズマの持つ強い酸化力を応用したCVD膜やALD膜の改質も最近着目されている。熱CVD(HTO)では、成膜する下地依存性がなく、パターン依存性がない成膜が可能であるが、その膜質が熱酸化膜と比較して劣っていることが課題となっている。この熱CVD膜を、プラズマ酸化改質することにより、熱酸化膜と同等の膜質となることが確認されている(図11)。この膜改質のメカニズムは、水素を用いた熱アニールとは異なり、プラズマ中のO(1D)ラジカルやO₂+イオンが、CVD膜中に残存する塩素や炭素などの不純物と置換し、理想的なSiO₂構造に近づくことにより行われていると考えられる。従来、熱処理で行われている改質処理であるが、今後、更なる膜質改善の必要性や、低温化への要請からプラズマによ

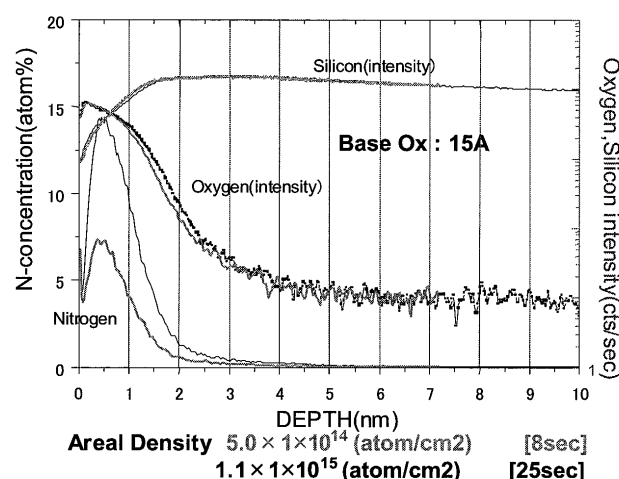


図9 プラズマ窒化時の窒素プロファイル。酸化膜をプラズマ窒化した際のSIMS分析による窒素プロファイル。プラズマ窒化により、表面側に局在した窒素プロファイルが形成可能。

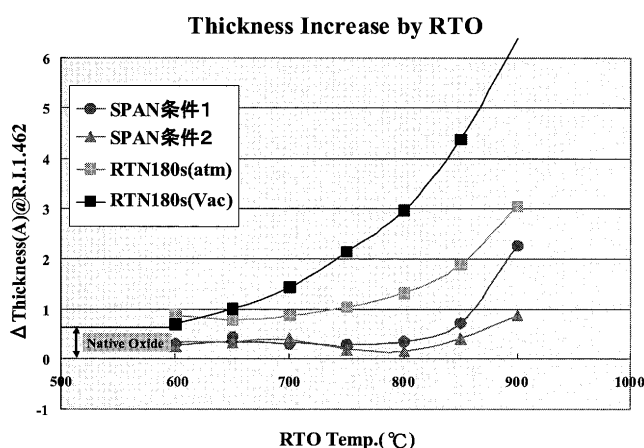


図10 耐酸化特性。熱窒化(RTN)と比較してプラズマ窒化(SPAN)は、RTOによる後酸化を加えたときの増膜量(ΔThickness)が抑制される。

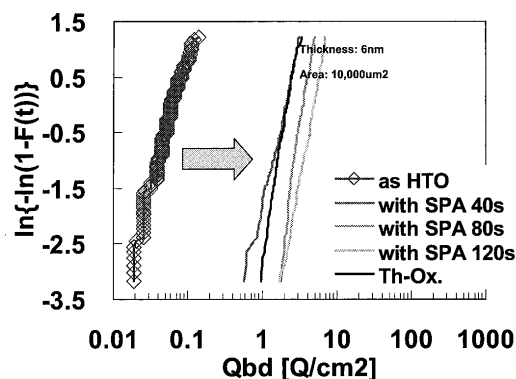


図11 熱 CVD 膜の酸化改質。プラズマ改質 (SPA) により、熱 CVD 膜 (HTO) の信頼性特性が改善し、熱酸化 (Th-Ox) 以上の信頼性膜が得られる。

る膜改質の適用が進むと予想される [16]。

また、ロジックゲートにおいては、更なる移動度の向上のため、Ge チャネルを用いた MOSFET が検討されているが、高温では酸化ゲルマニウムは昇華することと、熱酸化ではその界面の界面準位密度が高いため低温かつラジカルによる酸化が必要であり、プラズマ酸化の適用が検討されている [17]。このように、次世代の新材料においては低温プロセスが必須であるものが多くあり、益々、低温プラズマプロセスが必要になる場面が増加すると考えられる。

2.4 まとめ

マイクロ波表面プラズマを用いることにより低ダメージで、低温でありながら熱処理と同等以上の酸化膜形成が可能となった。さらに、ラジカルをベースとしたユニークなプロセスの特徴から、シリコン結晶の面方位依存性がない酸化が可能であり、3次元構造へのプロセスに適用可能である。今後の半導体デバイスの微細化において、ドーパントの拡散や薄膜化への要求、新材料の採用が進むことから低温プロセスが必須であり、かつ、2次元での微細化構造限界から、3次元構造化が進めば、シリコン結晶面方位依存性がないプラズマプロセスの適用範囲はさらに広がると考えられる。また、マイクロ波表面波プラズマを窒化に適

用することにより、熱窒化や、平行平板プラズマでは実現できなかった低温低ダメージで膜深さ方向に制御された高濃度窒化が可能になった。現在、ゲート酸化窒化膜や耐酸化バリア膜の形成を中心としてプロセス適用されているが、プラズマ酸化と同様に、微細化、3次元構造化に伴って、プロセス適用範囲拡大が進むと期待される。

謝 辞

本プロダクトレビューを作成するにあたり、特にプラズマの特徴の部分について貴重な助言をいただいた、東京エレクトロン技術研究所(株)基礎研究部 石橋清隆氏に感謝する。また、ここで得られた開発成果は、TriasSPA 装置の開発に携わったすべてのメンバーとの共同成果であり、これまでの協力に改めて感謝する。

参考文献

- [1] 菅野卓雄：半導体プラズマプロセス技術 359 (1980).
- [2] D.L. Pulfrey *et al.*, Solid State Electronics 17, 627 (1974).
- [3] K. Elajbaly *et al.*, J. Electrochem. Soc. 138, 1064 (1991).
- [4] 永津雅章：プラズマ・核融合学会誌 74, 479 (1998).
- [5] 菅井秀郎：応用物理学会誌 70, 398 (2001).
- [6] C. Tian *et al.*, J. Vac. Sci. Technol. A 24, 1421 (2006).
- [7] 電気学会・マイクロ波調査専門委員会編：マイクロ波のプラズマ技術 64 (2003).
- [8] J. Kitagawa *et al.*, Technical report of IEICE. SDM 103 (373), 13 (2003).
- [9] K. Sekine *et al.*, VLSI Tech. Symp. 115 (1999).
- [10] Y. Saito *et al.*, VLSI Symp. 176 (2000).
- [11] T. Sugawara *et al.*, Proc. SSDM 714 (2002).
- [12] Y. Sato *et al.*, Technical report of IEICE. SDM 103 (373), 19-23, 2003-10-13.
- [13] T. Sugawara *et al.*, Jpn. J. Appl. Phys. 44, 1232 (2005).
- [14] S. Murakawa *et al.*, J. Appl. Phys. 47, 5380 (2008).
- [15] C.H. Liu *et al.*, Proc. VLSI-TSA (2009), p35.
- [16] T. Shiozawa *et al.*, Dry Proc. Symp. 5-P25 (2009).
- [17] M. Kobayashi *et al.*, J. Appl. Phys. 106, 104117 (2009).