

LSI間を高速・高密度・低消費電力で接続するシリコンフォトニクス光トランシーバー

Silicon Photonics Optical Transceiver for High-speed, High-density and Low Power Consumption LSI Interconnect

● 早川明憲 ● 江部広治 ● Chen Yanfei ● 森 俊彦

あらまし

次世代の高性能・省電力なサーバやスーパーコンピュータの実現には、CPUの高性能化だけでなく、CPU間、CPU-メモリ間を小型・高密度かつ低消費電力で相互接続する信号伝送技術が必要である。従来の電気信号伝送は、信号の高速化に伴う伝送距離の低下や、端子数の制約などから要求に応えられなくなりつつあり、大容量・長距離伝送が可能な光インタコネクタ(光伝送)への期待が高まっている。中でも、光送受信機(トランシーバー)の小型・高密度化、低消費電力化に有望とみられるシリコン(Si)フォトニクス技術は、近年特に注目を集めている。

本稿では、富士通および富士通研究所が取り組んでいる小型・低消費電力なSiフォトニクス光トランシーバー技術について説明する。光トランシーバーの小型・高密度化、低消費電力化には、光素子、駆動回路の高性能化に加え、高品質な電源、信号を供給できる実装構造が重要である。筆者らは、ワイヤー接続不要で高密度集積が可能なブリッジ実装構造を提案し、本構造に基づいた光・電子素子などを設計し、Siフォトニクス光トランシーバーを試作した。その結果、世界最高性能クラスとなる高い伝送信号密度、低い消費電力を達成し、本技術の有効性を実証した。

Abstract

The next-generation servers and supercomputers with advanced functions and low-power consumption require not only CPUs with an enhanced processing capability, but also signal transmission technology that connects CPUs with other CPUs or memories at high density and low power consumption. The conventional signal transmission technologies are becoming outdated and in the near future they will not be able to provide the signal transmission bands required by the CPUs used in high-end servers and supercomputers. Optical transmission technology makes wide-bandwidth, long-distance transmissions possible, and thus, there are high expectations that it will be a key technology. Especially, silicon (Si) photonics technology has been attracting much attention in recent years because it is considered to be promising for reducing the size, increasing the density and lowering power consumption of optical transceivers. This paper explains Fujitsu and Fujitsu Laboratories' small, energy-efficient Si photonics optical transceiver technology. The key factors for realizing a small, high-density optical transceiver with reduced energy consumption involve enhancing optical devices and driver circuits, and optimizing the mounting structure to supply good power and signals. We proposed a novel configuration of silicon photonic transceiver utilizing a bridge structure that enabled high-density integration without wiring, and we optimized the design of optical/electronic devices based on this structure. We achieved the world's best performance in terms of high signal density and low energy consumption, and hence it validated the technology.

ま え が き

クラウドコンピューティングや超大規模計算を支えるハイエンドサーバ、次世代スーパーコンピュータに適應するため、計算機の心臓部であるCPUは半導体プロセスの微細化による高速化や、1チップに複数のCPUコアを搭載するマルチコア化でその処理能力を増大させている。一方で、そのような高性能システムの実現には、CPUの能力だけでなく、CPUで処理されたデータをほかのCPUやメモリなどの外部に転送する信号伝送の大容量化が必要である。従来の銅配線をベースとした電気信号伝送では、信号の高速化に伴う伝送距離の低下や消費電力の増大、端子数の制約からこのような伝送の大容量化の要求に応えることができなくなりつつある。光での信号伝送、いわゆる光インタコネクタは、このような電気信号伝送の限界を打破する技術として期待されている。

光インタコネクタは、現在のところ図-1 (a), (b) に示すBoard-edge型、On-board型が開発され普及しつつある。しかし、これらの光インタコネクタには以下の二つの課題がある。

(1) CPUが搭載されているパッケージ基板とマ

ザーボードの間の接続ピン数、およびデータ伝送容量に制限がある。

(2) CPUから光トランシーバーまでの電気伝送距離に応じた信号の減衰が大きいため、消費電力の大きい損失補償回路や中継回路が必要となる。

これらの課題に対し、筆者らが開発を進めるOn-package型光インタコネクタ {図-1 (c)} は、以下の特長がある。

(1) パッケージ基板上から光ファイバーで直接外部へ信号を入出力するため、ピン数の制約がない。

(2) 電気伝送距離は、パッケージ基板上のCPUから光トランシーバーまでの10~20 mm程度であり、消費電力の大きい損失補償回路や中継回路が不要である。

On-package型光インタコネクタの実現には、光トランシーバーをパッケージ基板上に搭載する必要がある。そのためには、光素子、電子回路といった光トランシーバーの各要素の小型化、低消費電力化に加え、高密度集積が可能な実装構造の実現が必要である。

シリコン (Si) フォトニクスは、既存の半導体

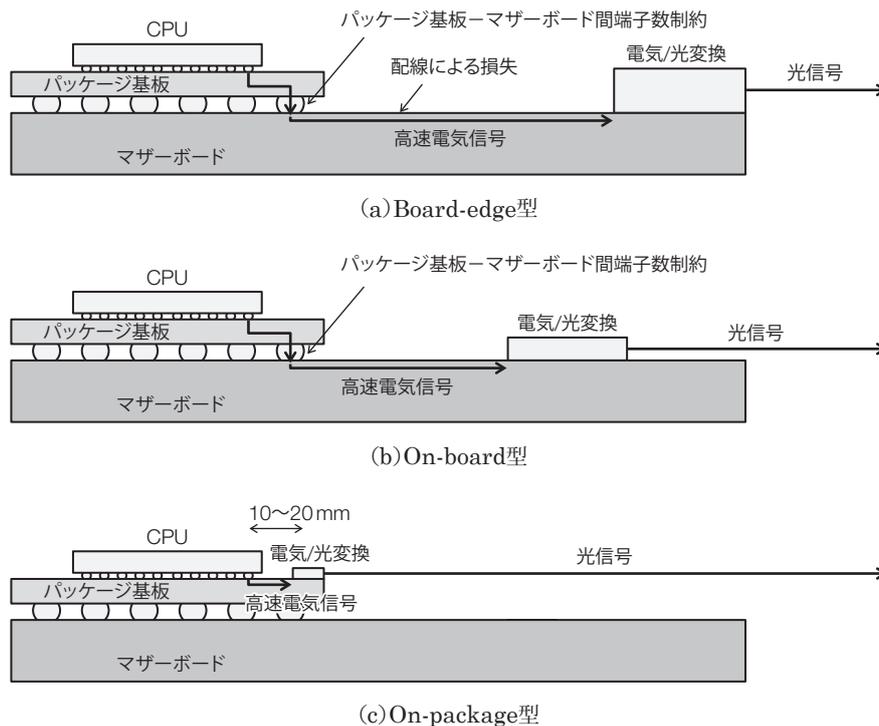


図-1 光インタコネクタの形態

プロセスを光素子に応用したものである。nmオーダーの超微細加工と光導波路のコアとなるSiと周辺材料との大きい屈折率差により、大口径基板上に低損失で超小型な光素子を低コストで集積可能な技術として注目されている。^{(1), (2)}

本稿では、筆者らが開発したSiフォトニクス技術を用いた超小型な光素子と、高速・低消費電力な28 nm CMOSベースの電子回路について述べる。また、これらを高密度集積する実装技術を用いた、On-package型光インタコネクタ向けの25 Gbps, 6チャンネル (Channel: Ch) 光トランシーバーの試作結果について報告する。

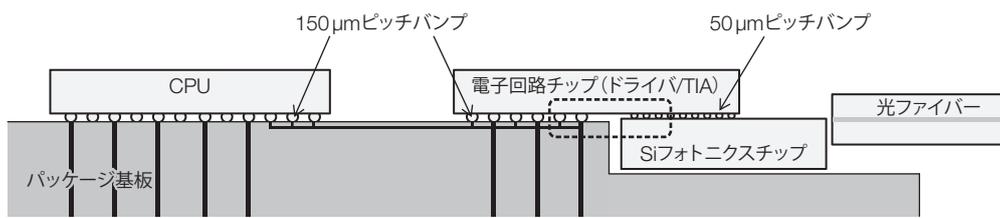
On-package型光インタコネクタ

本章では、On-package型光インタコネクタ実現に向けた光トランシーバーの実装構造について説明する。On-package型光インタコネクタでは、前章で述べたとおり、CPUが搭載されるパッケージ基板上に光トランシーバーを実装する。このため、トランシーバーの小型化、すなわち光送受信機能の高密度実装が求められる。この課題に対し、筆者らは図-2 (a) に示すブリッジ実装構造を開発した。⁽³⁾ On-package型光インタコネクタ向けの光トランシーバーでは、光送受信の機能が高密度に実

装可能であること、またコスト・生産性の観点から、光ファイバーの接続が容易であることが求められる。提案するブリッジ構造は、

- (1) 光強度変調信号を生成する光変調器や、入力された光強度変調信号に応じた光電流信号を出力するフォトディテクタ (PhotoDetector: PD) が集積されたSiフォトニクスチップ
- (2) 光変調器を駆動するドライバやPDで発生した光電流信号を、電圧信号に変換するトランスインピーダンスアンプ (TransImpedance Amplifier: TIA) が集積された電子回路チップ
- (3) 高速信号・電源などの供給源となるパッケージ基板

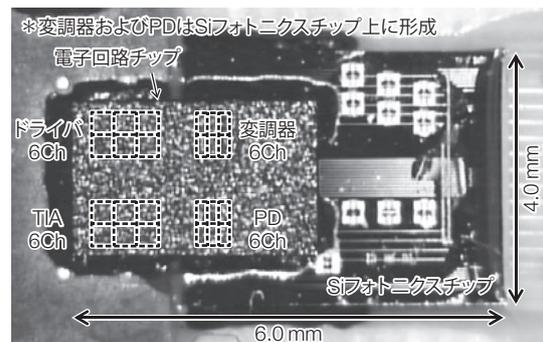
から成り、パッケージ基板とSiフォトニクスチップに電子回路チップで橋をかけるように接続したものである。このとき、パッケージ基板と電子回路チップ間、および電子回路チップとSiフォトニクスチップ間は、 bumps と呼ばれるはんだ端子により面同士で接続される。従来の金ワイヤを用いたチップ間、あるいはチップと基板間の接続では、ワイヤを接続するパッドが一次元的にしか配置できないため、実装密度に限界があった。また、送受信する信号速度が高速になればなるほど、ワイヤの信号伝達特性や抵抗が問題となっていた。筆



(a)ブリッジ実装構造概略図



(b)ブリッジ実装部断面写真



(c)ブリッジ実装後素子上面写真

図-2 ブリッジ実装

者らが提案するブリッジ構造では、上述のとおり電子回路チップと高速信号・電源の供給源となるパッケージ基板を bumps により面同士で接続しているため、二次元的な高密度接続が可能となる。また、ワイヤ（1～数mm長）に比べて bumps（数10 μm長）と短距離での接続が可能となるため、良質な電源・信号供給が可能となる。光ファイバーの接続性の観点では、Siフォトニクスチップを溝状に加工したパッケージ基板部に収めているため、Siフォトニクスチップを光素子が形成された面を上向きに実装できる。このため、Siフォトニクスチップ端面、あるいは表面での光ファイバー接合が可能である。図-2 (a) の破線で示す、ブリッジ実装における接合部の断面拡大写真を図-2 (b) に示す。電子回路チップとパッケージ基板間には、特に電源供給品質の確保とSiと有機基板の熱膨張係数の違いを吸収するため、150 μmピッチの bumps で接続している。対して、電子回路チップとSiフォトニクスチップ間には、光素子の高密度集積、寄生容量低減による無効電力低減のため、50 μmピッチの超小型 bumps で接続している。これらの技術と、次章で説明する超小型光素子（～30 μm）により、図-2 (c) に示すとおり4.0×6.0 mm (24 mm²) のフットプリントで、25 Gbps×6Ch、すなわち、6.25 Gbps/mm²相当となる世界最高レベルの実装密度を実現した。

要素技術

本章では、試作した光トランシーバーの要素技術について述べる。本試作機では、光送信機の光変調器（電気のバイナリ信号を光の強度変調信号に変換する）には小型・低消費電力なマイクロリング光変調器を用いた。基幹系の光通信システムの光送信機に使用される光変調器には、動作波長範囲が広く、温度変動にも強いマッハツェンダ（Mach-Zehnder：MZ）変調器がこれまで広く用いられてきた。しかし、MZ変調器は素子長が数100 μm～数mmと大きく、変調効率 $V\pi L$ ^(注1)も1～数V・cmと十分ではない。⁽⁴⁾ 対してSiフォトニクスにおけるリング光変調器は、光導波路のコアとなるSiと周辺材料との大きな屈折率差により超小型化

(注1) 光変調器の性能指標の一つ。πの位相シフトに必要な電圧と、位相変調部の長さの積で表され、小さいほど良い。

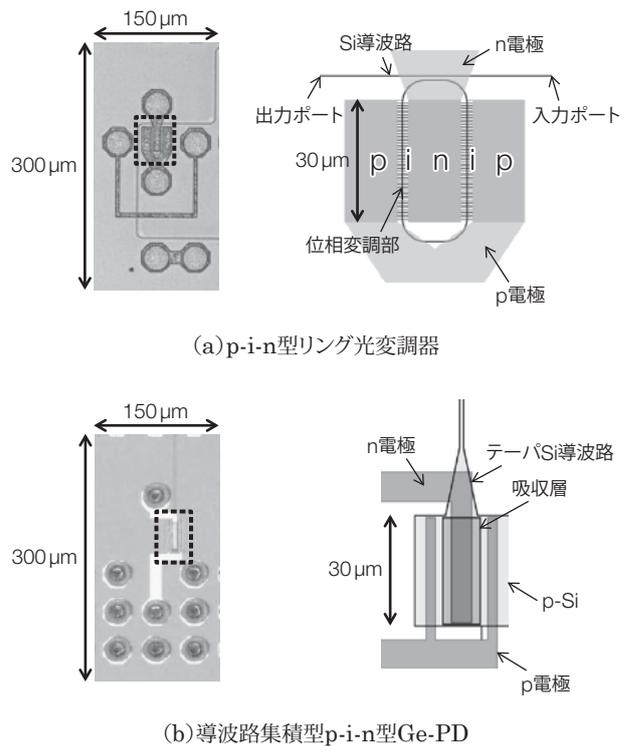


図-3 Siフォトニクス素子

が可能で、光の共振効果を利用して変調するため変調効率が高い。中でも、筆者らが本試作機に採用したp-i-n型^(注2)導波路構造を有するリング光変調器は、変調効率 $V\pi L$ が0.028 V・cmであり、⁽⁵⁾ MZ変調器やp-n型リング光変調器⁽⁶⁾と比べて効率が良い。しかし、p-i-n型は接合容量が大きいため、高周波域での応答性が悪いという問題があった。この問題に対して、筆者らは駆動信号を分割し、一方に遅延を与えた後に再合成することで、信号の立上がり・立下がりの高周波成分を強調した信号を生成する駆動回路を開発した。この駆動回路によりリング光変調器の高周波特性を補償し、変調効率と高周波特性を両立させている。試作したp-i-n型リング光変調器の写真と、構造模式図を図-3 (a) に示す。p-i-n型リング光変調器の位相変調器部は30 μm長であり、そのフットプリントは電極を含めても50×130 μmと極めて小型である。

次に、光受信機について述べる。光受信機の受光部にはp-i-n型ゲルマニウム（Germanium：Ge）を採用した。⁽⁷⁾ Geは広い吸収帯域を有し、Si上にエ

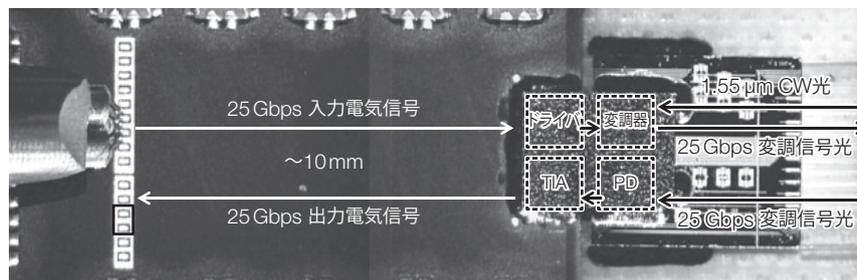
(注2) p型半導体とn型半導体でi型半導体を挟んだ接合構造。

ピタキシャル成長が可能である。このため、SiフォトニクスにおけるPDの受光部材料として有望である。PDには、小型で低抵抗・低容量（高周波応答特性）、高い受光感度、広い応答波長帯域が求められる。一般に、PDの素子サイズを大きくすれば感度は改善するが、フットプリントや素子容量の面で不利になり、トレードオフの関係にある。また、受光感度や高周波応答特性は、TIAをはじめとする受信回路の設計である程度カバーできるが、送受信系全体の消費電力や受信回路面積とトレードオフの関係にある。今回、筆者らはPDとTIAを包括的に設計することで、限られたPD面積、および回路面積内で設計を最適化した。PDは入力光導波路をテーパ状にし、Ge吸収層へ均一で効率的に信号光を導入することで、30 μm 長、10 μm 幅と超小型で、1470~1570 nmにわたる広い波長域での約0.8 A/Wの高い受光感度と、20 GHzの高速応答性を両立した。試作した導波路集積型p-i-n型Ge-PD

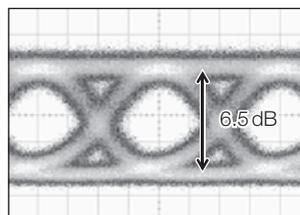
の写真と、構造模式図を図-3 (b) に示す。PDのGe受光部は前述のとおり30 μm 長であり、電極を含めたフットプリントは50 \times 180 μm と変調器同様、非常に小型なものである。また、受信回路では擬似差動動作化、ノイズオフセットキャンセルなどによるノイズ耐性の向上と、超小型インダクタを用いたピーキングなどによる動作帯域の拡大を図った。これにより、PD入力感度0.8 A/W、入力光信号消光比（変調信号の0レベルと1レベルの強度比）3 dBという条件下で、-7.25 dBmの受信感度と65 dB Ω の利得、20 GHz以上の3 dB帯域が設計上得られた。

25 Gbps光信号送受信特性

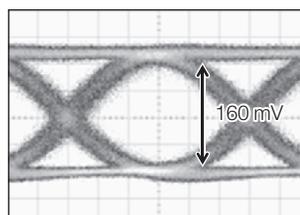
本章では、試作したSiフォトニクス光トランシーバーの25 Gbps光信号送受信特性について述べる。特性評価は、送受信機の信号波形の観察と、受信機への光変調信号入力時の符号誤り率の入力光強度



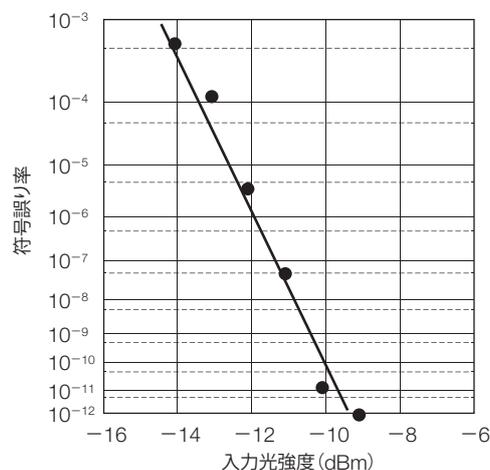
(a) 光送受信機評価系概略図



(b) 25 Gbps 変調信号光波形 (光送信機出力波形)



(c) 25 Gbps 出力電気信号 (光受信機出力波形)



(d) 符号誤り率の入力光強度依存性

図-4 試作した光送受信機の送信・受信特性

表-1 Siフォトニクス光トランシーバー特性比較

発表者・学会		Buckwalter JSSC 2012 ⁽⁹⁾	Rosenberg IPC 2013 ⁽¹⁰⁾	Takemoto ISSCC 2013 ⁽¹¹⁾	Yashiki OFC 2015 ⁽¹²⁾	本報告
比較項目						
プロセステクノロジー		130 nm SOI	90 nm SOI	65 nm CMOS	28 nm CMOS	28 nm CMOS
電気・光集積		モノリシック	モノリシック	ハイブリッド	ハイブリッド	ハイブリッド
データレート (Gbps)		25	25	25	25	25
送信機	動作電圧 (V)	0.3/-1.2/±1.5	1.5/3.0	—	3.3/1.0	0.9/1.8
	変調器	p-n リング	p-n リング	—	p-n MZ	p-i-n リング
	動的消光比 (dB)	6.9	3.5	—	4.6	6.5
	電力効率 (mW/Gbps)	7.2	5.5	—	3.1	2.9
受信機	動作電圧 (V)	1.2	—	3.3/1.0	3.3/1.0	0.9
	受信感度 (dBm) *符号誤り率=10 ⁻¹²	-6.0	—	-9.7	-4.9	-9.1
	電力効率 (mW/Gbps)	1.92	—	4.9	1.8	2.0

度依存性を測定することで行った。送受信特性評価系の概略図を図-4 (a) に示す。今回の試験では、光源に1.55 μm 帯の外部光源を用いた。また、25 Gbpsの電気信号はプローブを介して外部と入出力している。プローブと送受信機の位置関係はCPUと光送受信機の位置関係を模したものであり、その距離は約10 mmで損失補償回路や中継回路は使用していない。光送信機は、外部光源から出力された連続発振光 (Continuous Wave : CW) を光変調器に入力し、ドライバで生成される25 Gbpsの駆動信号により光変調器を駆動することで、25 Gbpsの光強度変調信号光を出力する。また、光受信機は25 Gbpsの光強度変調信号光をPDに入力することで、発生する電流信号をTIAにより電圧信号に変換し、25 Gbpsの電気信号を出力する。

Siフォトニクスチップより出力された光強度変調信号光波形 (アイパターン)^(注3)を図-4 (b) に示す。6.5 dBの高い動的消光比、明瞭なアイ開口が得られていることが確認できる。電子回路チップから出力された電気信号波形を図-4 (c) に示す。光変調信号波形同様、明瞭なアイ開口が得られた。また、出力振幅は160 mVと設計どおりの値が得られた。

光受信機の出力信号の符号誤り率の入力変調信

号光の強度依存性を図-4(d)に示す。符号誤り率は、一般的な通信システムで要求される10⁻¹²の誤り率をもってエラーフリー (誤りが無い) とみなした。光トランシーバーとしては、この10⁻¹²の符号誤り率を達成する入力光強度が小さいほど感度が高く優れていることを意味する。筆者らが試作した光受信機は図-4 (c) に示すとおり、PDの高い受光感度とTIAの高ノイズ耐性により、-9.1 dBmの低い入力光強度でエラーフリー動作を達成した。設計受信感度に比べ低い入力光強度でエラーフリーとなったのは、入力変調信号光の消光比が設計想定値より大きかったためと思われる。また、光源を除いた消費電力は光送信機側が73 mW、光受信機側で50 mWであり、それぞれ2.9 mW/Gbps、2.0 mW/Gbpsの電力効率に相当する。⁽⁸⁾ これらの特性をほかの研究機関の報告と比較したものを表-1に示す。⁽⁹⁾⁻⁽¹²⁾ 筆者らが試作したSiフォトニクス光トランシーバーが、世界最高レベルの電力効率と受信感度を実現していることが分かる。

む す び

本稿では、小型・低消費電力なOn-package型光インタコネクの実現に向けた富士通、および富士通研究所のSiフォトニクス光トランシーバー技術の開発状況について報告した。この技術は、ハイエンドサーバ、次世代スーパーコンピュータにおけるCPU間光インタコネクへの適用が期待される。光トランシーバーの実装構造としては、電源・

(注3) 0レベルと1レベルからなるバイナリデータの時間変化を周期的に重ね書きしたもの。その形状が目のように見えることからアイパターンと呼ばれ、データエラーの少ない通信にはその目 (アイ) が開いていることが求められる。

信号供給, 実装密度, 光実装などの観点から, ワイヤー接続が不要かつ二次元的な高密度接続が可能で, 光ファイバーの接続も容易なブリッジ実装構造を開発した。この実装構造により, 高い変調効率のp-i-n型マイクロリング光変調器と帯域補償駆動回路からなる超小型光送信機, および高い受光感度のテーパ導波路集積型p-i-n型Ge-PDと高速・高ノイズ耐性受信回路からなる超小型光受信機の高密度実装が可能となった。これにより, 4.0×6.0 mmのフットプリントで, 世界最高レベルとなる25 Gbps \times 6Ch, 6.25 Gbps/mm²相当の実装密度を達成した。25 Gbps光信号送受信試験では, 光送信機, 受信機双方で良好なアイ開口を得るとともに, 入力光強度 -9.1 dBmでエラーフリー動作を実現した。また, 電力効率は光送信機2.9 mW/Gbps, 光受信機2.0 mW/Gbpsであり, 電力効率, 受信感度ともに世界最高レベルの特性を達成した。今後は, レーザー光源, 制御機構などの集積による機能性拡張, およびCh数増加による伝送容量拡大を図り, 実用化を目指していく。

本研究の一部は, NEDOの「超低消費電力型光エレクトロニクス実装システム技術開発」により技術研究組合光電子融合基盤技術研究所 (PETRA) として実施したものである。

参考文献

- (1) X. Zheng et al. : Si photonics technology for future optical interconnection. Communications and Photonics Conference and Exhibition 2011, ACP, Asia, p.01-11 (2011).
- (2) R. Soref : The Past, Present, and Future of Silicon Photonics. IEEE Journal of Selected Topics in Quantum Electronics, 12(6), p.1678-1687(2006).
- (3) A. Hayakawa et al. : A 25 Gbps silicon photonic transmitter and receiver with a bridge structure for CPU interconnects. OFC2015, Th1G.2 (2015).
- (4) X. Tu et al. : 50-Gb/s silicon optical modulator with traveling-wave electrodes. Optics Express, Vol.21, No.10, p.12776-12782 (2013).
- (5) T. Baba et al. : 50-Gb/s ring-resonator-based silicon modulator. Optics Express, Vol.21, No.10, p.11869-11876 (2013).
- (6) J. C. Rosenberg et al. : A 25 Gbps silicon microring modulator based on an interleaved junction. Optics Express, Vol.20, No.24, p.26411-26423 (2012).
- (7) J. Fujikata et al. : Si Waveguide-Integrated Metal-Semiconductor-Metal and p-i-n-Type Ge Photodiodes Using Si-Capping Layer. Jpn. J. of Appl. Phys., 52, 04CG10, p.1-5 (2013).
- (8) Y. Chen et al. : A 25Gbps Hybrid Integrated Silicon Photonic Transceiver in 28nm CMOS and SOI. ISSCC Dig. Tech. Paper, p.402-403 (2015).
- (9) J. F. Buckwalter et al. : A Monolithic 25-Gb/s Transceiver With Photonic Ring Modulators and Ge Detectors in a 130-nm CMOS SOI Process. IEEE Journal of Solid-State Circuits, 47 (6), p.1309-1322 (2012).
- (10) J. C. Rosenberg et al. : A Monolithic Microring Transmitter in 90 nm SOI CMOS Technology. IEEE Photonics Conference, p.223-224 (2013).
- (11) T. Takemoto et al. : A 4×25 -to-28Gb/s 4.9mW/Gb/s -9.7 dBm High-Sensitivity Optical Receiver Based on 65nm CMOS for Board-to-Board Interconnects. ISSCC Dig. Tech. Paper, p.118-119 (2013).
- (12) K. Yashiki et al. : 5 mW/Gbps hybrid-integrated Si-photonics-based optical I/O cores and their 25-Gbps/ch error-free operation with over 300-m MMF. OFC2015, Th1G.1 (2015).

著者紹介



早川明憲 (はやかわ あきのり)

デバイス&マテリアル研究所
次世代実装プロジェクト 兼 アドバンス
システム開発本部 兼 技術研究組
合光電子融合基盤技術研究所 所属
現在, シリコンフォトニクス光インタ
コネクットの開発に従事。



Chen Yanfei

コンピュータシステム研究所
次世代コンピュータシステムプロジェ
クト 所属
現在, シリコンフォトニクス光インタ
コネクットの開発に従事。



江部広治 (えべ ひろじ)

応用研究センター
ソーシャルイノベーション研究所 所属
2015年3月までシリコンフォトニクス
光インタコネクットの開発に従事。



森 俊彦 (もり としひこ)

コンピュータシステム研究所
次世代コンピュータシステムプロジェ
クト 所属
現在, シリコンフォトニクス光インタ
コネクットの開発に従事。