

最先端研究

プラスチック成形加工におけるシミュレーション技術の適用と最適化へのアプローチ

横山 敦士*

Atsushi Yokoyama*

1. 緒言

コンピュータの低価格化により、従来 CAE (Computer Aided Engineering) 利用を考えていなかった業種での利用への期待が高まってきている昨今である。また、汎用 CAE ソフトウェアも開発から時間が経過し、それなりの完成度には達しつつあるといえる。しかし、実際の利用となると精度の問題、適切なパラメータの取得が困難などの課題が山積していてまだまだ研究すべきテーマは多数存在していると思われる。

家電製品や情報機器の構造部品に使用される樹脂部品の多くは、熱可塑性樹脂の射出成形により製造されている。これは、複雑な形状を短時間で製造できることや、外観部品として用いた場合に良好な光沢面が得られるなどの射出成形の特徴によるものである。また、製品の使用目的に応じて高耐衝撃性、高耐熱性など幅広い材料を選択することができるため大量生産される製品の製造に多用されている。このような部材に多用されるプラスチック成形加工法である射出成形は成形過程が金型内で行われているため樹脂の溶融・流動・固化に至る挙動は目視的に観察することが困難である。しかし、このような樹脂の流動状態が、成形品の剛性、強度、寸法安定性といった成形品特性にとどまらず、ウェルド、シンク、欠け等の欠陥の有無も左右することが現実問題として現れている。現在、成形中における樹脂流動状態の把握のため、コンピュータを用いた流動解析技術が各種開発されている。これらの解析手法は成形初期条件を基にして流動状態を時間増分に従って、逐次解析していく手法を採用しており初期条件により得られるであろう最終状態の予測を行って

いる。この手法によれば最適な成形条件を決定するためには、流動解析を繰返し行い、その結果より最適な条件値を推測する必要がある。現在このような最適な条件を決定する手法は確立されておらず、現実の問題を解決するためには最適な条件を自動的に推定する最適化技術を用いた手法の開発をする必要がある。近年、構造分野において最適化手法として様々な手法が提案されている。そのため、現在成形加工の CAE においても最適化技術との統合を図ろうとする動きが始まってきている^{1)~5)}。その中の一に遺伝的アルゴリズム (Genetic Algorithms: GA) があり、この手法は生物が持つ問題解決能力の高さに着目し、生物の進化の過程を基に開発されたプログラミングテクニックであり、離散的な設計問題に対して有効な最適化技術ある⁶⁾。そこで本研究では、射出成形金型を対象として、ランナー設計問題に対する GA の適用の可能性について検討を行った。

2. 離散的最適化問題(ゲート配置問題)に対する適用

射出成形における所定の位置にウェルドを発生させるためのランナー設計問題に対して GA の適用を行った。

図 1 に解析対象としたキャビティ形状を示す。キャビティは薄肉対称形状とし、各辺の中央にゲートを設けた形状とした。全てのゲートより樹脂を注入させると各所でウェルドが発生するため、樹脂を注入するゲートを選択的に配置することで、ウェルド発生位置を制御することを目的とした。ゲートの設定状況の 2 進コード列への変換は、樹脂の流入するゲートを「1」、流入しないゲートを「0」で表して、4 点それぞれのゲートの状態を遺伝情報とした 4 ビットの遺伝子でゲートの状態を表現することとした。

* 京都工芸繊維大学
Kyoto Institute of Technology

図2に本解析のフローチャートを示す。はじめにランダムに設定された一定数の条件で計算を行い目的関数より、各条件での優劣である評価値を計算する。この評価値を元に順位を決定し、上位の条件の遺伝子を元にして次世代の条件を同数作成する。この際にある確率で全く異なる条件を無作為に導入する突然変異を行い次世代の条件を決定し、各々の条件で再度計算を行う。以上の作業を繰り返し、最良の条件が変化しなくなるまで計算を行う。本問題はウェルド発生位置を制御することを目的としているため、目標のウェルド発生位置と流動解析より得られたウェルド発生位置の距離を目的関数値として用いた。

図3に示すキャビティの右上隅にウェルドを発生させる場合のランナー配置の計算結果を示す。2種類のランナー配置が右上隅にウェルドを発生させることが判る。以上の結果より、本手法で用いた最適化手法

はランナーの配置問題のような離散的な最適化問題に対して有効であることが明らかとなった。ここで紹介した手法は、本来、解析対象とは無関係であるため、多様な設計問題に対して適応が可能であると考えられる。今回はゲートの有無のみの設定であったため、解空間が狭いため比較的簡単に解が得られ、ゲートの位置の詳細な設定や、ランナー径の選択などを組み合わせた複雑な最適化問題に対しても、本手法は有効であると考えられる。

3. 連続的設計値(ランナー径問題)に対する応用

上記で射出成形用金型のゲート配置問題に対して本手法を適用し、その有効性を確認した。ここでは、連続的に設計対象が変化する場合を対象として、ランナー設計問題に対するGAの適用の可能性について検

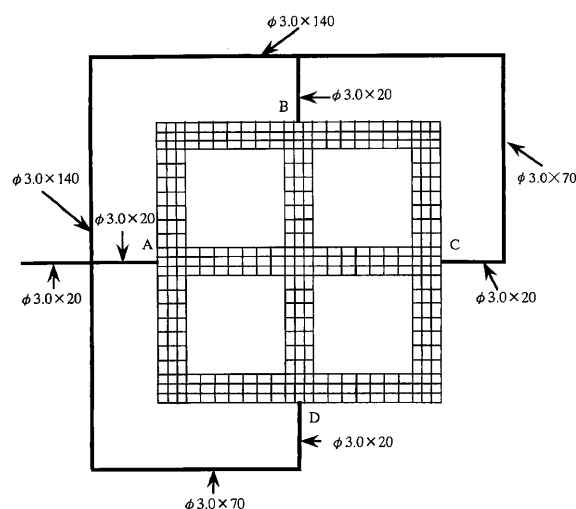


図1 ゲート配置問題用金型

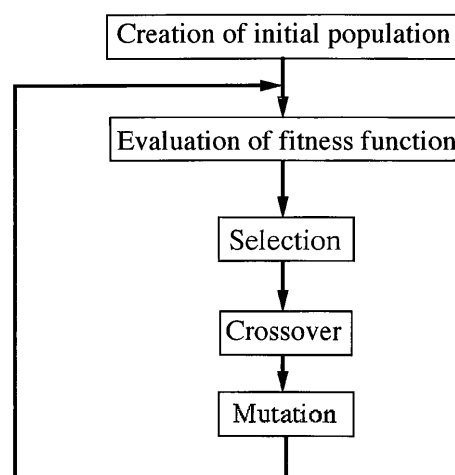


図2 GAの基本フローチャート

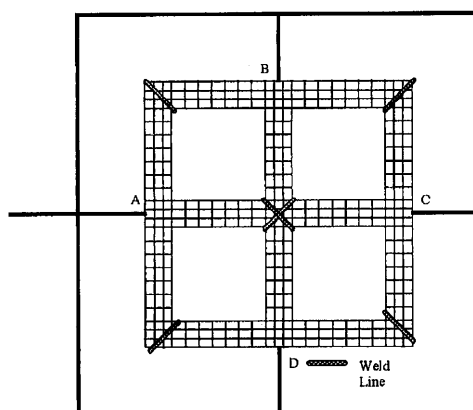
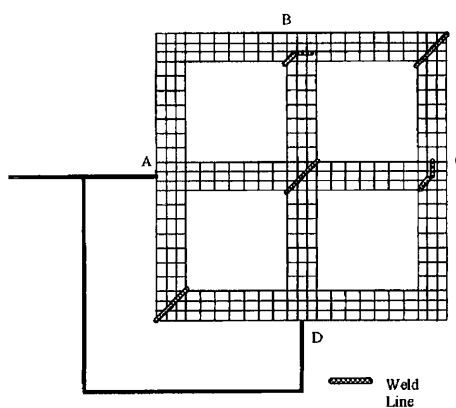


図3 最適ゲート位置(右上にウェルドを発生する条件下での最適計算結果)



討を行った。GAにより適切な初期値を選び、最終的な最適値は最急降下法で求めるハイブリット型の最適化手法の提案を行い、多数個取りの金型において同時充填を実現するためのランナー径を推定するランナー設計問題に対する有効性の検討を行った。

多数個取りの金型において同時充填を実現させるためのランナー設計問題に対してGAの適用を行った。**図4**解析対象としたキャビティー形状を示す。キャビティーは薄肉長方形とし、4個取りの形状とした。ランナー ds_1 の径を2 mmに固定し、他のランナーの径を変化させることにより各キャビティーの充填時間の制御を行った。ランナー径は連続的に変化するため、本来は無限に設定できるが、精度を上げると2進ビット列が長くなり、最適解に到達するまで、非常に計算量が掛かる可能性が有る。また、ビット列を短くすれば対応するランナー径が少なくなり、詳細なランナー径の推定は不可能である。一方、連続関数を設計変数とする最急降下法では、最終的な最適解の精度は任意に選べるが、適切な初期値を与えて計算を行わないと局所解に収束する可能性が有ること、また、不適切な初期値で精度を上げた計算をすると、大幅な計算回数の増加の可能性があることが考えられる。**図5**にランナー径の初期値を2 mm(Case1)、3 mm(Case2)、4 mm(Case3)とした際の最急降下法を用いた最適ランナー径をしめる。この場合には精度を上げなかったため初期値により最適ランナー径がばらついていることが判る。一方、同じ条件で精度を上げた計算(Case S)を行えば適切な最適値を決定できることも判る。その際に要した計算繰り返し数を**図6**に示す。精度を上げな

かった3ケースではほぼ同じ計算回数であるのに対して、精度を上げたCase Sではそれ以外の場合の20倍以上も計算回数が掛かっていることが判る。以上のように最適解より遠い初期値を用いると適切な最適解を得るまでに相当数の計算回数の繰り返しが必要であることが示された。そこで、最適値に近い適切な初期値を予めGAにより求めておき、その初期値を用いて最急降下法により精度の良い最適値を求めるハイブリット型の最適化手法の検討を行った。**図7**にGAのみを用いた最適化計算により得られた最適ランナー径及びそのランナー径を初期値として最急降下法を用いて計算した最適ランナー径を示す。GAのみでは同時充填が実現できるランナー径は得られていないが、さらに最急降下法を用いることによって、同時充填が実現され、最適ランナー径が得られていることが判る。さらに、**図8**にGAのみ、最急降下法のみおよびハイブ

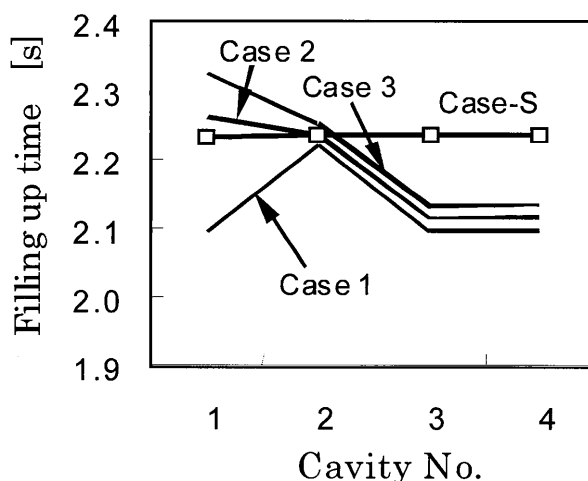


図5 最急降下法による各キャビティーの充填時間

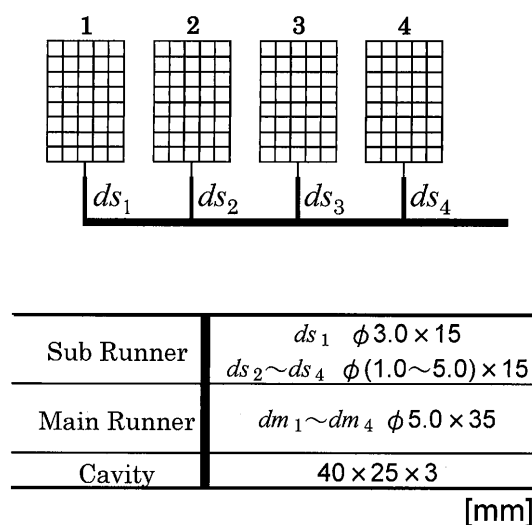


図4 ランナー径設計問題の金型形状

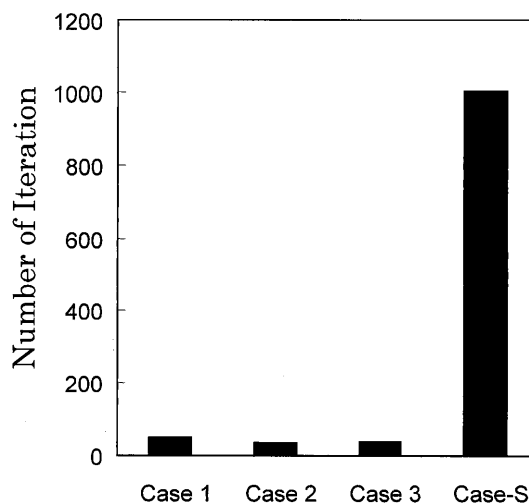


図6 最急降下法による計算回数

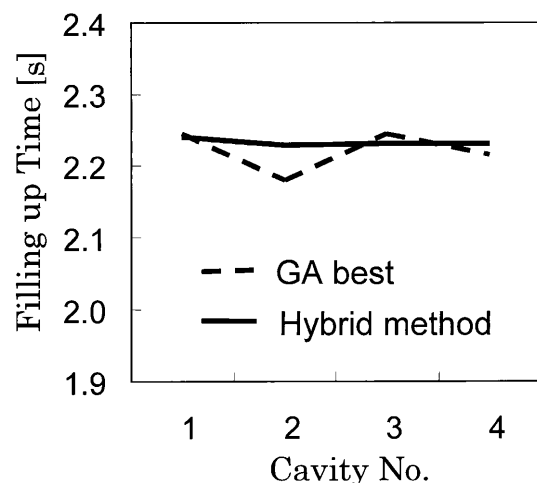


図7 GAとハイブリット法による最適化計算結果

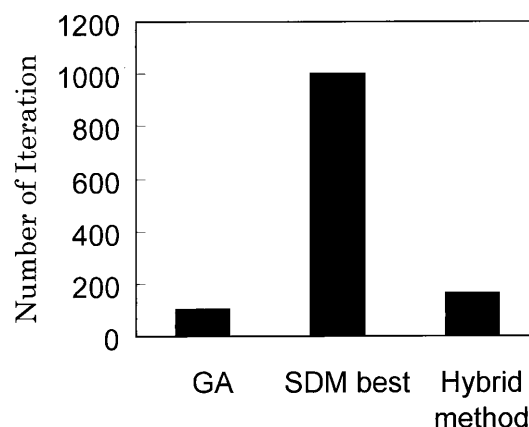


図8 全計算回数の各種法での比較

リット法により最適ランナー径を得た場合の計算繰り返し数を示す。GAを用いて初期値を計算した後、その初期値を用いて最急降下法で計算を行ったハイブリット型の計算回数は、GAを用いて初期値を計算した場合に行った計算回数と比較してそれほど計算回数が増加しておらず、適切な初期値を選んだため、最急降下法での計算が急速に収束していることが示されている。この結果、最急降下法のみで計算した場合と比較して、ハイブリット型の最適化計算では同等の精度の最適条件を得るための計算回数が大幅に減少できることが明らかとなった。

4. 多数の設計値が存在した場合の処理法

前章までで遺伝的アルゴリズムの射出成形の最適設計への適用の可能性を検討してきた結果、その離散的な探索手法の特徴が大局的な設計値探索に有効であることが判明してきた。しかし、本来の金型設計ではこれまで取り上げたような簡単な問題は少なく、最終製品の品質に与える影響が異なる多数の設計値を同時に設定する必要がある。GAは、設計値をその採りうる範囲内で離散的な値に変換した後、2進数化を行い、その複数の2進数化をした設計値をつなぎ合わせることで、ビット列と呼ばれる変数を作成する。このビット列の長さが、最適設計値の探索範囲を決定するため、ビット列が長くなるに従って指数関数的に解を探索することが困難となってくる欠点がある。このため、実際の問題への適応を考えると、この問題の対処法を確立する必要がある。そこで、GAは、世代ごとに独立した探索計算を行っていることに着目して、部分的な最適解を探索する手法を組み合わせることによ

り、全体の最適解を得るような問題へのGAの改良を行い、その有効性を検討した。

図9に対象とした多数個取り金型の図を示す。今回はキャビティを5つ持つ金型とし、同時射出する場合のメインランナー径を求める問題を考えた。

この場合、設計変数は4個となる。通常、GAでは各設計変数を n ビットのビット列に変換すると、設計変数の数が m 個だとすると、全体では図10に示すように $n \times m$ ビットの長さの遺伝子を作成して、最適に探索を行うことになる。多数の設計変数を直接、ビット列化すると膨大な探索領域が発生し、GAによる探索にも膨大な時間が掛かることとなる。この問題を解決するために多数の設計変数について同時に最適化計算を行うのではなく、図11に示すように性質の似通った複数のグループに分割して、それぞれの部分遺伝子列でのGA処理における世代ごとの最適値探索を交互に繰り返すことにより、全体の最適値を得る計算を行う手法を考案した。

それぞれの部分遺伝子列におけるGA処理のアルゴリズムを図12及び図13に示す。

図に示すように、遺伝子列を複数に分割し、各部分遺伝子列において独立したGA処理を各世代内において順次行い、これらの結果を相互に伝達し合うことで全体の最適値を求めることを行っている。

以上のアルゴリズムを5個取り金型での同時充填を実現する最適ランナー径探索問題へ適応し、その有効性を検討した。この場合、設計変数は4個となるため、2個の部分設計変数群に分割して計算を行った。目的関数は各キャビティの充填時間を t とすると与えられる関数とした。

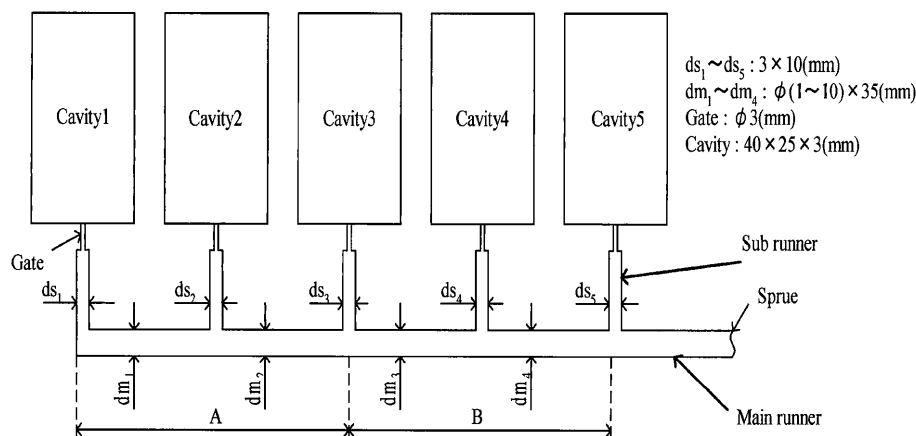


図9 多数個取り金型

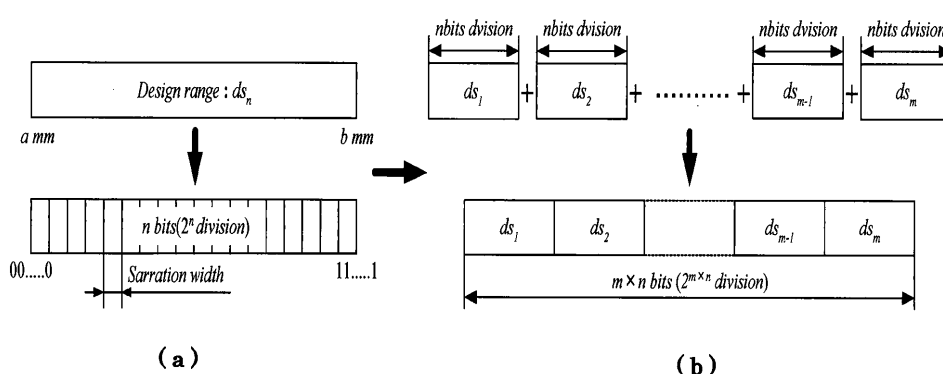


図10 ビット列の構成概念図

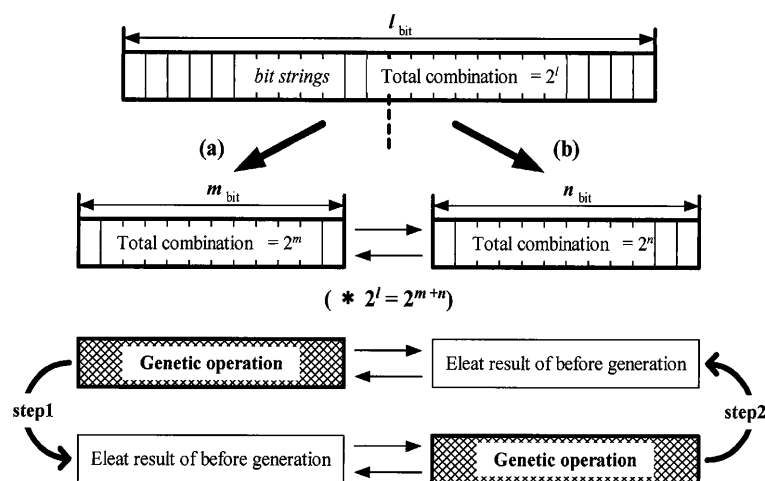


図11 設計変数のグループ化処理

$$f(dm_i, dm_j) = \frac{1}{n} \sum_{k=1}^5 \sum_{l=1}^5 |t_k - t_l| \quad n = 5 \times 5$$

以上の条件での最適値探索結果を図14に示す。ここでは、設計変数のビット列を分割せず、従来の手法

を適応した場合(Case2)およびビット列を分割して計算を行った場合(Case1)の各世代での目的関数値の推移を示している。設計変数を複数のグループに分割したCase1は従来の手法と比較して、初期段階での収束が著しく改善されていることが示されている。これは、部分的に最適値を求めたため、それぞれの部分での探

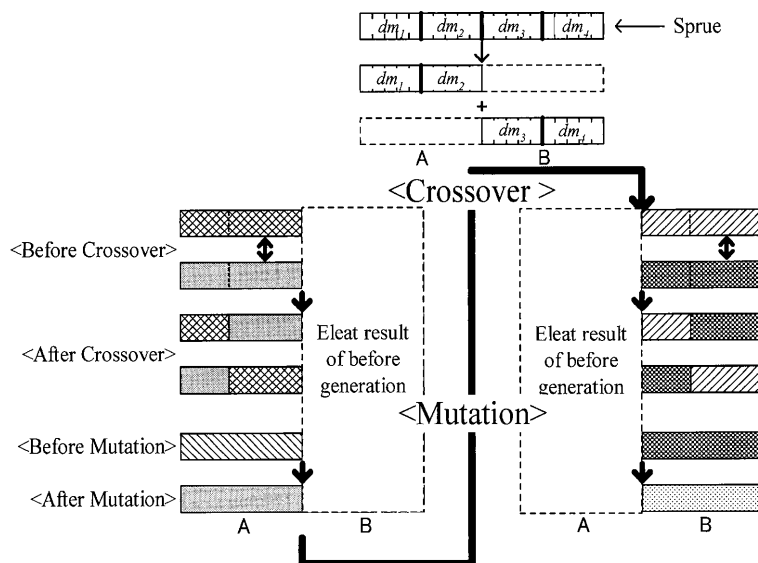


図 12 部分遺伝列内の処理

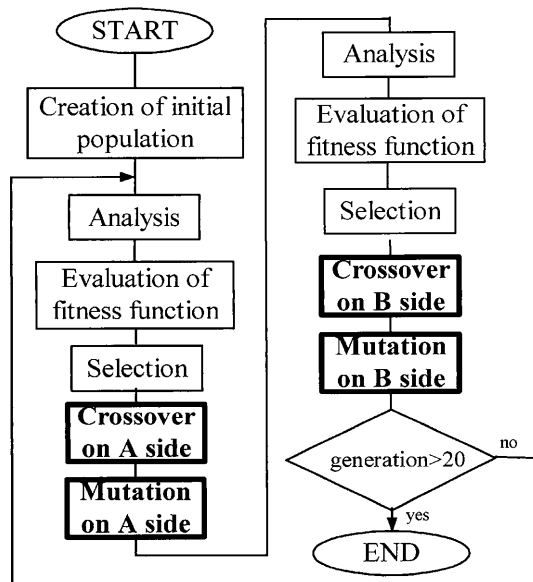


図 13 部分遺伝列処理のアルゴリズム

探索範囲は全体の探索範囲に比較して著しく小さくなるため、初期の世代においては、全体を探索する場合よりも、改良解が得られやすくなっているためであると考えられる。しかし、世代が進んで行くに従って、全体のビット列を一度の処理している従来の手法では順調に目的関数値が改善しているのに対して、Case1では、それほど改善が進んでおらず、目的関数値が逆転している箇所がある。これは、Case1では遺伝子列を分割し、それぞれを独立して処理しているため、部分に遺伝子列相互の情報伝達が全体を一度の処理する場合に比較して著しく少ないために、最終的な最適値に至るために必要な世代数が増えてしまっていることに

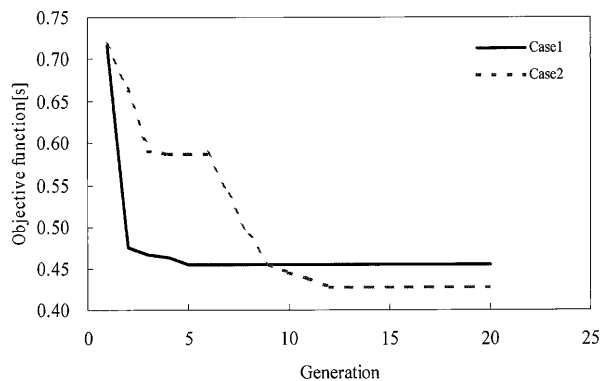


図 14 最適値計算を収束状況

よと思われる。

以上の結果より、部分遺伝子列に分解する今回の改良手法は、初期の収束状況の改善は見られたが最終的な最適値を得るためには逆に時間が掛かることが判った。つまり、本手法は、完璧な最適値を求めることに対しては不向きであるが、最適値に近い利用可能解を迅速に求めることに対しては有効であると判断できる。実際に設計現場では、完璧な最適解を求める必要のある場合はまれで、

要求項目を満足する実用解を迅速に求めることを要求される場合が多いことを考えると、本手法は実用上の最適値探索アルゴリズムとしては有効であると考えられる。

5. 結言

有限要素法が開発されて半世紀、汎用ソフトウェア

が登場して 30 年が経過し、計算機能力の指数関数的な発達に支えられて、CAE 技術は大学の研究室内での研究対象や大企業での基礎研究の対象であった時期を過ぎて、設計業務における実務上のツールとしての使用されだしてきている。特に構造解析の分野では積極的な実務への適用がここ数年目立って進んできている。本報告で対象としている射出成形を代表とするプラスチック成形加工分野では、変形挙動が金属の塑性加工に比べて、材料物性的にも大きな変化を伴うなど格段に複雑である。このため CAE 対応技術についても、実用上の問題を考えればまだまだ克服すべき問題が多数あると考えられる。本報告で提案した手法は解析対象とは無関係であるため、多様な設計問題に対して適応が可能である。今回はゲートの有無やランナー径のみの設定であったため、解空間が狭いため比較的簡単に解が得られ、ゲートの位置の詳細な設定や、ランナー径の選択などを組み合わせた複雑な最適化問題

に対しても検討して、本手法の有効であると考えられる。このように、現実の設計者が思考するような手法を組み合わせることにより、実用上有効な手法を開発していくことは CAE 技術のプラスチック成形加工法への適用を進めるためには重要なことであると思われる。

参 考 文 献

- 1) T. J. Wang, R. J. Lin, L. J. Lee: Intern. Polymer Processing, X (4), 364-373 (1995)
- 2) J.E.Stevenson, F.Ilinca: Intern. Polymer Processing, XXI, 198-210 (2006)
- 3) B. Yu, H.-T. Chiu, Z. Ding, L. J. Lee: Intern. Polymer Processing, XV (3), 273-283 (2000)
- 4) H.Shi, X.Wang, S.Xie, Intern. Polymer Processing XXVII, 341-347 (2013)
- 5) 岩原光男：設計工学, 32 (4), 19 (1997)
- 6) Holland, J. H.: Adaptation in Natural and Artificial Systems, Univ. of Michigan Press, 1975, (MIT Press, 1992)