

学術論文

圧電アクチュエータの補償回路によるリニア駆動

Linear driving of piezoelectric actuator by compensation circuit

田中 秀登

(株) 鈴木, 信州大学)

深海 龍夫

(信州大学)

Hideto TANAKA

Student Member

Tatsuo FUKAMI

Since a digitally driven actuator system was found insufficient to overcome creep and hysteresis phenomena in multilayered piezoelectric ceramic actuators, additional improvement has been attempted by combining each digit with charge compensation system. Because of the leakage current of the ceramics, time constants for charging both of the reference capacitance and ceramics, were required to coincide with each other by connecting a resistor parallel to the capacitance. Nonlinear piezoelectric component of the ceramics was detected through a differential amplifier and fed back to a control signal. The modified system has made it possible not only to reduce the hysteresis ratio from 11.1 to 1.18

Key Words: Actuator, digital, actuator, multilayered actuator, piezoelectric ceramic, hysteresis, creep.

1 まえがき

圧電セラミックアクチュエータは、電磁式のアクチュエータと比較して、いくつかの利点を持っている。それらは、電気機械エネルギー変換効率が大きい、電磁ノイズが発生しない、サイズが小さい、発熱がない、高速応答性等が挙げられる [1]。特に、取り扱い易い電圧レベルで利用する方法として、積層型の圧電アクチュエータが提案されている [2]-[4]。

しかし、圧電セラミック材料は、印加電圧-変位特性が非線形であり、かつヒステリシス現象がある。一定電圧を印加しても、その変位は一義的には定まらない。従って、このアクチュエータを微小変位素子として使用する場合、センサにより変位量を計測しフィードバック制御する方法が行われる。ヒステリシス現象の原因は、90°分域壁の移動によるものであって、強誘電体セラミックスを採用する限り完全には避けることができない。

著者らは、以前より、積層セラミックアクチュエー

タによるヒステリシス特性の改善を検討してきた [5]-[7]。しかし、改善効果はあるが著しい成果は見られないため、既に提案されている電荷制御 [8][9] の適用を検討した。本論文では、ヒステリシス補正として、電荷制御に補償回路を付加する方法を提案する。

2 積層セラミック圧電デジタルアクチュエータ

2.1 デジタルアクチュエータの構成

デジタル駆動することにより、変位は初期値と最終値をとる動作になり、ヒステリシス特性の改善が期待された積層セラミックデジタルアクチュエータの基本構造を Fig.1 に示す。

このアクチュエータは、2つのユニットより構成されてそれぞれのユニットは、積層枚数によってコード化された4ビットのデジタルアクチュエータの構造をもつ。すなわち各ユニットは、2枚、4枚、8枚及び16枚ごとに電氣的に並列接続されており、計30枚の圧電セラミックスが使用されている。下位の4ビット用ユニットには、1枚当たりの変化が上位4ビット用ユニットの16分の1となる電圧が印加される。

連絡先: 田中秀登: 〒 382-8588, 長野県須坂市大字小川原 2150-1, (株) 鈴木, e-mail:hideto@suzukinet.co.jp

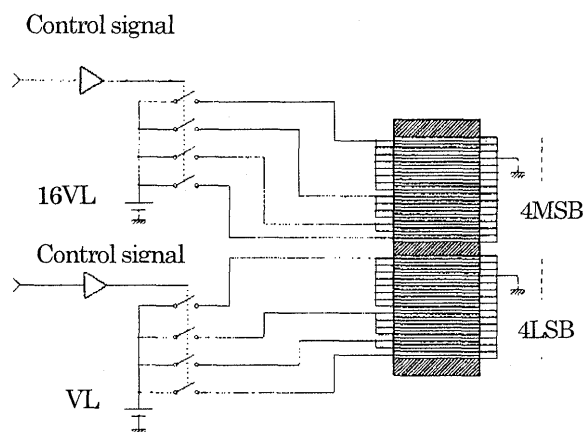


Fig. 1 Structure of the 8bit digital actuator.

厚み t [mm] の圧電セラミックス 1 枚あたり, V [V] の電圧を印加すれば, 圧電効果によって印加電圧に比例した歪み S を生じる.

$$S = d_{33} \cdot \frac{V}{t} \quad (1)$$

ここで d_{33} は圧電定数である. Fig.1 のアクチュエータ全体の変位 $\Delta 1$ は

$$\Delta 1 = d_{33} \cdot \frac{V}{t} (2tD_0 + 4tD_1 + 8tD_2 + 16tD_3) \quad (2)$$

となる. $D_n (n:0 \sim 3)$ はデジタルコードによって 0 または 1 の値をとる.

4 ビット構成の積層セラミックデジタルアクチュエータでは駆動枚数を 0 枚から 30 枚まで 2 枚毎に 16 段階に制御することができる. アナログ量である変位を 4 ビットの信号で制御するので, この圧電アクチュエータは D/A 変換機能を内蔵していることになり, デジタルにより容易に制御できることを示している.

Fig.2 は, 試作アクチュエータの立体図である. 1 辺が 22 mm で厚さが 0.2 mm の厚さ方向に分極処理された PZT 系圧電セラミックスを 60 枚, 0.1 mm 厚のリン青銅板を介して積層した. 2 つのユニットは, アルミナ磁器で絶縁し, 2 本のガイド棒をもつ 1 対のスチール製ベースプレートに $\phi 5$ のボルトで締結した.

2.2 測定ブロック図

Fig.3(a) にデジタル駆動時の測定ブロック図, Fig.3(b) にアナログ駆動時の測定ブロック図をそれぞれ示す. パソコンより変位指令を出力し, デジタル駆動あるいはアナログ駆動を行った. 変位の測定は, 非接触の静電容量型変位センサの出力をレコーダにより測定

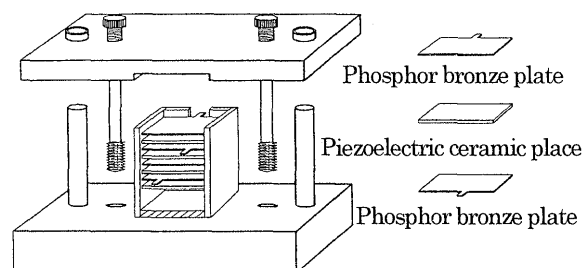
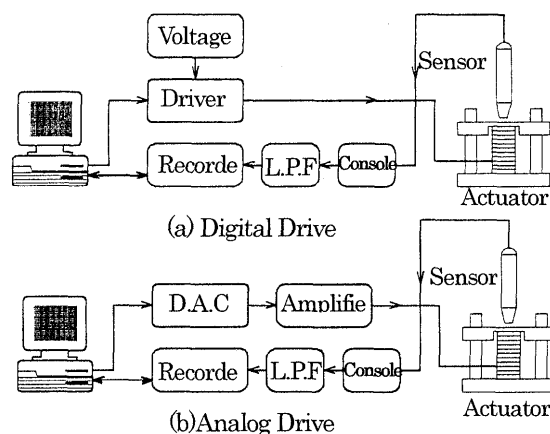


Fig. 2 Schematic drawing of the piezoelectric digital actuator.

した. デジタル駆動は, 定電圧源の電圧をスイッチ回路によりアクチュエータに印加するようになっており, アナログ駆動時は, デジタル-アナログ変換を行い電力増幅器により増幅された電圧をアクチュエータに印加した.

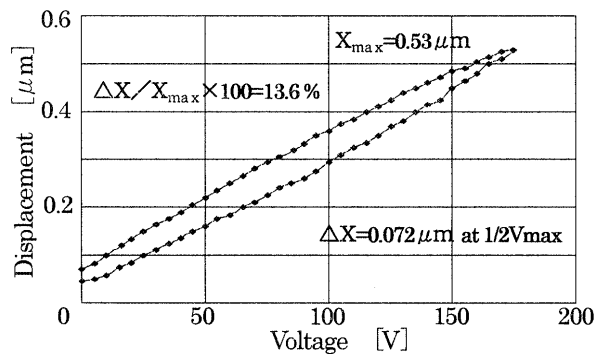


Sensor console: Japan ADE, Micro-sense.
Recorder: Hioki Denki, Memory Hi-coder 8820.
Power amplifier: NF circuit block, Type 4310.

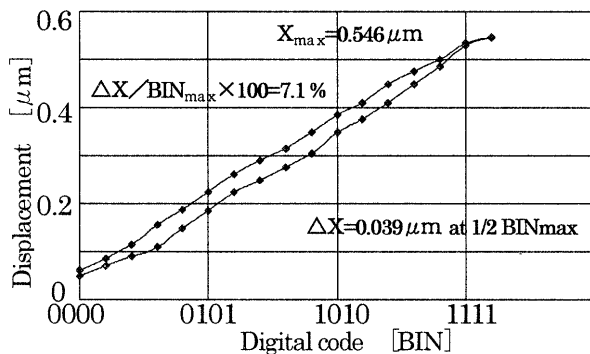
Fig. 3 Measurement block diagram.

2.3 アナログ駆動とデジタル駆動の比較

Fig.4 は, 印加電圧と変位の関係を調べたもので, 往復を 3 [s], サンプリング間隔は 0.417 [ms] とした. ヒステリシス及び線形性ともにデジタル駆動により改善されていると言えるが, 著しい成果は見られない. 各ビットの印加電圧を調整することで, さらに改善が期待できる.



(a) Analog drive



(b) Digital drive

Fig. 4 The comparison between analog and digital drives.

3 ヒステリシス補正方法

3.1 制御方法

アナログ駆動において提案されている電荷駆動方式をデジタル駆動に適用することを検討した。アクチュエータの変位とアクチュエータに蓄積される電荷の大きさは比例関係にあることが知られている。直列に標準コンデンサ（静電容量が既知）を接続した回路では、アクチュエータに蓄積された電荷と標準コンデンサに蓄積された電荷は等しいので、標準コンデンサの電位を制御することでアクチュエータの変位を制御しようとする方法が、従来の電荷制御方法である。しかし、圧電セラミックスに漏れ電流がある場合は、安定した制御ができないと言われている。そこで、電荷制御に補償回路を付加する方法を検討した。

制御構成図を Fig.5 に示す。G は圧電素子駆動用アンプのゲイン、圧電素子 C_{mp} 、コンデンサ $C_0 \sim C_2$ 、フィードバックゲイン G_F から構成され、コンデンサの容量は、圧電素子の静電容量と等価な容量とした。

漏れ電流 d_{LEAK} を外乱として表現した場合のブロック図を更に Fig.6(a),(b) に示す。まず Fig.6(a)

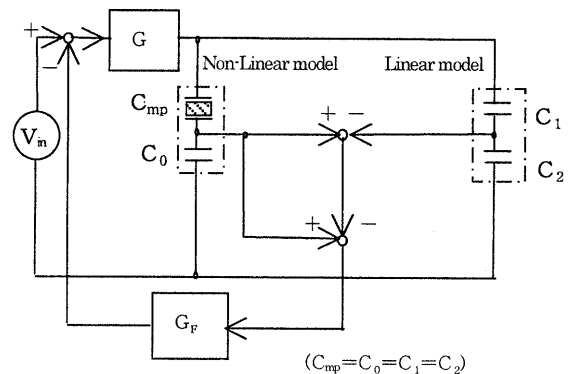


Fig. 5 The circuit diagram newly devised for charge control.

において、変位指令 V_{in} のみが加わっている場合の出力 Y_1 は、次式で与えられる。

$$Y_1 = \frac{G \frac{C_{mp}}{C_0 + C_{mp}}}{1 + G \frac{C_{mp}}{C_0 + C_{mp}} G_F} V_{in} \quad (3)$$

また、漏れ電流 d_{LEAK} のみ加わっている場合の出力 Y_2 は次式で与えられる。

$$Y_2 = \frac{G \frac{C_{mp}}{C_0 + C_{mp}}}{1 + G \frac{C_{mp}}{C_0 + C_{mp}} G_F} d_{LEAK} \quad (4)$$

従って、変位指令 V_{in} と漏れ電流 d_{LEAK} が共に加わっている場合の Y は、重ねの理より次のように表せる。

$$Y = Y_1 + Y_2 = \frac{G \frac{C_{mp}}{C_0 + C_{mp}}}{1 + G \frac{C_{mp}}{C_0 + C_{mp}} G_F} (V_{in} + \frac{d_{LEAK}}{G}) \quad (5)$$

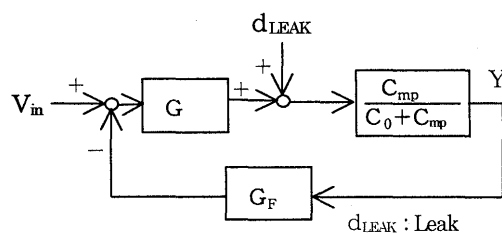
これにより、圧電素子駆動用ゲイン G を大きな値にすることで影響を改善できることがわかる。一方、Fig.6(b)の補正量 U は、図中より次のように示せる。

$$U = (G \cdot V_{in} + d_{LEAK}) \frac{C_{mp}}{C_0 + C_{mp}} - G \frac{C_1}{C_1 + C_2} V_{in} \quad (6)$$

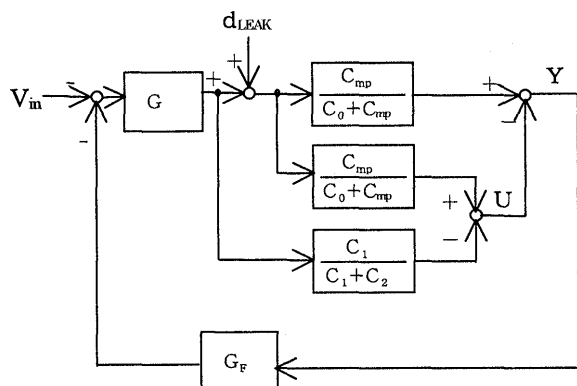
ここで、 $C_0 = C_1 = C_2 = C_{mp}$ であるので

$$U \doteq d_{LEAK} \frac{C_{mp}}{C_0 + C_{mp}} \quad (7)$$

これにより、漏れ電流の影響を補償できることが明らかである。



(a) Actuator with series-connected capacitor



(b) Actuator driven by the new compensation circuit

Fig. 6 Block diagram of Fig.5.

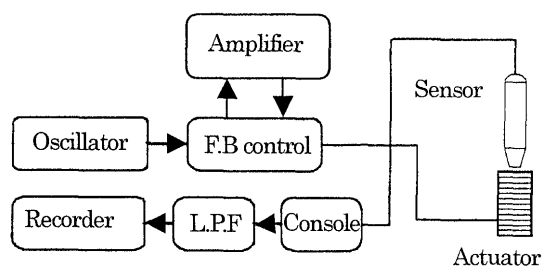
3.2 電荷制御に補償回路を付加した基本特性

そこでデジタル駆動に適用する前段階として、アナログ駆動において電荷制御へ補償回路を付加した実験を行った。実験ブロック図を Fig.7 に示す。

変位指令 (電圧) を発振器より入力し、試作基板上で、モニタしている電荷量と変位指令の偏差を取り、偏差分を電力増幅器により増幅し、アクチュエータに印加する。アクチュエータは、トーキン製の AE0505D16 とした。

今回試作した基板の回路は、Fig.5 に示した電荷制御に加えて補償回路をも備えている。

Fig.8 に電圧-変位特性を示す。(a) アクチュエータ単体 (b) アクチュエータに標準コンデンサを付加 (c) 補償回路を付加した場合を示している。コンデンサを付加しただけでもヒステリシスは、改善されていることがわかる。補償回路を付加した場合は、ほとんど直線になった。このとき、標準コンデンサはアクチュエータの静電容量とほぼ等しい状態であり、アクチュエータ単体の時に得られた変位と同等の変位量を得るために、2 倍の電圧を印加している。



Oscillator: SONY, Type AFG310.

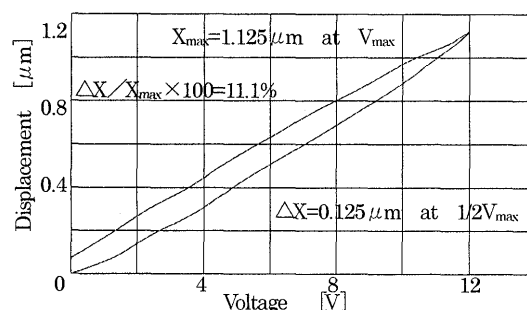
Power amplifier: NF circuit block, Type 4310.

Actuator: TOKIN, Type AE0505D16.

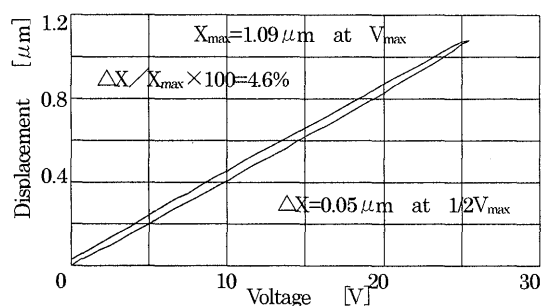
Sensor console: Japan ADE, Micro-sense.

Recorder: Hioki Denki, Memory Hi-coder 8820.

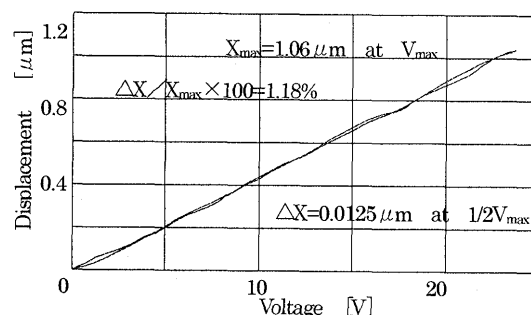
Fig. 7 Experimental diagram for charge control.



(a) Original actuator



(b) Actuator with series-connected capacitor



(c) Actuator driven by the new compensation circuit

Fig. 8 Displacement vs applied voltage characteristics.

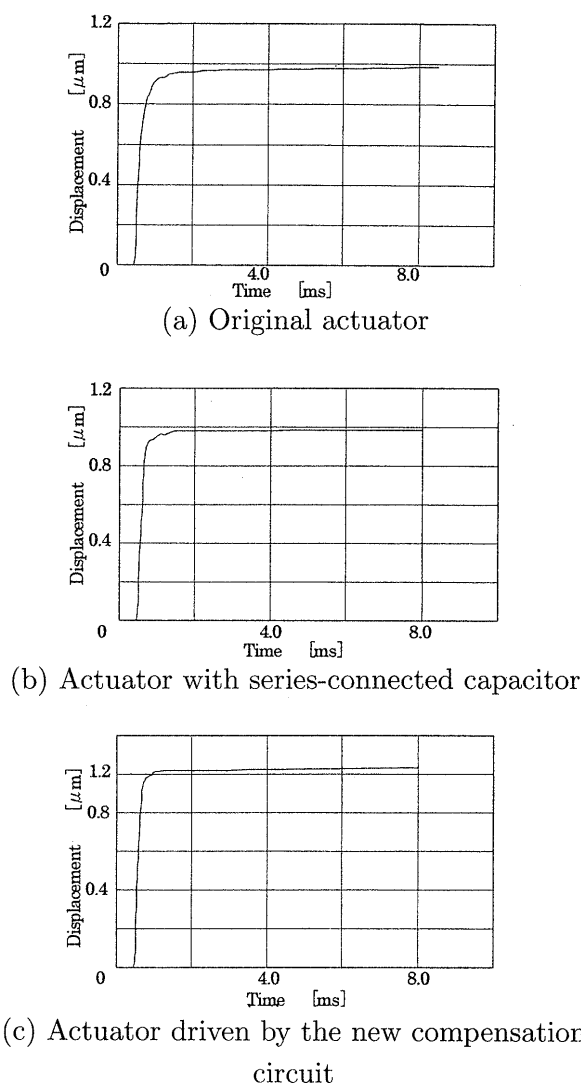


Fig. 9 Displacement as a response to the step function like voltage.

また、一定電圧を印加しても変位が一義的に定まらないクリープ現象に対する効果を測定し比較した。Fig.7の実験ブロック図で発振器よりステップ状の電圧を発生させ、アクチュエータのステップ応答を測定した。結果を Fig.9(a)~(c) に示す。また、ステップ応答の立ち下がり波形を測定した結果を Fig.10(a)~(c) に示す。

アクチュエータ単体のステップ応答の立ち上がり波形を測定したときには、クリープ現象が顕著に観測されたが、標準コンデンサを付加したことで若干改善されている。電荷制御に補償回路を付加した場合は、標準コンデンサのみ付加した場合よりも更に改善されている。計測したデータは、Fig.10(a), (b) は時間軸が 2ms/div であるが、(c) は 1 ms/div である。

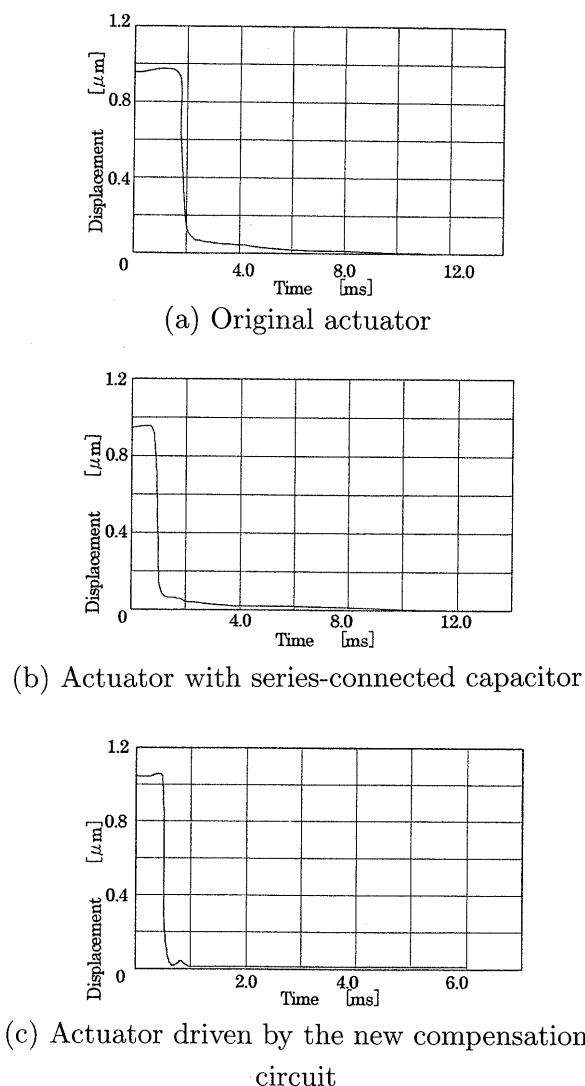


Fig. 10 Displacement upon applied voltage shut-down.

4 結論

電荷制御は、DC に近い低周波数領域に対しては、アクチュエータの等価回路におけるコンデンサと並列な抵抗分が無視できなくなる。この抵抗成分による電荷の漏れが発生し、アクチュエータと標準コンデンサとで蓄積される電荷に差が生じ、制御原理の前提が成立しなくなる。これに対し、電荷制御に補償回路を付加し、漏れによる誤差分もフィードバックすることにより改善され一層のヒステリシス改善をはかることができた。今後、電荷制御に補償回路を付加した方式をデジタル駆動に応用し評価したいと考えている。

(2000年9月8日受付)

参考文献

- [1] 深海龍夫：デジタルアクチュエータの事業化に関する調査研究, (財) 浅間テクノポリス開発機構, (1991), pp.1-2.
- [2] S. Yamashita: Piezoelectric Pile, *Japanese Journal of Applied Physics*, Vol.20, Supplement 20-4 (1981), pp.93-95.
- [3] S. Takahashi: Multilayer Piezoelectric ceramic Actuators and Their Applications, *Japanese Journal of Applied Physics*, Vol.24, Supplement 24-2 (1985), pp.41-45.
- [4] K. Uchino: Digital Displacement Transducer Using Antiferroelectrics, *Japanese Journal of Applied Physics*, Vol.24, Supplement 24-2 (1985), pp.460-462.
- [5] 川勝秀樹, 樋口俊郎, 河合稔, 中西久: ピエゾ素子のデジタル制御, 精密工学会 秋季大会学術講演会講演論文集, (1991), pp.743-744.
- [6] X. Yanjiang, B.S. Huppe and T. Fukami: An approach to enlarging the maximum bit in piezoelectric digital actuator, *Ferroelectrics*, Vol.160, (1994), pp.331-336.
- [7] T. Fukami, S. Kitamura and S. Takahashi: Multilayer digital actuator composed of electrostrictive ceramics, *Ferroelectrics*, Vol.200, (1997), pp.269-278.
- [8] C. Newcomb and I. Flinn: Improving the linearity of piezoelectric ceramic actuators, *Electronics Letters*, Vol.18, (1982), pp.442-444.
- [9] H. Kaizuka and B. Siu: A simple way to reduce hysteresis and creep when using piezoelectric actuators, *Japanese Journal of Applied Physics*, Vol.27, (1988), pp.L778-L776.