

# 半導体設計支援（EDA）技術に関する特許出願技術動向調査報告

平成 15 年 4 月 24 日

特許庁総務部技術調査課

## 第 1 章 EDA 技術俯瞰

### 第 1 節 EDA とは何か

EDA(Electronic Design Automation = 電子設計自動化)とは、電子回路および電子システムの設計作業の主要部分を自動化することにより、LSI(Large Scale Integration = 大規模集積回路)やそれを用いて実現される各種大規模かつ複雑な電子システムの設計を実現する技術である。現在の LSI は EDA 技術の利用を前提として発展しており、EDA 技術なしの設計は不可能である。

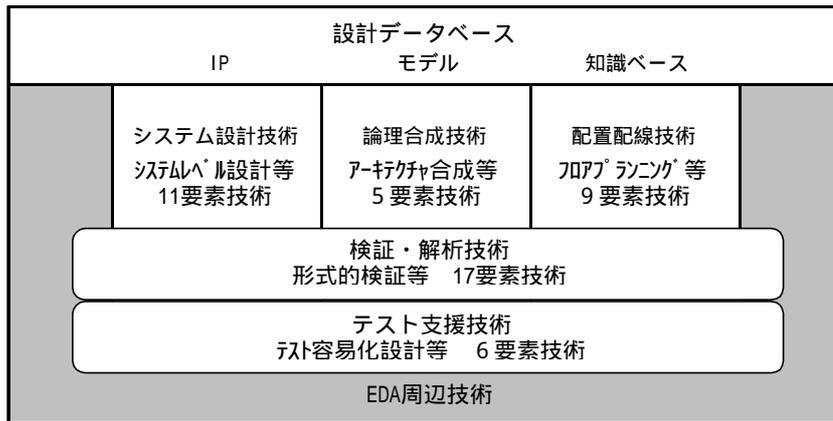
EDA 技術は当初、いわゆる CAD (Computer Aided Design = 計算機援用設計) 技術の一分野として派生したが、その後、形状設計を主目的とする他分野の CAD とは全く異なる方向に発展してきた。すなわち、半導体集積回路設計におけるキーテクノロジーの変化に伴い、最先端の EDA 技術は、マスクパターン設計から始まって、トランジスタ回路設計、ゲートレベルの論理設計、RT (Register Transfer = レジスタトランスファ) レベル設計を経て、いわゆる IP (Intellectual Property) を用いたアーキテクチャ設計へと進化して来た。現在の EDA は、機能設計、論理設計、物理設計、実装設計などを矛盾なく行うために、いわゆる CAD、CAM、CAE を統合したものであり、次のような特徴をもっている。

(a) システムの機能、動作レベルでの設計とデシмикロンレベルの LSI 製造技術を前提とした物理設計の両方が最先端の技術になりつつある。(b) 抽象的な概念レベルから具体的な部品、装置レベルまで多段階の工程をもつ。(c) 対象システムは大規模、複雑であり、さらなる大規模化、複雑化が急速に進んでいる。(d) 設計によって製造される部品、装置は高集積、微細であり、さらなる高集積化、微細化が急速に進んでいる。特にこの(c)と(d)の特徴から、EDA 技術にも常に急速な進化が要求され、既存技術の陳腐化が速い。

このように、EDA は幅広い分野にまたがる技術である。本調査では、全体をシステム設計技術、論理合成技術、配置配線技術、検証・解析技術、テスト支援技術、EDA 周辺技術の 6 区分に分類し、EDA 周辺技術を除く 5 区分から 48 個の要素技術を選んで技術俯瞰図を構成した。

要約 1-1 図に、EDA 分野の技術俯瞰図 (簡略図) を示す。

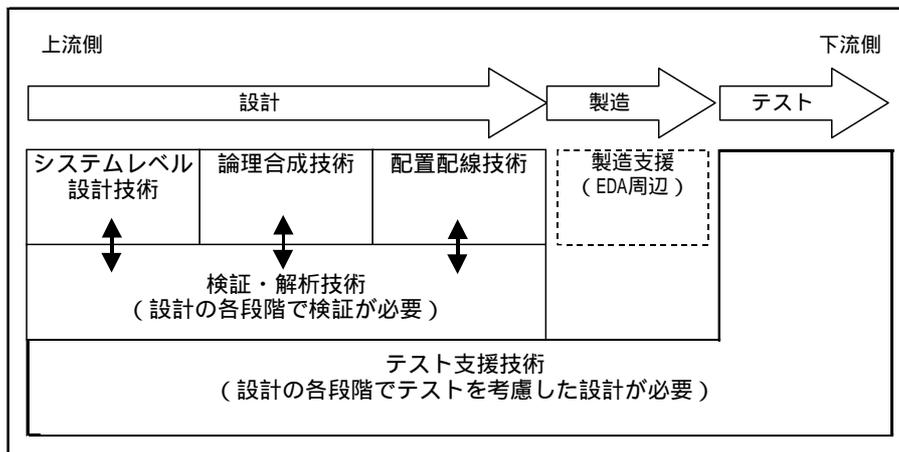
要約 1-1 図 EDA 分野の技術俯瞰図



また、システムの設計、製造工程における各技術区分の概略の位置付けを要約 1-2 図に、各技術区分に含まれる主な要素技術を要約 1-1 表に示す。

ここでは、EDA 技術を整理するために設計工程を上流側と下流側に分けて示した。しかし、現実の設計工程では上流と下流の工程は混在する方向に進んでおり、それに伴って要素技術が融合されたり位置付けが変化している。例えば、論理合成の工程に物理的な配置配線やタイミング検証を取り込んだり、概略配置配線（フロアプランニング）を初期のシステム設計段階で行うようになった。EDA 分野ではこのような変化が常に起きているので、ある時点で最適な技術分類は数年後には最適の分類とは言えなくなる場合も多い。

要約 1-2 図 設計、製造工程から見た各技術区分の位置付け



システム設計技術は設計工程の最上流であり、抽象的な概念レベルの設計を行い、システムをハードウェアとソフトウェアに切り分けたり、ハードウェアをブロックに切り分けたりする。論理合成技術はその下流に位置し、抽象的な記述から具体的な論理回路を自動生成していく。最終的にはゲートレベルの論理回路を生成する。配置配線技術はその下流に位置し、ゲートレベルの論理回路を LSI 上に配置して配線経路を自動生成する。特定用途に対してその都度設計される LSI (いわゆる ASIC) の場合、ここまでの工程はセットメーカ (LSI ユー

ザ)側で行うことが多い。

半導体メーカーは、配置配線データから半導体マスク設計を行い、LSIを製造する。この半導体マスク設計も配置配線技術に含めた。それより下流の半導体製造に直接関係する工程はEDA周辺技術とした。設計が下流に進むにつれて半導体の物理特性に依存する部分が大きくなり、半導体プロセス技術と密接に関連してくる。

セットメーカーはPCB上にLSIや他のデバイスを配置してボードレベルの配線設計を行い、回路基板を製造し、装置を製造する。このPCB配置配線設計も配置配線技術に含めた。

設計においては、設計結果が仕様を満足するかどうかの検証を行い、設計の正しさを保証しなければならない。設計工程が多段階に分かれているため、最上流工程から最下流工程までの要所要所で、それぞれ最適な方法で検証を行う必要がある。検証の方法としては、シミュレーション(ソフトウェアによる模擬動作テスト)、エミュレーション(ハードウェアによる模擬動作テスト)、論理的解析などが用いられる。これらを検証・解析技術として一つにまとめた。

製造過程においては、製造された製品(LSIや回路基板、装置)が仕様を満足するかのテストを行わなければならない。テストのためのソフトウェアは検証技術と共通点が多い。また、最近の大規模システムは、設計段階でテスト方法を考慮した設計を行わないと、製造後にテストを実行できなくなる。これらの技術をテスト支援技術として一つにまとめた。

LSI製造支援技術、FPGAプログラミング、FPGAアーキテクチャなど、上記の5区分に含まれない技術は、EDA周辺技術として一つにまとめた。本調査では、このEDA周辺技術については要素技術ごとの分析は割愛した。

要約 1-1 表 各技術区分に含まれる主な要素技術

技術区分	技術区分に含まれる主な要素技術
システム設計技術	システムレベル設計、IP利用設計、トップダウン設計など
論理合成技術	アーキテクチャ合成、高位合成、論理合成など
配置配線技術	フロアプラン、タイミング収束、クロックツリーなど
検証・解析技術	形式的検証、ハード/ソフト協調検証、論理エミュレーションなど
テスト支援技術	テスト容易化設計、テストカバレッジ、スキャンパス設計など
EDA周辺技術	LSI製造支援技術、FPGAプログラミング、FPGAアーキテクチャなど

なお、本調査報告では、特許関連用語の一部に省略した表記を用いている。要約 1-2 表にそれらの定義を示す。

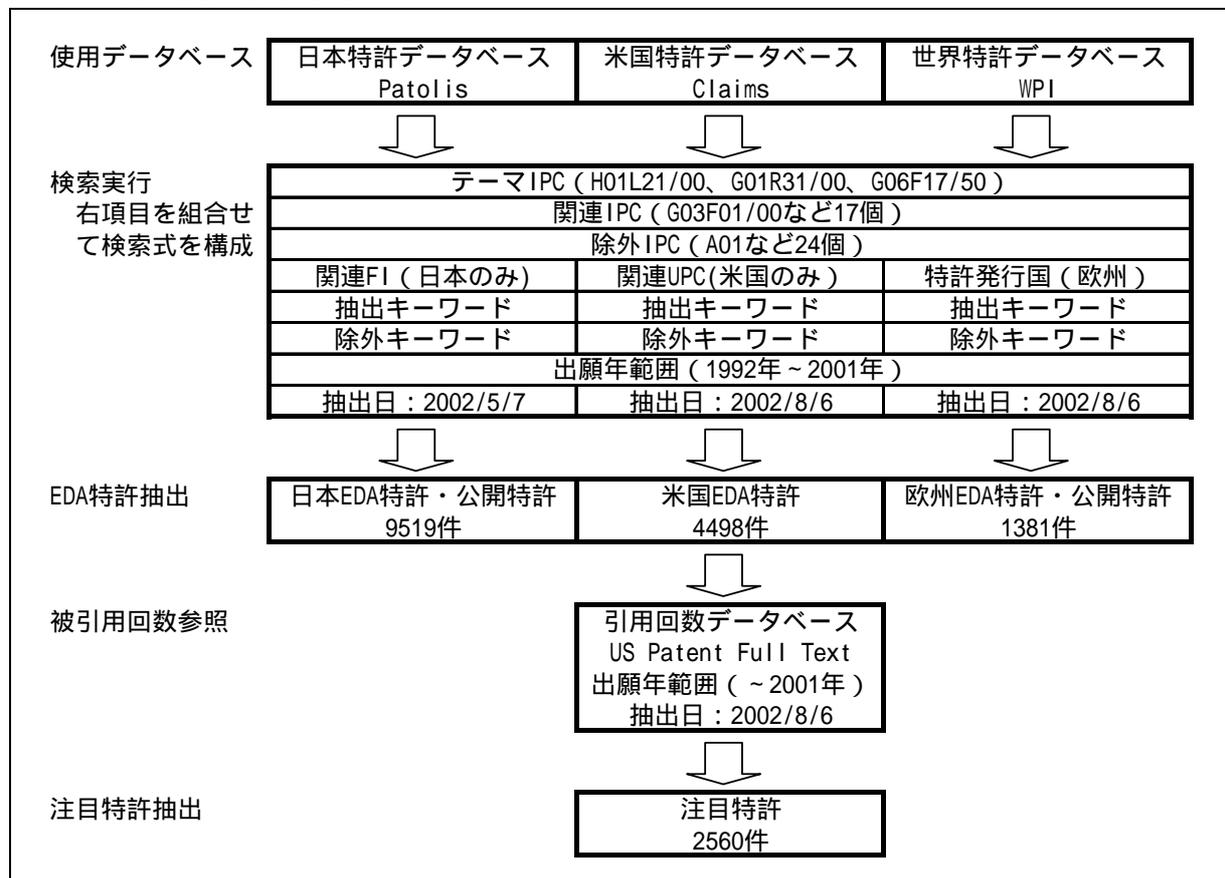
要約 1-2 表 特許関連用語の省略した表記とその定義

省略した表記	定義
日本公開特許	日本国で出願及び公開された特許出願
日本特許	日本国で出願及び登録された特許
米国公開特許	米国で出願及び公開された特許出願
米国特許	米国で出願及び登録された特許
欧州公開特許	欧州各国または欧州特許庁で出願及び公開された特許出願
欧州特許	欧州各国または欧州特許庁で出願及び登録された特許
特許・公開特許	登録された特許と公開された特許出願を総称したもの

## 第2節 EDA 特許の分布

日本、米国、欧州の三極における、1992～2001年の10年間に出版されたEDA特許・公開特許の状況を調査した。この期間に出版された特許でも、調査時点で登録、公開されていないものや、特許データベース（日本特許・公開特許はPatolis、米国特許はClaims、欧州特許・公開特許はWPIを使用）に収録されていないものは件数に含まれていない。日本や欧州では出版から公開まで18ヶ月のタイムラグがあり、米国では出版から登録までに通常2～4年程度のタイムラグがあると言われている。直近の4年間（1998～2001年）に出版された特許には未成立のものも多く、その分件数も少なくなっている可能性がある。要約1-3図に今回の特許文献検索の方法を示す。

要約1-3図 特許文献検索方法



注：関連FIはH01L21/82Cなど17個。

関連UPCは716/01など21個。

欧州の特許発行国は、欧州特許庁（EPO）および欧州特許条約加盟国。

抽出キーワード、除外キーワードは日米欧とも基本的には同一内容。

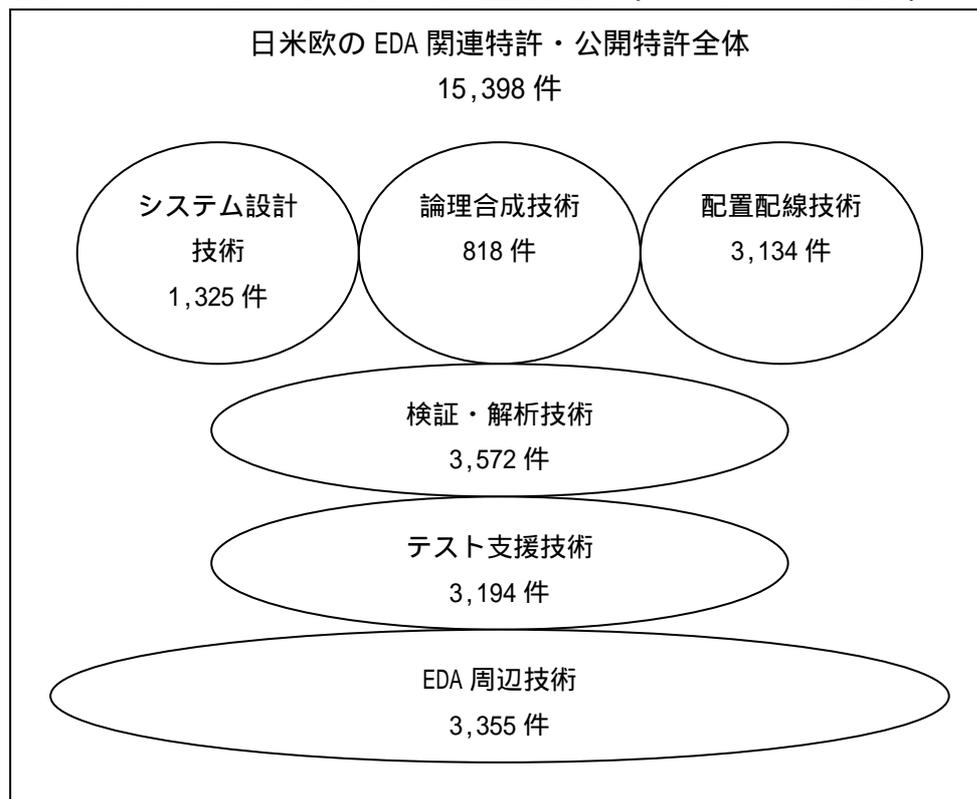
ただし、日本のみ日本語のキーワードであり、Patolis用語辞書にあるフリーキーワードに変換した。

注目特許は、出願年範囲を1991年以前に拡張し、2001年以前の出願を抽出した。

## 1 . 1992 ~ 2001 年の世界の EDA 特許出願動向

この 10 年間に申請された EDA 特許・公開特許は全体で 15,398 件あった。EDA 技術は半導体分野全般に関わる広範な技術であり、特許・公開特許の件数も多い。これらの特許・公開特許が、技術区分別に見てどのように分布しているかを要約 1-4 図に示す。

要約 1-4 図 EDA 特許・公開特許の技術区分別分布 (1992 年 ~ 2001 年出願)

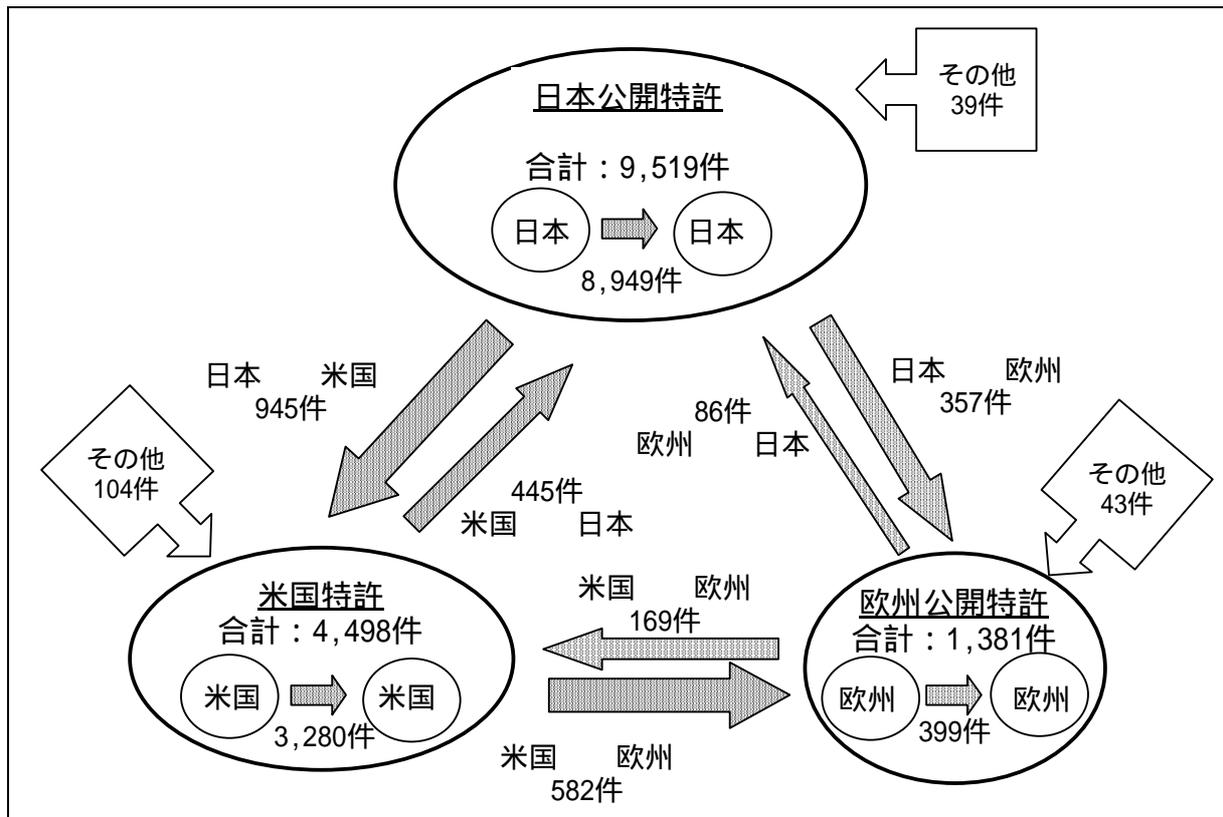


注：1992 ~ 2001 年出願の特許・公開特許件数を技術区分別に示す。  
この期間の日本公開特許、米国特許、欧州公開特許の件数を合算した。  
Patolis、Claims、WPI の各データベースを用いて検索した結果を用いている（検索方法は第 1 章参照）。

設計工程の上流側の 2 区分（システム設計技術、論理合成技術）に比べて、それ以外の 4 区分（配置配線技術、検証・解析技術、テスト支援技術、EDA 周辺技術）の件数が多いことがわかる。

また、これらの特許・公開特許の日本、米国、欧州の三極における分布と、三極間の相互出願関係を要約 1-5 図に示す。

要約 1-5 図 EDA 特許・公開特許の地域別分布と相互出願関係（1992 年～2001 年出願）



注：Patolis、Claims、WPI の各データベースを用いて検索した結果を用いている（検索方法は第 1 章参照）。

日本公開特許が 9,519 件と最も多く、次いで米国特許が 4,498 件、欧州公開特許が 1,381 件であった。日米欧の比率は約 6 : 3 : 1 で、地域による差はかなり大きい。ただし、日本と欧州は公開特許、米国は登録特許の件数なので、同一条件での比較はできない。

三極間の相互出願関係では、他地域から日本への出願件数が少ないことが注目される。日本公開特許の件数はきわめて多いのに、米国から日本への出願、欧州から日本への出願、その他地域から日本への出願はいずれも欧米に対する出願より少ない。他地域から日本への出願を全て合計しても 570 件で、これは日本公開特許 9,519 件の中の約 6 % にすぎない。

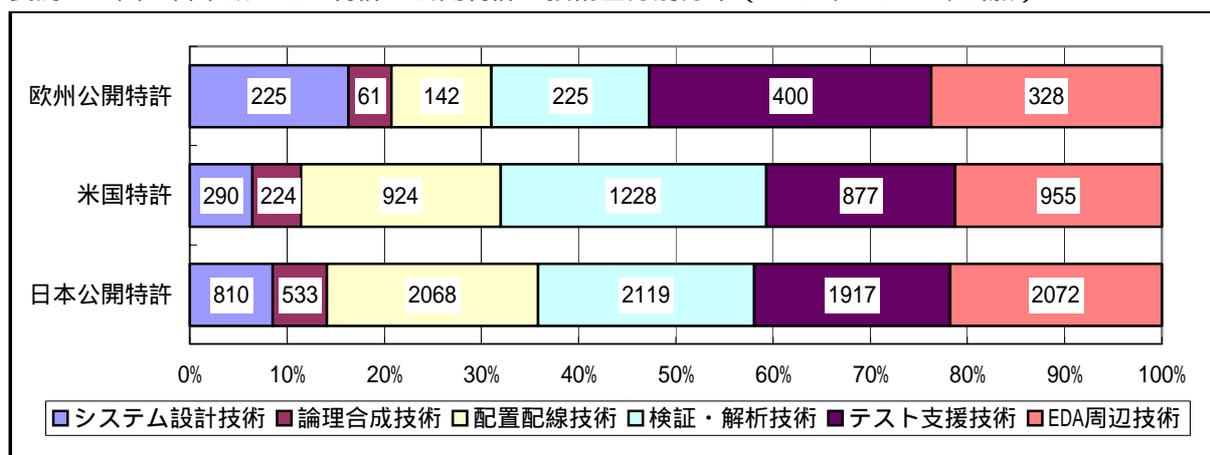
日本から他地域への出願はもう少し多い。米国特許 4,498 件の中で日本からの出願は 945 件で約 2 割を占め、欧州公開特許 1,381 件の中で日本からの出願は 357 件で約 4 分の 1 を占める。

## 2. 三極での技術区分別分布の違い

このように、日米欧の三極では件数の差がかなり大きいですが、技術区分別の分布にはどのような違いがあるかを要約 1-6 図に示す。

日本と米国は、上流 2 区分が少なく、他の 4 区分が多いという類似の傾向を示している。欧州も全体的には似ているが、システム設計技術とテスト支援技術の 2 区分が多いという特徴があることがわかる。

要約 1-6 図 日米欧の EDA 特許・公開特許の技術区分別分布（1992 年～2001 年出願）



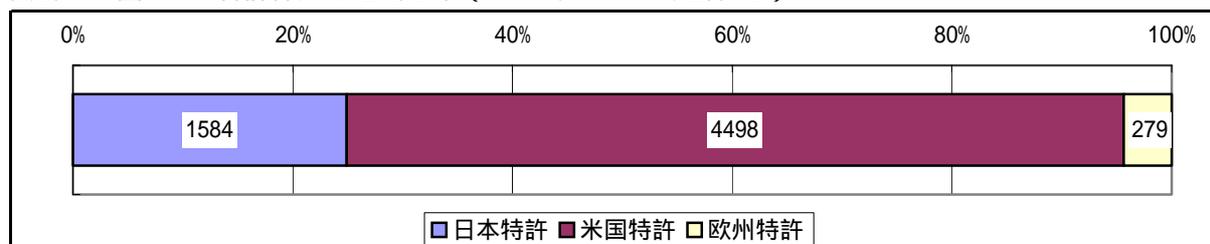
注：Patolis、Claims、WPI の各データベースを用いて検索した結果を用いている（検索方法は第 1 章参照）。

## 3. 1992～2001 年の EDA 特許動向

この 10 年間の三極における EDA 特許動向を比較、分析する。同列に比較するために、ここでは日米欧の登録特許について比較する。

まず、1992 年～2001 年に出願された EDA 特許の地域分布を要約 1-7 図に示す。米国特許が 4,498 件と最も多く、次いで日本特許が 1584 件、欧州特許が 279 件であった。日米欧の比率は約 6 : 16 : 1 で、米国が全体の約 7 割を占める。

要約 1-7 図 EDA 特許件数の地域分布（1992 年～2001 年出願分）

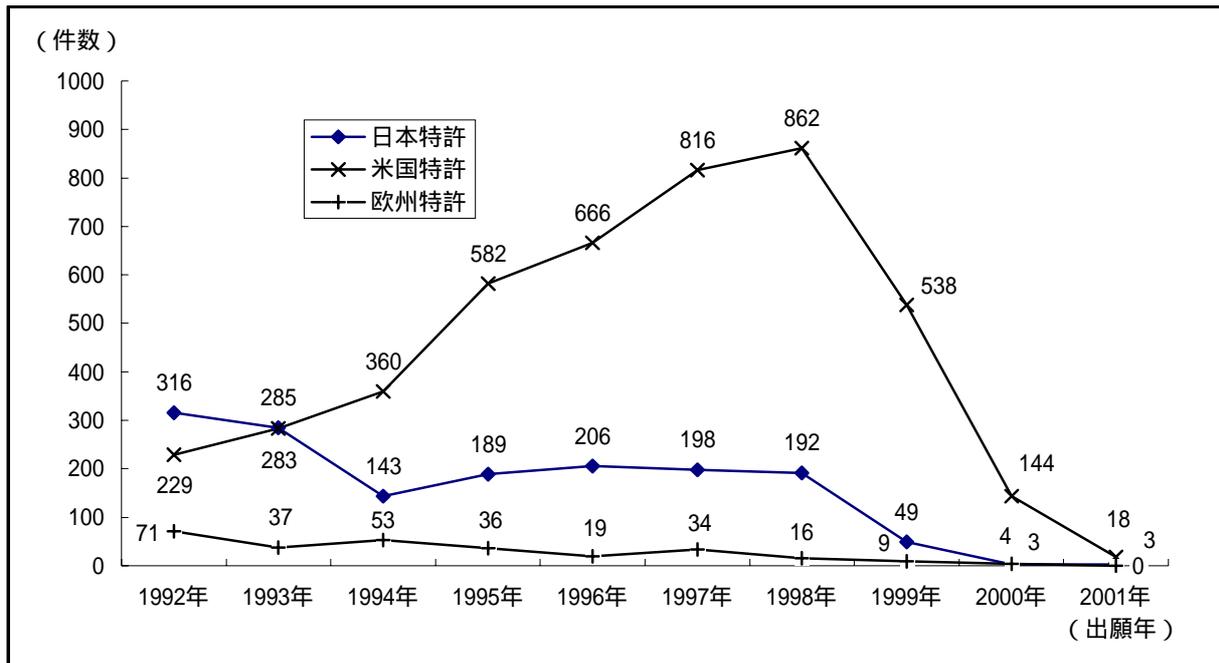


注：Patolis、Claims、WPI の各データベースを用いて検索した結果を用いている（検索方法は第 1 章参照）。

次に、日米欧の地域別にこの10年間の特許件数の出願年別推移を要約1-8図に示す。米国特許は1992年から1998年まで単調に増加を続け、この期間に特許件数は約4倍に増えた。日本と欧州では全体としてゆるやかな減少傾向を示している。

1992年の時点に注目すると、日本特許は米国特許を上回っている。また、日米欧の比率は約4:3:1で、日米欧の差は小さい。この10年間の動向の違いによって、日米欧にきわめて大きな差がついてしまったことがわかる。

要約1-8図 日米欧のEDA特許件数の出願年別推移



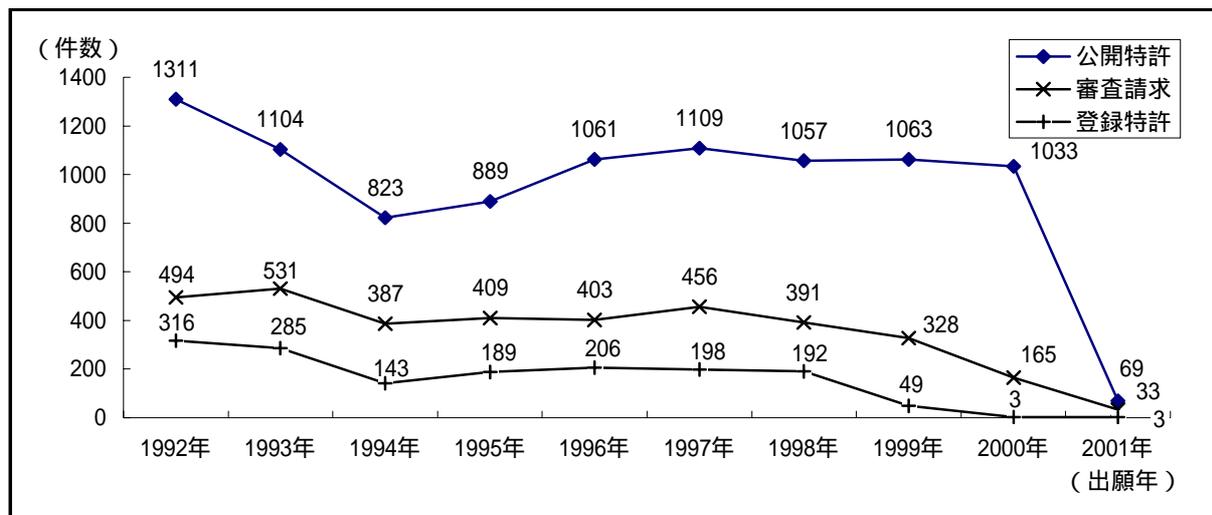
注：Patolis、Claims、WPIの各データベースを用いて検索した結果を用いている（検索方法は第1章参照）。

日本におけるこの10年間のEDA特許動向をさらに調べてみよう。日本のEDA特許の公開特許、審査請求、登録特許の出願年別年推移を要約1-9図に示す。

公開特許の中で審査請求される比率はほぼ2分の1から3分の1程度であり、特許の取得と権利化を目的としない特許出願（消極的な特許出願）が多いことがわかる。また、審査請求された中で登録特許の比率もほぼ2分の1から3分の1程度である。

全体的に見て、この期間を通じて公開特許、審査請求、登録特許はほぼ同様にゆるやかな減少傾向を示している。

要約 1-9 図 日本の EDA 特許の公開 / 審査請求 / 登録の出願年別推移



注：Patolis、Claims、WPI の各データベースを用いて検索した結果を用いている（検索方法は第 1 章参照）。

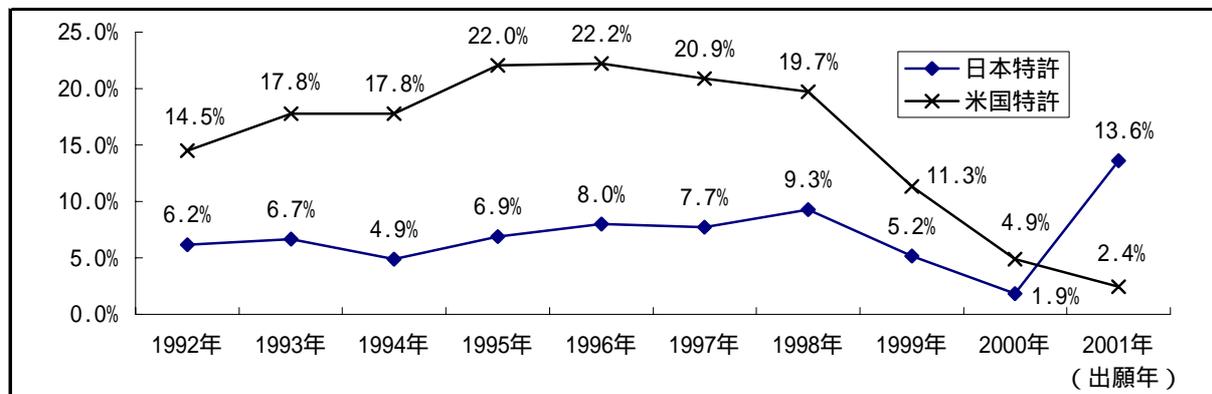
#### 4 . 日米の EDA 特許件数 / プロセス特許件数の比率の違い

このように、日本と米国ではこの 10 年間の EDA 特許動向に大きな違いがあることがわかった。さらに、半導体技術の中での EDA 特許の位置付けを日米で比較してみよう。日米における半導体プロセス特許（国際特許分類 H01L21/00 全体）に対する EDA 特許の比率の出願年別推移を要約 1-10 図に示す。

日本では、半導体プロセス特許に対する EDA 特許の件数の比率は 5 ~ 10%程度で推移している。一方、米国では、半導体プロセス特許に対する EDA 特許の件数の比率は 15 ~ 22%程度と、EDA 特許の比率が高いことがわかる。

すなわち、「日本ではプロセス技術に力を入れていて、EDA 技術はそれほどでもない。米国では EDA 技術にも力を入れている」と、一般に言われていることが、特許の面からも裏付けられたと言えるだろう。

要約 1-10 図 日米の半導体プロセス特許に対する EDA 特許の件数比の出願年別推移



注：Patolis、Claims、WPI の各データベースを用いて検索した結果を用いている（検索方法は第 1 章参照）。

## 第2章 EDA 技術のリーダー

### 第1節 EDA 特許の上位出願人

#### 1. 日米欧の EDA 特許の出願人分布

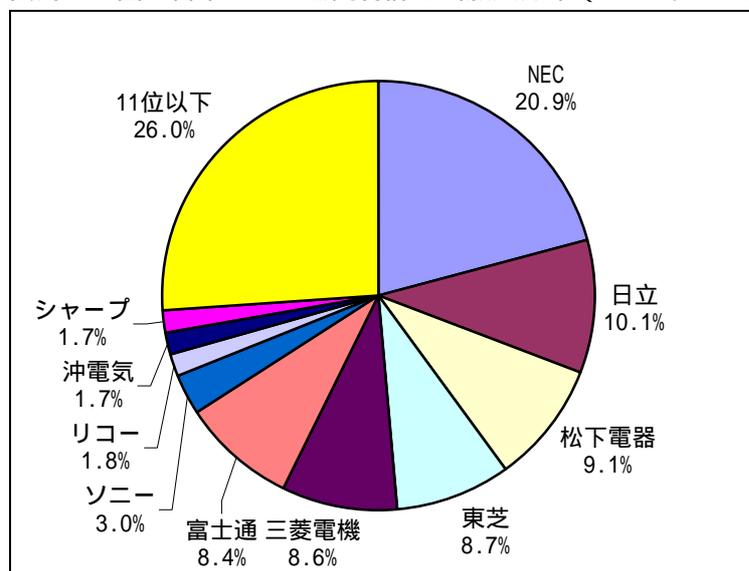
日本、米国、欧州の三極を比較すると、EDA 特許・公開特許の件数や出願動向に大きな違いがあるだけでなく、出願人にも大きな違いがある。日米欧のそれぞれについて、この10年間に特許された EDA 特許・公開特許の出願人分布を要約 2-1 図～要約 2-3 図に示す。

日本では、上位の出願人が集中的に出願しており、上位 6 位までで全体の件数の約 3 分の 2 を占める。この上位 6 位は、いずれも日本を代表する総合半導体メーカーである。さらに、7～10 位も日本の大手半導体メーカーであり、10 位までで全体の約 4 分の 3 を占めている。日本の EDA 特許の大部分は国内の大手半導体メーカーから出願されており、それ以外の出願人の比率は低いことがわかる。

米国と欧州では、出願件数の上位 10 位までが占める割合は全体の半分以下であり、下位の出願人が占める比率も大きい。また、米国でも欧州でも上位 10 位までには半導体メーカーが多いが、EDA ベンダにも有力な出願人がある。例えば、いわゆる三大ベンダの Synopsys が米国で 10 位、Cadence が欧州で 9 位に入っている。

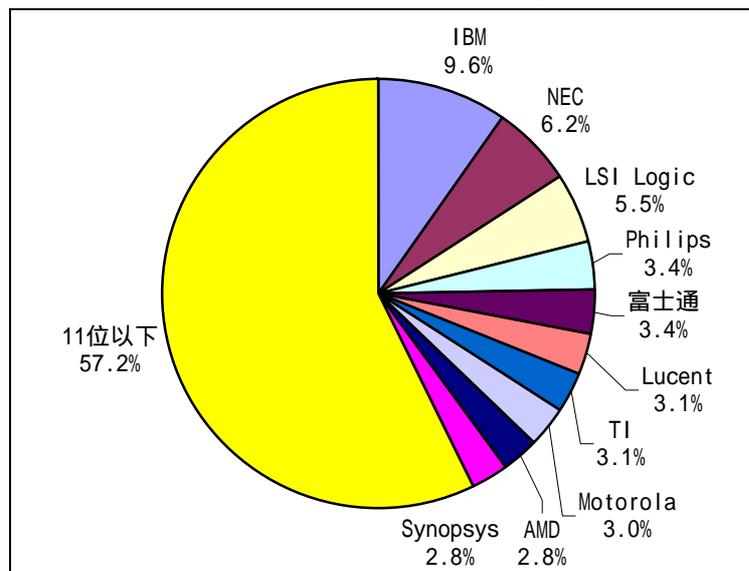
さらに、日本の大手半導体メーカーは、米国や欧州でも出願件数が上位のものがある。例えば、日本で 1 位の NEC は米国と欧州でも 2 位を占める。米国では 5 位に富士通、欧州では 5 位に三菱電機、10 位に松下電器が入っている。

要約 2-1 図 日本の EDA 公開特許の出願人分布（1992 年～2001 年出願）



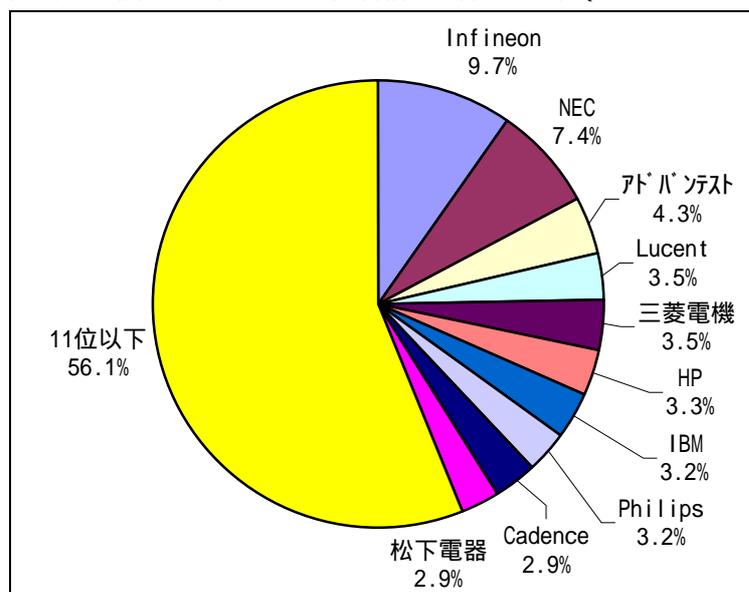
注：件数の合計は 9655 件。複数の出願人による共同出願を重複カウントしたため、合計は要約 1-5 図より多い。関連会社や海外法人からの出願、企業の買収・合併などは原則として合算した。Patolis、Claims、WPI の各データベースを用いて検索した結果を用いている（検索方法は第 1 章参照）。

要約 2-2 図 米国の EDA 特許の出願人分布 (1992 年～2001 年出願)



注：件数の合計は 4549 件。複数の出願人による共同出願を重複カウントしたため、合計は要約 1-5 図より多い。関連会社や海外法人からの出願、企業の買収・合併などは原則として合算した。Patolis、Claims、WPI の各データベースを用いて検索した結果を用いている（検索方法は第 1 章参照）。

要約 2-3 図 欧州の EDA 公開特許の出願人分布 (1992 年～2001 年出願)



注：件数の合計は 1434 件。複数の出願人による共同出願を重複カウントしたため、合計は要約 1-5 図より多い。関連会社や海外法人からの出願、企業の買収・合併などは原則として合算した。Patolis、Claims、WPI の各データベースを用いて検索した結果を用いている（検索方法は第 1 章参照）。

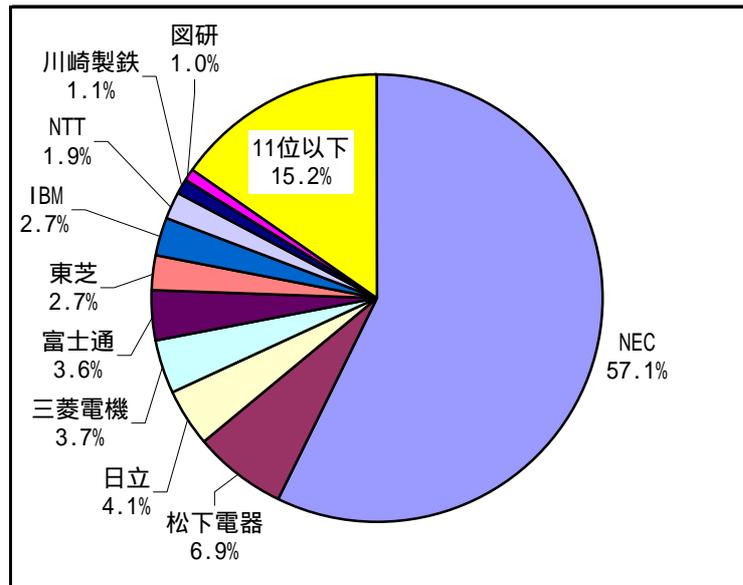
このように、日本の大手半導体メーカーは、特に日本において強力な特許出願のリーダーである。だが、それらの出願は必ずしも積極的に活用されているとは言えない。日本の登録特許について、この 10 年間に提出された EDA 特許の出願人分布を要約 2-4 図に示す。

上位 6 位までを国内の大手半導体メーカー 6 社が占めているのは公開特許（要約 2-1 図）と同じだが、その比率構成は大きく異なる。登録特許で見ると、1 位の NEC が全体の約半数を

占め、2位～5位の占める比率は小さくなっている。また、公開特許で7位～10位だった大手半導体メーカーは11位以下に後退する。10位までで全体の8割以上を占め、11位以下の比重は公開特許よりさらに低くなる。

このように、日本の大手半導体メーカーは数多くのEDA特許を出願しているが、1社を除いては積極的に権利取得していない。そして、それらの大手半導体メーカー以外には強力なリーダーが不在というのが日本の現状である。

要約 2-4 図 日本のEDA登録特許の出願人分布（1992年～2001年出願）



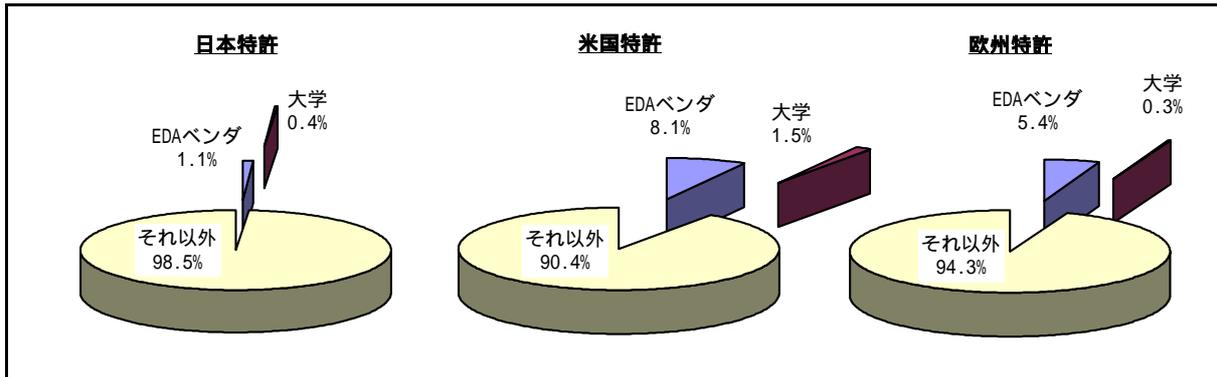
注：件数の合計は1603件。複数の出願人による共同出願を重複カウントしたため、合計は要約 1-7 図より多い。関連会社や海外法人からの出願、企業の買収・合併などは原則として合算した。Patolis、Claims、WPIの各データベースを用いて検索した結果を用いている（検索方法は第1章参照）。

## 2 . EDA ベンダ、大学からの EDA 特許動向

日本、米国、欧州のいずれも、上位出願人には半導体メーカーが多いことがわかった。次に、EDA ツールの主要な供給元である EDA ベンダや、学会での研究発表のリーダーである大学からの EDA 特許動向を調べた。なお、EDA 専門でない Agilent、横河電機、アドバンテストは製造 / テスト装置メーカー、セイコーインスツルメンツは半導体メーカーに分類したため、ここでは EDA ベンダの件数には含まれていない。

要約 2-5 図は、日米欧の EDA 特許における EDA ベンダ、大学からの特許の比率を比較したものである。日本と欧州は登録特許で比較する。EDA ベンダや大学の比率が最も高いのは米国だが、それでも両方合わせて EDA 特許全体の約 1 割にすぎない。このように、特許という観点から見ると、EDA ベンダや大学の比重は低い。

要約 2-5 図 日米欧の EDA 特許における EDA ベンダ、大学の比率 (1992 年～2001 年出願)



注：日米欧とも登録特許での比較。

件数の合計は日本 1603 件、米国 4549 件、欧州 295 件。複数の出願人による共同出願を重複カウントした。Patolis、Claims、WPI の各データベースを用いて検索した結果を用いている (検索方法は第 1 章参照)。

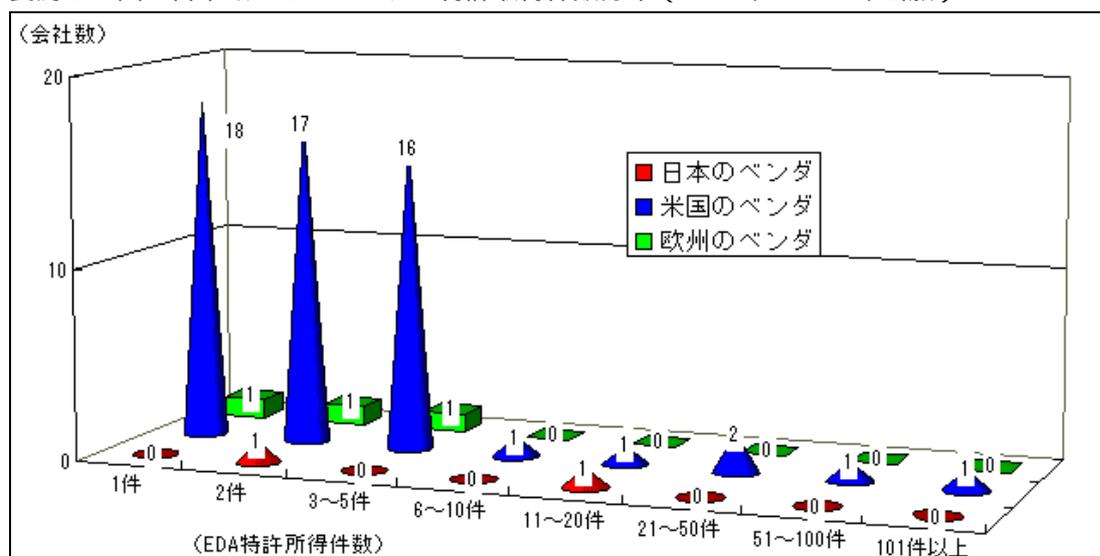
次に、日米欧の EDA ベンダごとに調べた取得特許の件数の分布を、要約 2-6 図に示す。ここでは各ベンダが取得した日本特許、米国特許、欧州特許を単純に合算した。なお、企業の買収、合併などは合算せず、別企業として集計した。

米国には、この 10 年間に日米欧で EDA 特許を 101 件以上取得したベンダが 1 社、51 件以上取得したベンダが 1 社、21 件以上取得したベンダが 2 社あり、特許取得に積極的な EDA ベンダが存在する。この 4 社はいわゆる三大ベンダの Synopsys、Cadence、Mentor および現在は Cadence の子会社である Quickturn である。特許の面でもこの三大ベンダは EDA のリーダーと言えるだろう。

一方、米国には EDA 特許を 1～5 件取得したベンダが合わせて 51 社あり、米国の EDA 分野における裾野の広さがうかがえる。

米国以外では、日本に 11 件以上が 1 社、1～5 件が 1 社あった。また、欧州に 1～5 件が合わせて 3 社、その他地域 (台湾) に 1～5 件が 1 社あった。

要約 2-6 図 日米欧の EDA ベンダの特許取得件数分布 (1992 年～2001 年出願)



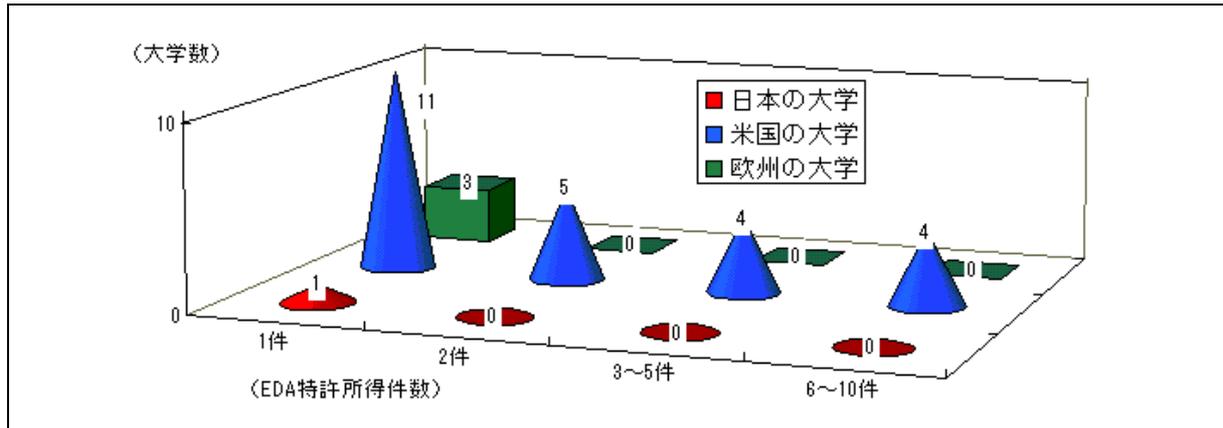
注：日米欧とも登録特許での比較

各 EDA ベンダが取得した日本特許、米国特許、欧州特許を加算した。企業の買収・合併は合算していない。Patolis、Claims、WPI の各データベースを用いて検索した結果を用いている (検索方法は第 1 章参照)。

次に、日米欧の大学ごとに調べた取得特許の件数の分布を、要約 2-7 図に示す。ここでは各大学が取得した日本特許、米国特許、欧州特許を単純に合算した。

米国には、この 10 年間に日米欧で EDA 特許を 6 件以上取得した大学が 4 校、3～5 件取得した大学が 4 校ある。大学についても、米国が最も特許取得に積極的であり、裾野も広いと言えるだろう。米国以外では、EDA 特許を 1 件取得した大学が日本に 1 校、欧州に 3 校、その他地域（香港）に 1 校あった。

要約 2-7 図 日米欧の大学の特許取得件数分布（1992 年～2001 年出願）



注：日米欧とも登録特許での比較。各大学が取得した日本特許、米国特許、欧州特許を加算した。Patolis、Claims、WPI の各データベースを用いて検索した結果を用いている（検索方法は第 1 章参照）。

### 3 . 産学連携特許の分析

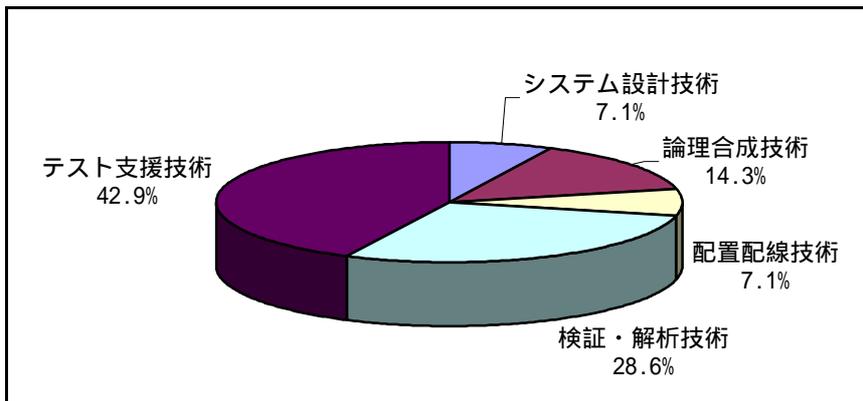
日米欧の大学からの EDA 特許のうち企業との共同出願のものを要約 2-1 表に示す。いずれも優先出願は米国からである。また、技術区分別内訳のグラフを要約 2-8 図に示す。

要約 2-1 表 大学からの EDA 特許（企業との共同出願）

米国特許番号	出願年	分類	出願人
US5461573	1993	B	Lucent、N E C、Rutgers Univ.
US5457638	1993	D	N E C、Princeton Univ.
US5605856	1995	B	Lucent、Univ. of North Carolina
US5819064	1995	A	Harvard College、DEC
US5991907	1996	E	Lucent、Univ. of Kentucky
US5796638	1996	C	HP、TI、Univ. of Illinois
US6064810	1996	E	TI、Southern Methodist Univ.
US6052808	1997	E	Lucent、Univ. of Kentucky
US6003150	1997	E	Lucent、Univ. of Kentucky
US6247164	1997	D	N E C、Princeton Univ.
US6108806	1998	E	Lucent、Univ. of Kentucky
US6195786	1998	D	N E C、Princeton Univ.
US6324673	1999	D	N E C、Princeton Univ.
US6345373	1999	E	N E C、Univ. of California

注：区分の記号は、技術区分を指し、A：システム設計技術、B：論理合成技術、C：配置配線技術、D：検証・解析技術、E：テスト支援技術、F：EDA 周辺技術となっている。

要約 2-8 図 大学からの米国 EDA 特許（企業との共同出願）の技術区分



注：EDA 周辺技術は 0 件のため割愛。

共同出願を行っている企業はすべて半導体メーカーであり、NEC と Lucent が 6 件で最も多い。大学は Princeton Univ. と Univ. of Kentucky が 4 件で最も多い。Princeton Univ. は全て NEC、Univ. of Kentucky は全て Lucent との共同出願であり、産学連携によってまとまった成果を得られた事例と言える。

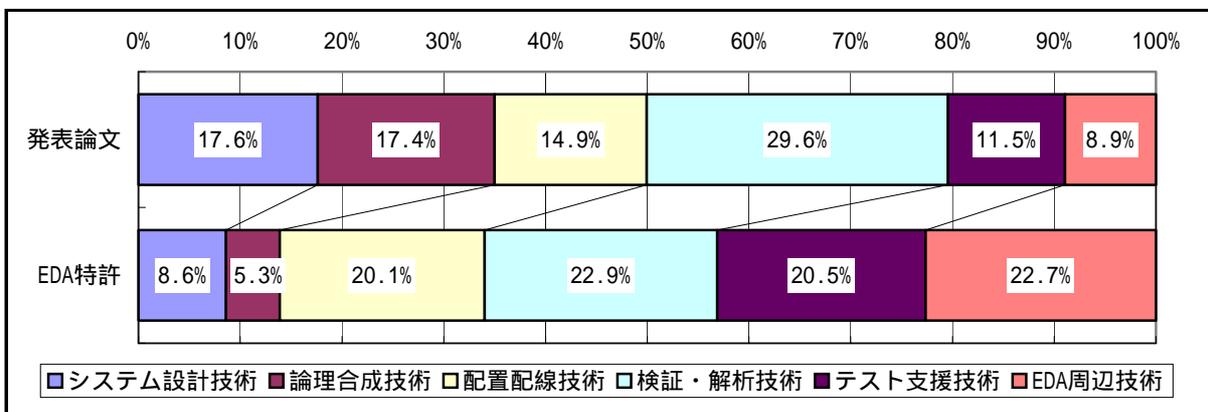
技術区分で見ると、テスト支援技術が最も多く、次いで検証・解析技術、論理合成技術の順である。半導体メーカーが大学に求めるのは検証技術と合成技術であることがわかる。

## 第 2 節 EDA 関連研究の動向

### 1. 研究論文の分布

EDA 技術発展の経緯や、今後の発展方向、また、研究開発のリーダは DAC を中心とする国際学会での発表論文を精査して明らかになっている。1992 年から 2002 年までの間に開催された主要学会（DAC、ASP-DAC、DATE、ED & TC、Euro-DAC、ICCAD）で発表された論文 4,320 件の 6 技術区分における分布を要約 2-9 図に、第一著者の国別構成を要約 2-10 図に示す。

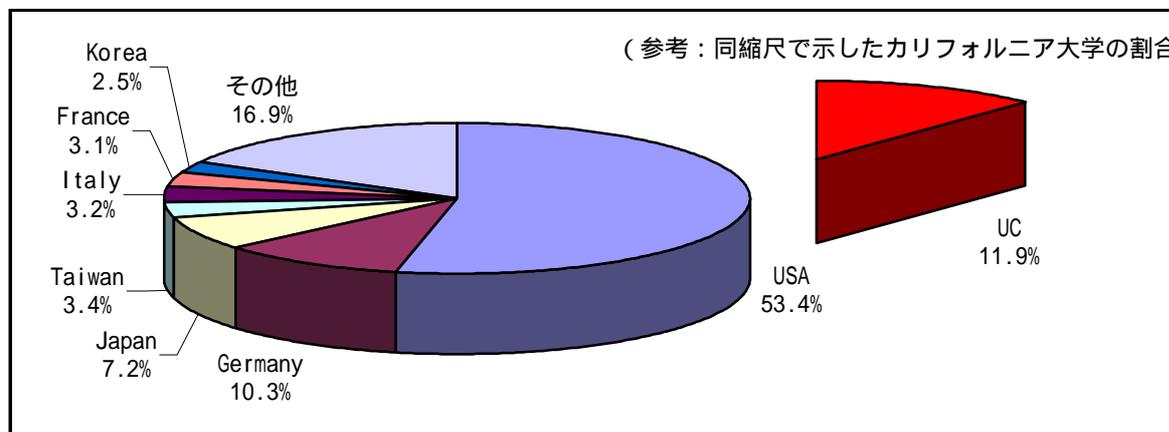
要約 2-9 図 主要学会全体の発表論文の技術区分別構成と EDA 特許全件の技術区分別構成の比較



注：複数の技術区分に跨る論文があるため、総数は実際の論文件数よりも多い。

研究論文から見ると特許の場合と異なり、技術区分では開発の上流 2 区分が大きくなっている。著者では、要約 2-10 図に示すように圧倒的に米国が多い。ちなみに、欧州全体でも日本の 3 倍強ある。日本は特許出願の状況や半導体産業の規模から考えると研究面では低調である。

要約 2-10 図 発表論文全体の第一著者の国別構成



注：発表件数が 100 件以上の国のみを表示した。その他にはスペイン、ベルギー、オランダなど欧州勢が続いている。

## 2 . 研究面のリーダー

要約 2-2 表に米国の論文発表上位 20 団体を示す。トップのカリフォルニア大学（各分校の合計）は 512 件で、国別第 2 位のドイツを上回り、第 3 位の日本の 1.5 倍もの論文を出しており、圧倒的な研究者数を誇っている（比較のために要約 2-10 図に同じ縮尺で同大学の割合を示した）。他の上位論文発表団体にも有力な大学や EDA ベンダが名を連ねており、こうしたことが EDA ツール開発の理論面でのリードになり、米国 EDA ベンダの製品開発の促進を支えているものと考えられる。

要約 2-2 表 主要学会にける米国勢の研究発表論文件数上位 20 位

順位	組織名	件数	順位	組織名	件数
1	Univ. of California	512	11	Synopsys Inc	58
2	Univ. of Illinois	105	12	Massachusetts Institute of Technology	52
3	Carnegie Mellon Univ.	98	13	Univ. of Michigan	51
4	IBM	92	14	Univ. of Iowa	45
5	Univ. of Southern California	91	15	NEC USA	44
6	Univ. of Texas	88	16	Univ. of Washington	40
7	Stanford Univ.	76	17	Intel Corp	39
8	Cadence	72	18	Univ. of Minnesota	36
9	Princeton Univ.	63	19	Purdue Univ.	35
10	Bell Laboratories, Lucent Technologies	59	20	Motorola, Inc.	34

注：第一著者が米国となっている論文数となっている。従って、IBM や Cadence のように海外の研究所による発表も多い企業の場合、その企業グループ全体の論文数はこれよりも多くなる。  
 なお、上記の件数は、実際の論文件数（2306 件）に拠っている。

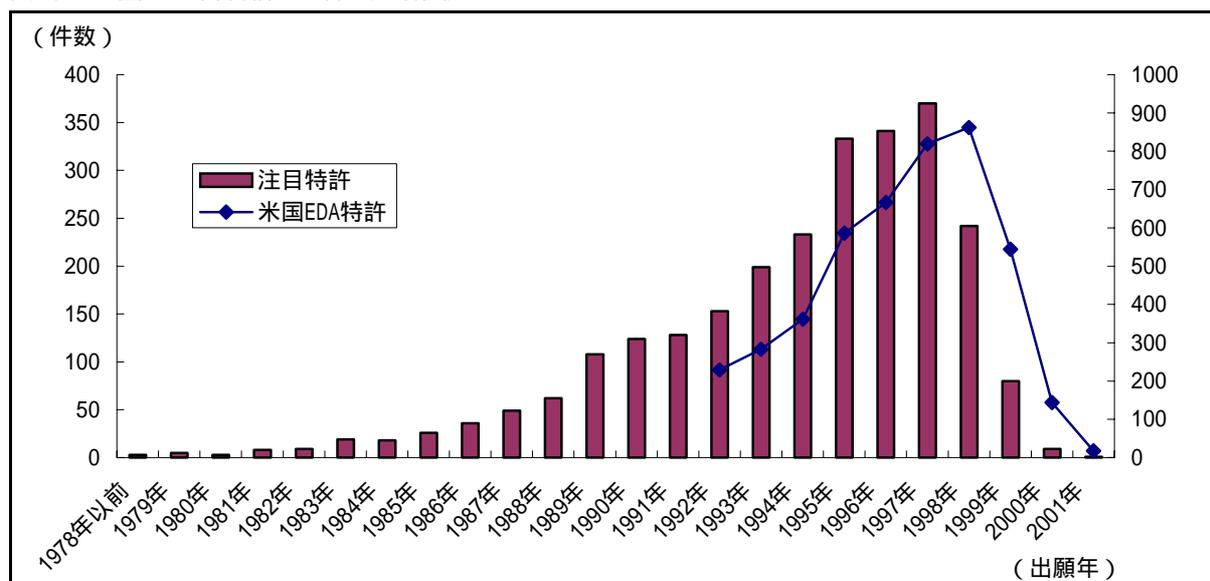
### 第3章 EDA 要素技術の動向

#### 第1節 注目特許の要素技術別動向

今回の調査で抽出した日米欧の EDA 特許・公開特許 15,398 件（1992～2001 年出願分）から、米国特許の被引用回数が多い注目特許 2,560 件を抽出した。ただし、1991 年以前に出願された古い特許や、それ以外にも内容的に重要と思われる特許は注目特許に加えた。

2560 件の出願年別推移を要約 3-1 図に示す。

要約 3-1 図 注目特許の出願年別推移



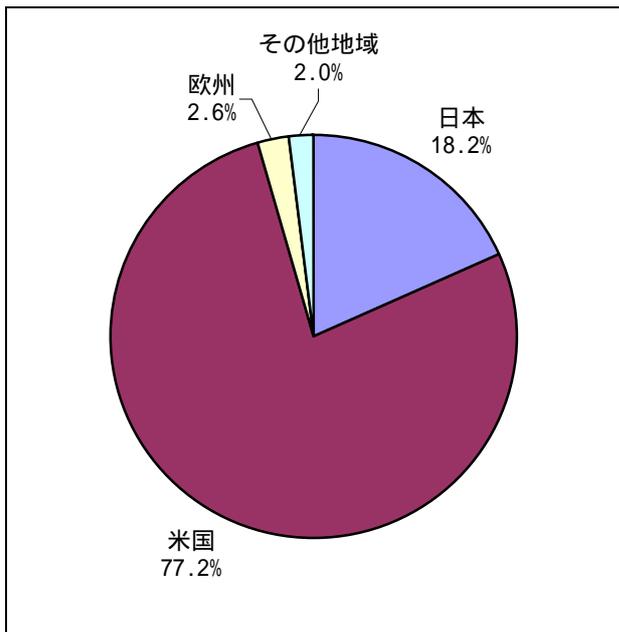
注：Patolis、Claims、WPI の各データベースを用いて検索した結果を用いている（検索方法は第1章参照）。

注目特許としては米国特許だけを選んだが、その中には日本、欧州やその他地域からの出願も多数含まれている。注目特許の出願人国籍の分布を要約 3-2 図に示す。米国からの出願が圧倒的に多いが、日本からの出願も約 2 割含まれる。これは、米国 EDA 特許全体における日本からの出願比率とほぼ一致する。また、日本と欧州の比率は約 6 : 1 で、日本 EDA 特許と欧州 EDA 特許の比率とほぼ一致する。

技術区分別に見た注目特許の分布を要約 3-3 図に示す。上流 2 区分（システム設計技術、論理合成技術）が少なく、他の 4 区分が多い。日本 EDA 特許全体や米国 EDA 特許全体と類似の傾向を示しており、研究論文の傾向とは大きく異なる。

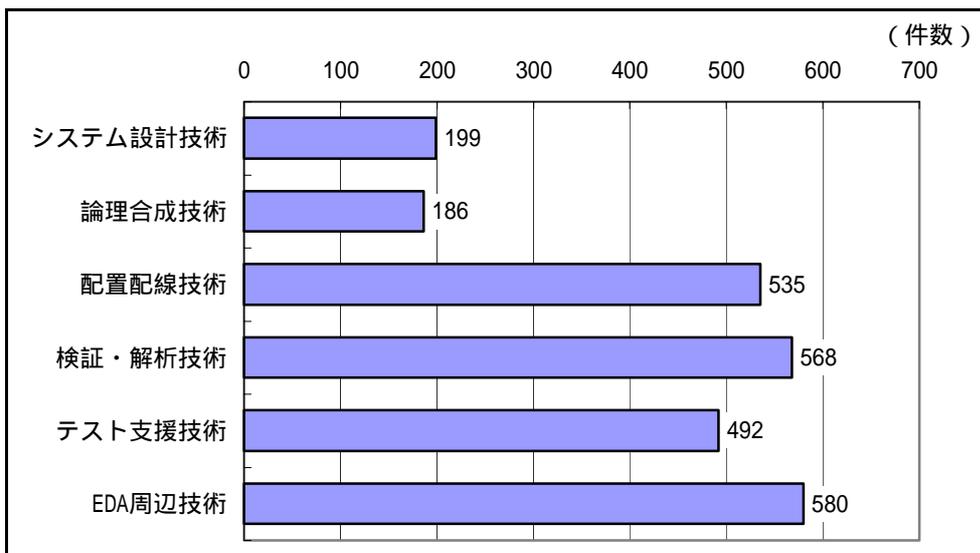
EDA ツールは下流側から実用化され、上流側に向かって発展が続いている。学会での研究論文の動向を見ても、システム設計技術、論理合成技術の研究は活発である。この 2 区分は、特許の面から見て未開拓の領域と言えるだろう。

要約 3-2 図 注目特許の世界分布



注：Patolis、Claims、WPI の各データベースを用いて検索した結果を用いている（検索方法は第 1 章参照）。

要約 3-3 図 注目特許の技術区分別分布



注：Patolis、Claims、WPI の各データベースを用いて検索した結果を用いている（検索方法は第 1 章参照）。

さらに、注目特許 2560 件の内容を精査し、48 個の要素技術に分類した（なお、その際、注目特許の中には技術区分が跨るものが存在したため、48 個の要素技術の合計件数は 2640 件となっている）。48 個の要素技術は、技術俯瞰図（要約 1-1 図）に示したように、システム設計技術、論理合成技術、配置配線技術、検証・解析技術、テスト支援技術の 5 区分から選んだものである。また、学会での研究論文 4320 件についても、同様に 48 個の要素技術に分類した。

次に、5 区分のそれぞれについて、要素技術別の注目特許の件数と研究論文の件数を比較する。なお、注目特許と研究論文では全体数が異なるので、それぞれ注目特許全体に対する比率、研究論文全体に対する比率として比較している。

## 1. システム設計技術の要素技術別動向

要約 3-4 図に、システム設計技術における注目特許と研究論文の要素技術別分布を示す。

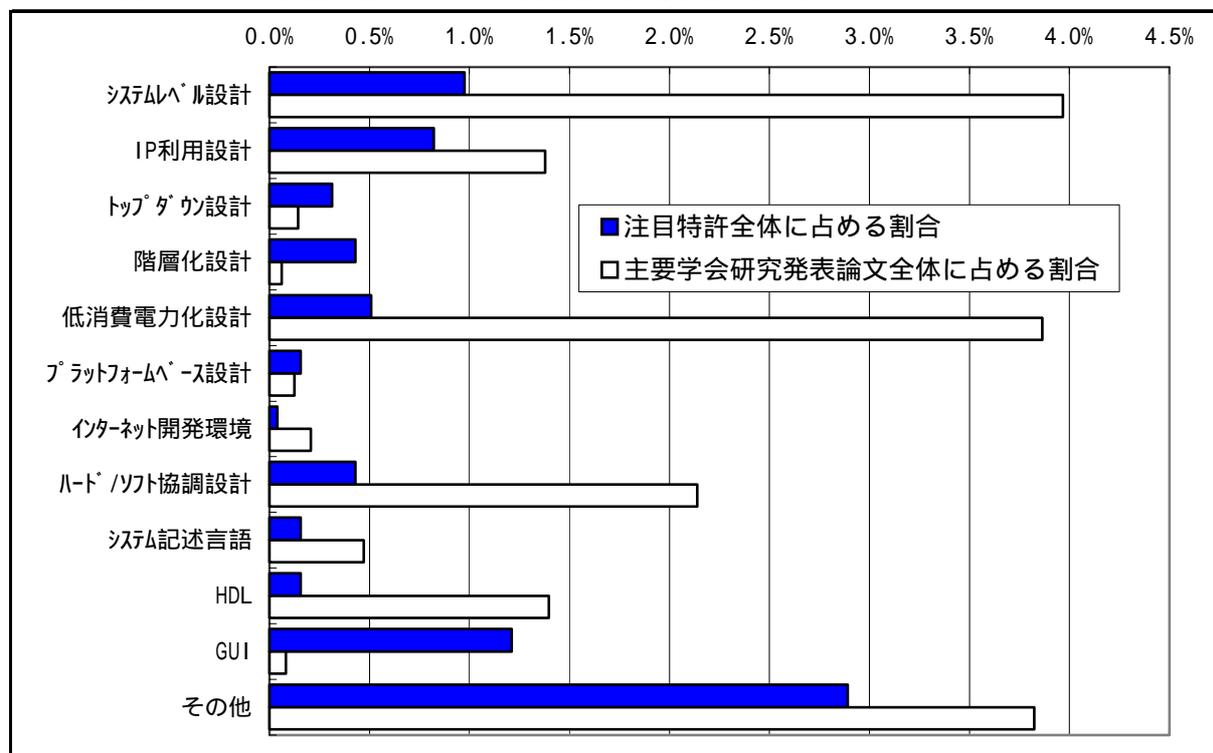
注目特許ではスキマティック（回路図入力）など GUI に関する特許が最も多いが、研究論文ではきわめて少ない。LSI 設計では HDL などの言語入力が主流だが、ブロック図や状態遷移図、フローチャートなど直観的に理解しやすいグラフィカル入力ツールは常に求められている。研究論文は少ないが、実用的な EDA ツールにおいては重要な要素技術である。

この分野の主流は、システム LSI などの大規模システム設計において必要となる、システムレベル設計、IP 利用設計、低消費電力設計、ハード/ソフト協調設計である。このうち、システムレベル設計、低消費電力設計、ハード/ソフト協調設計は、いずれも研究論文は多いわりには特許が少なく、今後重点的に特許を出願できる分野である。

さらに、共通プラットフォームを導入して大規模システム設計を効率化するプラットフォームベース設計手法が注目されている。これは、研究論文も特許もまだ少ない。

特に、システムレベル設計やプラットフォームベース設計では、電子回路設計だけでなく、ソフトウェア設計や機械設計を包含する大規模システム設計を従来から行ってきたセットメーカーに先行技術やノウハウが蓄積されていると考えられる。したがって、セットメーカー側から EDA ベンダに技術やノウハウを提供することによって、新しい設計手法を開発提案できる分野と言える。

要約 3-4 図 システム設計技術における注目特許の要素技術別分布



注：各要素技術の上段は、注目特許（2560 件）を 48 要素技術に分類した 2640 件（1 件で複数の技術に含まれるものがあるため）の数値に拠っている。また、下段は、同じように主要学会における研究発表論文を 48 要素技術別に分類した 4865 件（重複カウントを含む）に占める割合である。

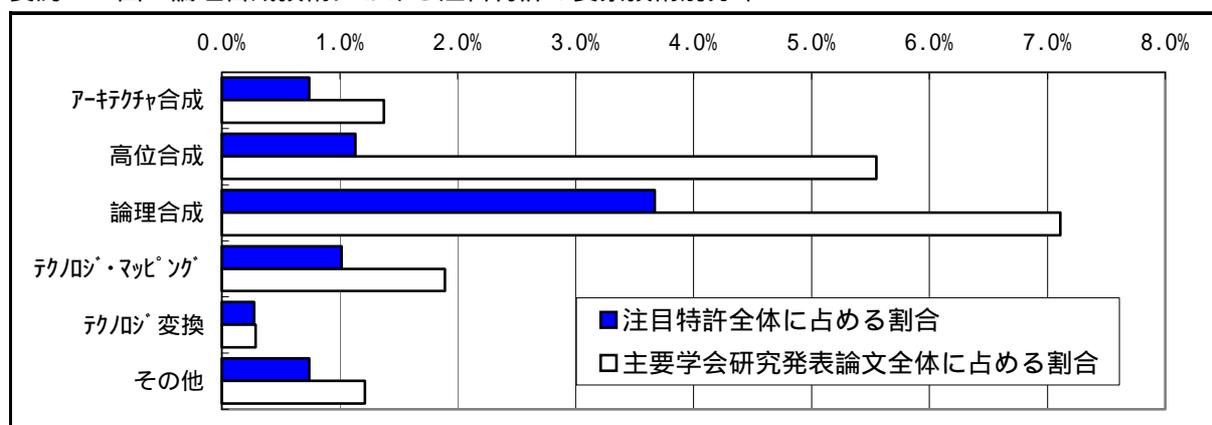
## 2. 論理合成技術の要素技術別動向

要約 3-5 図に、論理合成技術における注目特許と研究論文の要素技術別分布を示す。

この分野は、抽象的な数学モデルが実用ツールに直接適用されることから、研究発表は活発だが、特許としてはまとめでにくい場合がある。特許、研究論文ともに、RTL の HDL 記述からゲートレベルの回路（ネットリスト）を生成する基本的な論理合成が最も多い。

より抽象的な記述から合成を行う高位合成（動作合成）技術やアーキテクチャ合成技術が今後は注目される。いずれも特許は出ているが、重要度が高いわりには特許が少ない分野と言える。

要約 3-5 図 論理合成技術における注目特許の要素技術別分布



注：各要素技術の上段は、注目特許（2560 件）を 48 要素技術に分類した 2640 件（1 件で複数の技術に含まれるものがあるため）の数値に拠っている。また、下段は、同じように主要学会における研究発表論文を 48 要素技術別に分類した 4865 件（重複カウントを含む）に占める割合である。

## 3. 配置配線技術の要素技術別動向

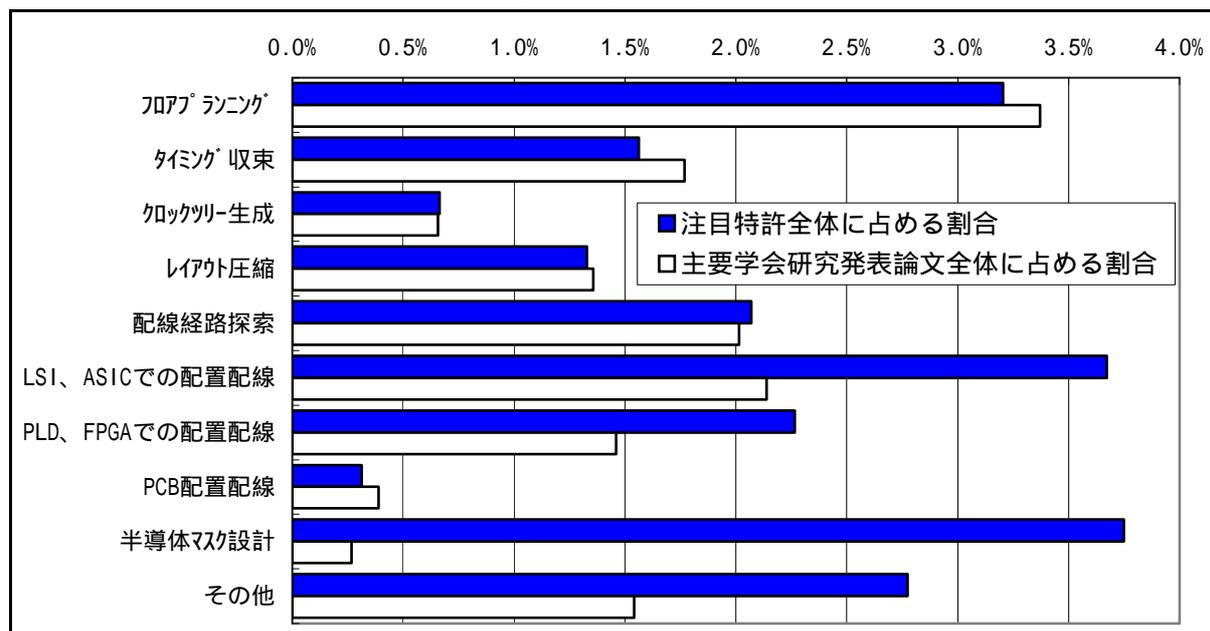
要約 3-6 図に、配置配線技術における注目特許と研究論文の要素技術別分布を示す。

注目特許では LSI / ASIC での配置配線や半導体マスク設計に関する特許が多いが、どちらも研究論文は少ない。また、上流側の工程で適切な概略配置を実施するフロアプランニングについては、特許も論文も多い。

配置配線技術は、初期には複雑な配線作業の自動化を主目的として発達した。回路の大規模化が進むと、同じ回路をより小さいチップサイズで実現するために、リソースの有効利用やレイアウトの圧縮の技術が発達してきた。さらに回路の大規模化が進むと、回路動作において配線遅延の影響が支配的になるため、タイミング制約を満たすように配置配線を行うタイミング収束の技術が発達してきた。

LSI の高速化と大規模化は急速に進んでおり、タイミング収束の問題は今後いよいよ重要と思われるが、特許は少ない分野である。

要約 3-6 図 配置配線技術における注目特許の要素技術別分布



注：各要素技術の上段は、注目特許（2560件）を48要素技術に分類した2640件（1件で複数の技術に含まれるものがあるため）の数値に拠っている。また、下段は、同じように主要学会における研究発表論文を48要素技術別に分類した4865件（重複カウントを含む）に占める割合である。

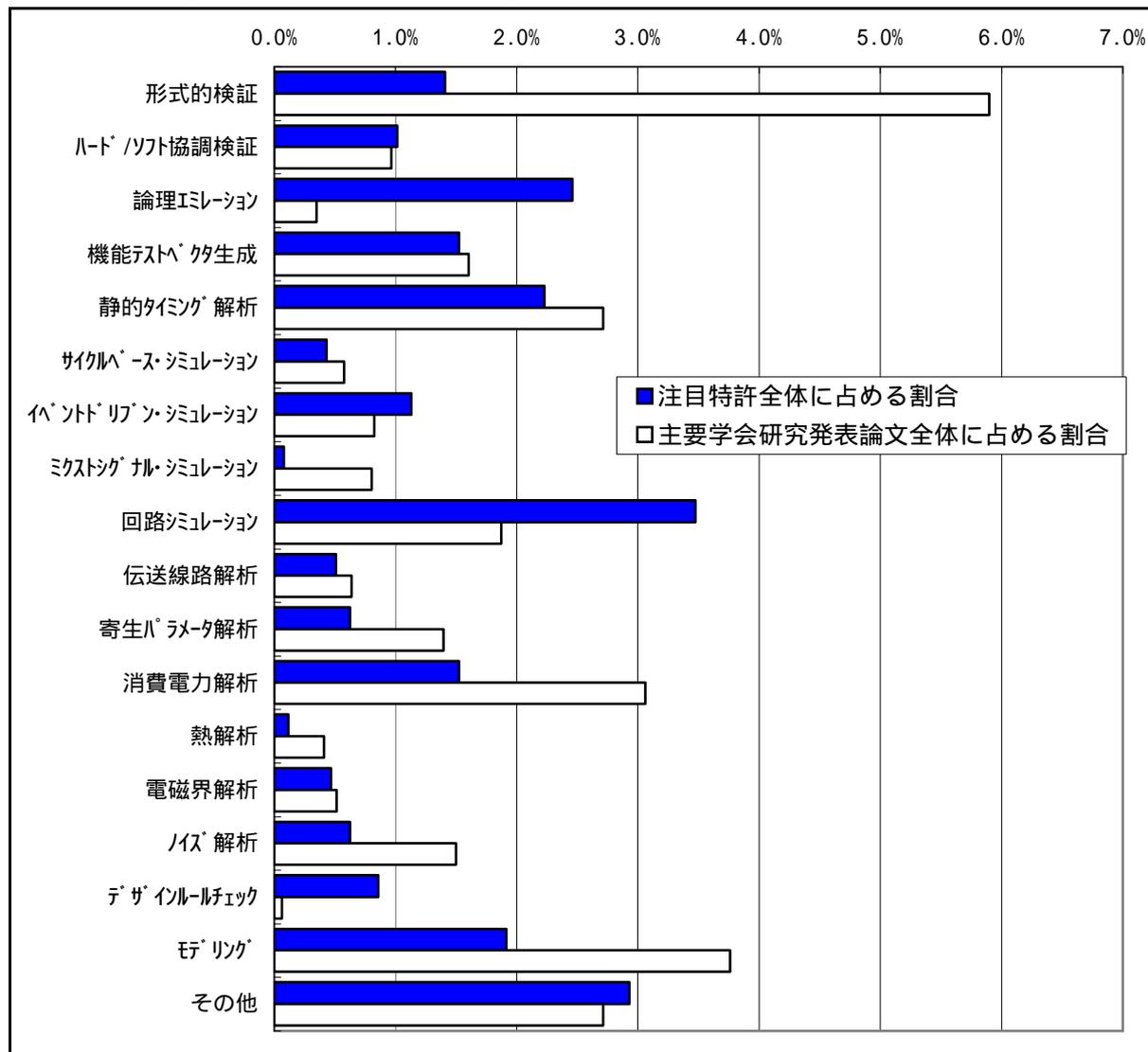
#### 4. 検証・解析技術の要素技術別動向

要約 3-7 図に、検証・解析技術における注目特許と研究論文の要素技術別分布を示す。この分野は、設計工程の上流側から下流側まできわめて広い範囲での設計検証の技術を包含する。注目特許では回路シミュレーション、論理エミュレーション、静的タイミング解析に関する特許が多いが、回路シミュレーションと論理エミュレーションの論文は少ない。論理エミュレーションはもともと狭い範囲の技術だが、ハードウェア回路によって実現されるため特許としてまとめやすいと思われる。

システムの大規模化が進み機能が複雑になるにつれて、シミュレーションによる機能検証は困難さを増している。最近では、論理機能の検証は形式的検証、タイミングの検証は静的タイミング解析を用いることが多い。これらの技術は今後も最も重要な分野の一つだろう。特に、形式的検証は、研究論文は多いのに特許は少ない分野と言えるだろう。

また、今後は論理機能の検証やタイミングの検証だけでなく、システムの発熱や放射ノイズ、電気信号の波形品質などが重要度を増してくる。これらを評価するための伝送線路解析、寄生パラメータ解析、消費電力解析、熱解析、電磁界解析、ノイズ解析なども今後きわめて重要な分野である。

要約 3-7 図 検証・解析技術における注目特許の要素技術別分布

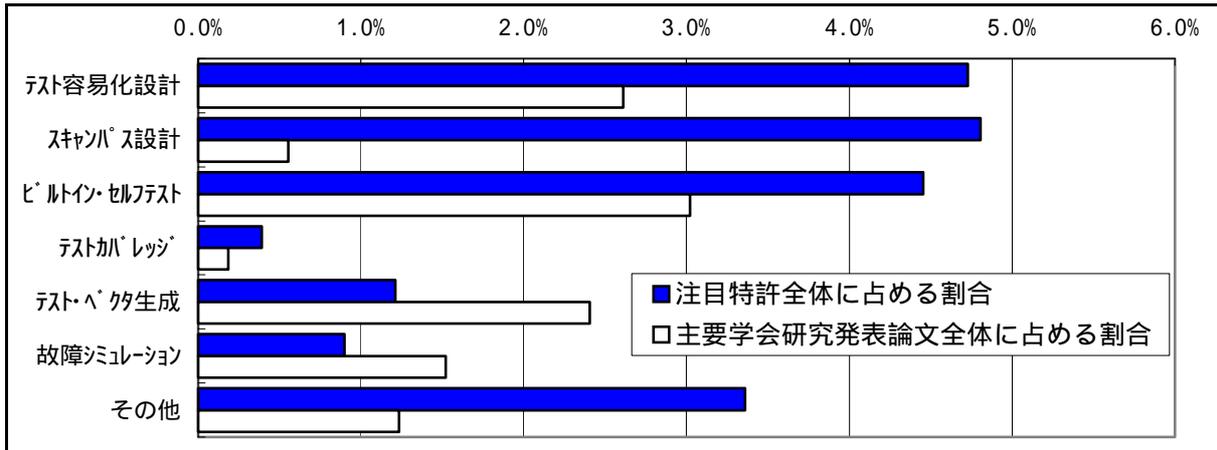


注：各要素技術の上段は、注目特許（2560 件）を 48 要素技術に分類した 2640 件（1 件で複数の技術に含まれるものがあるため）の数値に拠っている。また、下段は、同じように主要学会における研究発表論文を 48 要素技術別に分類した 4865 件（重複カウントを含む）に占める割合である。

### 5 . テスト支援技術の要素技術別動向

要約 3-8 図に、テスト支援技術における注目特許と研究論文の要素技術別分布を示す。LSI 実装の高密度化が進み、三次元実装も普及してきたことから、設計段階でテスト方法を考慮することが重要になっている。注目特許では、テスト容易化設計、スキャンパス設計、ビルトインセルフテストに関する特許が多い。これらの技術はハードウェアで実現される部分が多いため、特許としてまとめやすい分野と思われる。テストベクトル生成、故障シミュレーションなどアルゴリズム的な側面の強い分野ではやはり論文件数に比較して特許件数が少ない。

要約 3-8 図 テスト支援技術における注目特許の要素技術別分布



注：各要素技術の上段は、注目特許（2560件）を48要素技術に分類した2640件（1件で複数の技術に含まれるものがあるため）の数値に拠っている。また、下段は、同じように主要学会における研究発表論文を48要素技術別に分類した4865件（重複カウントを含む）に占める割合である。

## 第2節 直描技術関連のEDA特許の動向

EDA周辺技術の中で特に注目されるものは直描技術である。電子ビーム(EB)露光や荷電粒子ビーム(CPB)露光を用いた直描技術は、今後の半導体製造工程を大幅に効率化、コストダウンし得る技術として研究開発が進んでいる。その中で、描画時間や描画工程を削減するために、描画効率の良い描画データの生成や、描画データの圧縮が重要な課題になってきた。そのため、上流側の設計データから描画データを生成するEDAの研究が進められている。

要約 3-1 表 直描技術関連のEDA特許・公開特許（1992年～2001年）

日本公開特許		日本登録特許		米国特許	
出願人	件数	出願人	件数	出願人	件数
東芝	23	NEC	3	ニコン	3
NEC	9	東芝	2	日立	2
富士通	8	日立	1	富士通	2
三菱	7	富士通	1	NEC	1
日立	7			アドバンテスト	1
日本電子	5			キヤノン	1
ソニー	4			ソニー	1
大日本印刷	4			東芝	1
キヤノン	3				
Selete	1				
アドバンテスト	1				
シャープ	1				
新光電気	1				
ニコン	1				
日本NUS	1				
合計	76	合計	7	合計	12

注：複数の出願人からの共同出願は重複してカウントした。

日米のこの10年間のEDA特許・公開特許の中から、直描技術（およびEB、CPB技術）に関するもので、特に描画の効率化を目的としたものを抽出した。結果を要約3-1表に示す。

日本公開特許からは76件を抽出したが、その約3分の1は東芝からの出願であった。登録特許は7件と少ないが、日本ではこの分野での出願が盛んであることがわかる。米国特許からは12件を抽出したが、いずれも日本からの出願であった。

全体を通して、日本の半導体メーカーと製造装置メーカーがこの分野をリードしていると言えるだろう。

### 第3節 代表的特許事例

注目特許の中から、特に被引用回数が多い10件を要約3-2表に示す。被引用回数は特許が公開・登録されてから時間がたつほど増えていくので、被引用回数が多い特許は比較的古い年代に多く分布する。要約3-2表に示した特許も、すべて1991年以前に出願されたものである。

10件の被参照回数は125回～174回に分布しており、突出して多いものはない。特許発行から10年以上経過していることを考えると、回数がきわめて多いとは言えない。

要約3-2表 被引用回数上位のEDA特許（上位10件）

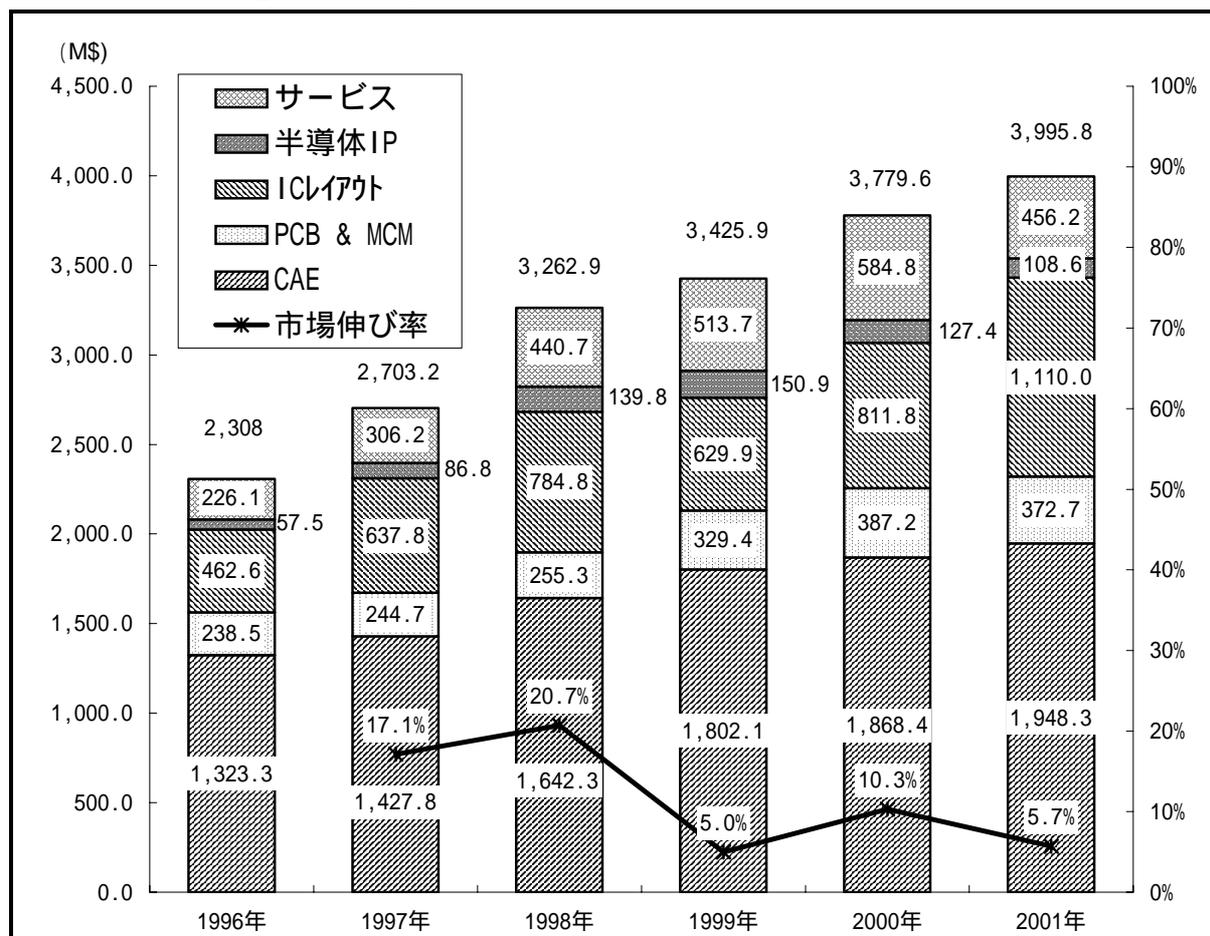
順位	回数	米国特許番号	出願人/概要	出願年	国籍	分類	備考
1	174	US4813013	Cadware Group 回路図生成システム	1984	US	A	US4656603の継続
2	160	US4656603	Cadware Group 回路図生成システム	1984	US	A	
3	153	US4786904	Zoran FPGAアーキテクチャ	1986	US	F	
4	152	US4922432	International Chip、リコー 知識ベースを用いた機能記述からのIC設計	1988	US	B	
5	147	US4918614	LSI Logic 階層型フロアプランナ	1987	US	C	
6	143	US5111413	Vantage Analysis Systems 回路図エディタと結合したシミュレーションシステム	1989	US	D	現在Synopsys
7	139	US4306286	IBM シミュレーション用コンピュータ	1979	US	D	
8	126	US5036473	Mentor リコンフィギャラブル論理回路アーキテクチャ	1988	US	F	
9	125	US4908772	AT&T 機能ブロックに分割した回路の2段階配置配線	1987	US	C	
9	125	US5109353	Quickturn 論理エミュレータ	1988	US	D	現在Cadence

注：区分の記号は、技術区分を指し、A：システム設計技術、B：論理合成技術、C：配置配線技術、D：検証・解析技術、E：テスト支援技術、F：EDA周辺技術となっている。

## 第4章 EDA 市場環境

EDA ツールベンダの出荷金額を集計している EDA Consortium によると、近年の EDA 関連市場規模は要約 4-1 図のように推移しており、2001 年では世界で約 40 億ドルになっている。過去 6 年間を見ると、半導体市場そのものは好況、不況の変動が大きいですが、EDA ツール市場は一貫して成長を続けていることが分かる。特に IC レイアウトツールの比重が増している。

要約 4-1 図 EDA 関連市場規模推移



出所：EDA Consortium、同協会の2002年2Q売上集計データ

EDA ツールを外販している企業は、世界でおよそ 200 社程度あると見られるが、特に Cadence、Synopsys、Mentor Graphics の 3 社は非常に大きなシェアを EDA ツール各分野で持っており、中小の EDA ツールベンダを積極的に買収するなどして市場の寡占化が進行している。

近年は世界市場に占める大手 3 社のシェアはコンスタントに 7 割弱を維持している。特に Cadence は単独で 35～36% を占め、日米欧の各地域でトップの座を占めていると見られる。

また、大手 3 社は共通して、近年 EDA ツール販売のみならず、設計サービス、設計メソロジー、設計インフラ構築などのサービス業を強化しつつあり、EDA ツールベンダから電子設計のアウトソーサーへと展開しつつある。

## 第5章 提言

### 第1節 日本における EDA 技術発展の経緯と将来展望

日本の大手半導体メーカーは、コンピュータメーカーとしてソフトウェア開発力を持ち、セットメーカーとして半導体の大口ユーザでもあった。1970～1980年代には、日本の半導体メーカーは社内で独自の EDA ツールを開発し、それを用いて社内向け半導体や外販用半導体を設計していた。それらのツールやノウハウを ASIC 設計に活用できたことは、半導体メーカーにとってもセットメーカーにとっても大きな利点だった。

しかし、米国を中心に EDA 産業が成長し、EDA ベンダの供給するツールが業界標準となるにつれて、コスト面や最新設計技術への対応という点で独自ツールの開発は難しくなってきた。大手半導体メーカーから見れば EDA は小さい市場であり、独自ツールを外販して EDA ベンダと競争するメリットもなかった。日本の大手半導体メーカーは、一部のメーカーを除いて独自ツールの開発を縮小し、米国 EDA ベンダのツールを主に利用するようになった。同時に、日本のセットメーカーにも米国 EDA ベンダのツールが普及していった。この点について、大手日本の半導体メーカーの判断を失策とする見解もあるが、経営的な視点からコストパフォーマンスを考慮すれば、米国 EDA ベンダのツールを選択することは順当であり、当時の判断が誤っていたというのは結果論に過ぎない。むしろ、日本の半導体メーカーやセットメーカーが、米国 EDA ベンダにとって重要なユーザとなったことに対する自覚の欠如が、その後の EDA 産業における地位の低下を招いたと解すべきである。なお、ベンダーツールを使い、要望を出す段階で、日本が有していた設計ノウハウがツールに蓄積され、ツールの性能が格段に向上した。

その後、米国の EDA 産業はさらに成長し、優秀な EDA 研究者や EDA 技術者は米国に集まり、研究開発も米国中心に進んできた(要約 2-10 図)。特許の面でも、1990 年代初頭には日本 EDA 特許と米国 EDA 特許の件数は同程度だったが、この 10 年間に米国 EDA 特許は増加、日本 EDA 特許はゆるやかに減少し、大きく差が開いてきた(要約 1-8 図)。

ただし、米国でも日本でも EDA 全体をカバーして市場参入の障壁となるような重要な特許は見られない(要約 3-2 表)。また、EDA 分野は、ソフトウェア産業に比較的近いビジネス領域であるため、近年まで、特許権を積極的に行使した他社排除という指向よりは、オープンソースやパブリックドメインといったオープンアプローチを指向する技術分野であった。したがって、EDA 市場へ参入する余地は充分にある。しかし、近年は、EDA ベンダも特許取得が増加傾向にあることから、EDA 分野における特許の重要性が増している点に留意すべきである。

## 第2節 提言

上述の経緯をもとに、今後の日本の EDA 関連業界に対して、以下の提言を行う。

### 半導体メーカーへの提言

- 提言 1 自社の EDA 部門の役割を明確にすること
- 提言 2 ツールのユーザとしての立場を最大限に生かすこと
- 提言 3 EDA 分野における大学支援を積極的に行うこと
- 提言 4 製造技術と設計技術のコラボレーション領域に注力すること

#### - 提言 1 -

各半導体メーカーは、少なからず EDA 部門を持っている。しかし、当該部門に対する期待と注力度の整合性が取れていない。EDA 産業が成熟し、半導体メーカーにとって、ある程度信頼性の高いアウトソーシングが可能となった今日、自社の EDA 部門に対する役割を整理すべきである。

EDA 部門を強化するアプローチを選択するのであれば、現状の EDA ツール以上の性能を発揮できる EDA の研究・開発を行うだけの成果が期待できなければ強化する意味がない。汎用的なツールでは既存の EDA ベンダがきわめて優位であり、コストを考慮すればそれ以上の成果を上げるのは難しいと思われる。しかし、用途を特化して既存ツールにない独自ツールの開発に注力すれば、EDA のみならず、EDA を利用した半導体製品でも優位に立てる可能性がある。自社製の EDA ツールで成功している例としては、米国の IBM, Intel などがある。両者とも、既存の EDA ベンダのツールも使いながら、製品の差別化につながる部分では自社開発ツールを使うことで競争力を維持している。製品の差別化につなげられる技術分野として、例えば、低消費電力化設計（要約 3-4 図）がある。この分野は、研究開発は活発だがまだ特許は少ない。日本では携帯機器を中心に開発してきたセットメーカーからの要求により、半導体メーカーは低消費電力の半導体製品では多くの実績がある。その製品開発でのノウハウを活用すれば、低消費電力化設計技術での系統的、戦略的な特許取得も可能であろう。また、高性能な製品を短期間で完成させるためには、検証・解析技術（要約 3-7 図）が重要である。従来はシミュレーションが中心だった検証・解析技術は、形式的検証や各種の物理的検証に大きくシフトしているが、まだ特許は比較的少なく、今後の成長が見こめる。

一方、EDA ツールの自社開発を断念し、市販ツールを採用するというアプローチを選択するのであれば、既存の EDA 部門の人材や特許資産について積極的なリストラクチャリングに踏み込むべき時期であろう。すなわち、貴重な EDA 部門の人材と相当数の既存特許資産を、今後いかに活用していくかについて真剣に検討すべき時期である。大胆な手法としては、EDA 部門を独立させることも選択肢の一つとなるであろう。また、人材活用という意味では、研究開発からは撤退するものの、ツールユーザとしての立場においての発言力を維持するために、EDA 開発研究者の活躍の場を設ける必要がある。さらに、特許資産については、ただ単に特許取得するだけでなく、ライセンス可能な特許の洗い出しなど、撤退に伴いクロスライセンスの必要性が無くなるメリット等を生かした特許活用の具体策を検討すべきである。

- 提言 2 -

日本の大手半導体メーカーは多数の EDA 特許を出願してきた（要約 2-1 図）。ただし、特許出願は多いが、権利化されていないものが多い（要約 1-9 図）。これは、特許出願の目的が、どちらかといえば、同業他社牽制のための防衛的出願であり、特許活用の視点が欠けていたためである。

一見、EDA ビジネスは先端技術分野であるために EDA ベンダが技術的に優位であり、ユーザは、単に EDA ベンダの提供するツールを利用するだけのようと思われる。しかし、ツールは必ず未完成であり、改良するための情報はユーザから取得する以外にない。ユーザとしての立場を最大限に生かすということは、この EDA ベンダに有益な技術情報をフィードバックするループにおいて、ツール改良に必要なアイデアを活用して EDA ベンダに対する優位な地位を確保するという戦略である。そのためにまず、半導体メーカーは、ツールを利用する上での課題やユーザの要望が、EDA ベンダにとって有益な技術情報であり、貴重な知的資産だということを強く認識すべきである。ユーザあつての EDA ベンダである、という事実は、ビジネスに限らず、技術開発の世界においても通用することを肝に銘じて欲しい。

このために、キーパーソンとしての役割を果たすことを期待されるのが、EDA 開発経験者である。設計者のみではなく EDA 開発経験者が専門家の目から市販ツールの課題を発掘したり、設計者のニーズをくみ取ることで、EDA ベンダが欲しがるといえる有益な情報を浮き彫りにし、しかも EDA ベンダへの流出を防ぐことができる。

こうして、自らの有する資産を認識し、確保した上で、ユーザとしての立場で積極的に活用するたくましさが必要。すなわち、ツールを改良するための情報を無償で提供するのではなく、相応の対価を求めていく姿勢である。例えば、EDA ベンダと共同研究や共同出願とすることを交渉していくべきである。また、ユーザである半導体メーカーだけで、特許を取得する戦略も考えられる。発明の中には、課題を発見するまでが困難なのに対して、その課題の解決法は技術的にレベルの高くない発明も存在する。このような発明は、実際にツールを開発していなくても EDA 開発を経験した人材がいれば、ユーザ側のみで特許出願することは可能である。特許を出願した後に、EDA ベンダにその内容を提供し、ツールとして具体化させればよい。この特許は、自社で製品を作るためではなく、EDA ベンダとの交渉を優位に進めるためのものであるから、他社牽制というよりは、特許活用を主目的とした特許出願となるはずである。

このように、半導体メーカーは、ユーザとしての立場を生かすことで、EDA ベンダに対して優位な地位を築くことが可能である。

- 提言 3 -

今回の調査からも明らかなように、米国と日本の大学の研究開発力には大きな差がある（要約 2-2 表）。とすれば、大学に期待されるのは、将来的にはベンチャー企業を輩出するなどの研究成果のアウトプットであるが、現状では、大学における人材育成、その延長線上にある研究開発力の向上を、当面の目的とすべきである。人材育成が充実すれば、EDA 分野が設備投資負担の比較的少ない産業であることから、ベンチャー企業もおのずと活性化される。

この目的のためには、半導体メーカー側としては、インターンシップを受け入れたり、最先端の技術講義ができる人材を大学へ派遣したり、あるいは大学の主催する技術講義へ社会人学生を派遣するなど、大学の研究活動を活性化するために積極的に支援する体制が望まれる。

この意味で、半導体大手メーカーの共同出資による半導体理工学研究センター (STARC) の活動に期待が寄せられる。

当然、将来的には、共同研究等が頻繁に行われるようになり、スムーズな技術移転ができることが望ましい。特許については、ビジネスとして意識の高い企業側がイニシアチブを取ることが予想されるが、企業側には、大学が教育機関としての地位にあることに配慮した対応が望まれる。大学に対する要求を明確化し、それに応じた研究資金を提供する仕組みが必要である。

#### - 提言 4 -

製造技術の面における EDA 技術の活用が EDA 産業にとって今後の有望分野である。日本は半導体メーカーだけでなく、製造装置メーカーも高い技術力をもち、設計と製造に関する技術、人材、市場が揃っている。この両分野のコラボレーションにより、これまでとは異なった画期的な設計製造技術を生み出す可能性を秘めている。たとえば、システム LSI のように少量多品種生産が要求される技術分野においては、描画時間の短縮や描画データの圧縮を実現するパターン生成用 EDA 技術が、半導体製造工程を大幅に短縮可能な直描技術として大きく貢献することが可能である (要約 3-1 表)。こうした新しい領域での EDA 分野については、今後の研究開発動向次第では、日本企業が優位に立つことも十分に可能性がある。日本独自の産業構造を意識すれば、設計技術と製造技術のコラボレーションへの注力は、EDA 分野という枠を超えた半導体産業全体を牽引する可能性を有している。

### セットメーカーへの提言

#### 提言 1 ツールのユーザとしての立場を最大限に生かすこと

##### - 提言 1 -

ツールのユーザとしての立場を最大限に生かすことは、半導体メーカーと同様である。ただ、半導体メーカーが、既存顧客であるのに対して、セットメーカーは、ポテンシャルカスタムとしての地位にあるものが多い。したがって、ツール改良に必要なアイデアを活用して EDA ベンダに対する優位な地位を確保するという戦略を、当初から採用することが可能である。半導体メーカーの失策から、目的意識を持った特許取得の重要性を学ぶべきである。

具体的な技術面では、今後、開発の主流となる上流側のシステム設計技術を中心とする技術分野が注目される (要約 3-4 図)。特に、システムレベル設計技術やプラットフォームベース設計における技術的蓄積は、自動車メーカー、航空機メーカー、大手コンピュータメーカー、総合電機メーカーなど、きわめて大規模なシステムを効率良く設計生産するために、強力なシステム設計ツールを構築してきた経験を有しており、期待が持てる。こうしたセットメーカーは、EDA ベンダにとって、単なるユーザを超えた魅力ある技術資産を持つパートナー的な位置付けとして見られるであろう。また、大手セットメーカーは企業規模、研究開発力、人材、国際的ネットワークのいずれの面でも、大手 EDA ベンダをはるかに上回っている。とすれば、こうした各種優位性を生かし、EDA ツールのパワーユーザとしての地位を高めていく必要がある。

## EDA ベンダおよびベンチャ企業への提言

### 提言 1 ベンチャ企業の成功例を EDA 分野から輩出すること

#### - 提言 1 -

EDA ツールの開発は、投資負担が少ないことからベンチャ企業がチャレンジする分野として最適な産業の一つである。したがって、EDA 分野において、ベンチャ企業を輩出し、後続のベンチャへの呼び水となることは半導体産業全体への活性化に大きく貢献する。

また、技術面でも、上流設計から検証分野に至るまで未開拓な領域が多く、トータルな設計システムではなくても、ニッチな分野で画期的な性能差が出ればベンチャ企業として成功する可能性は充分にある。実際、米国では EDA 分野におけるベンチャ起業は盛んである。

ここで、ベンチャ企業が成功するためには、以下の点に留意すべきである。

第 1 点は、ベンチャ企業としてのゴールの設定である。ベンチャ企業の全てが大手 EDA ベンダになる必要はない。ある時点で、大手 EDA ベンダの傘下に入る選択肢も考慮にいれるべきである。こうした M&A を「日本企業が米国企業に買われる」として、批判する見解もある。しかし、条件の良い M&A は、売り手企業家にとっては成功なのである。また、技術移転の面からも、企業が先端技術を抱えたまま倒産するよりも、営業、販売能力の高い企業に移転されることは産業効率上、歓迎すべきダイナミズムである。ベンチャ企業にとって、ゴールの設定に柔軟性を持つことを忘れてはならない。

第 2 点は、ベンチャ企業の資産は知的財産である、という自覚である。残念ながら、ベンチャ企業には、見るべき有形資産は通常ない。とすれば、ベンチャ企業の資産は、知的財産と人材である。このうち、人材については、その重要性はすでに認知されており、当該分野についても例外ではない。しかし、知的財産については、その重要性の認識は低い。特に EDA 分野は、以前ソフトウェアが特許の範疇外であった影響のせいか、今でも特許による保護を受けられることを自覚していない者すら多い。すでにプログラムも特許として成立する、という特許制度の変遷を理解し、自社の独創的な開発成果物を積極的に活用するための特許取得を心がけるべきである。上述した技術移転の際にも、特許の有無が交渉時に多大な影響を与えることになる。米国では、ベンチャ企業においても特許取得が多くなされている点に留意すべきである（要約 2-6 図）。

第 3 点は、国際的なネットワークの構築である。残念ながら、日本国内に EDA ベンチャを十分に育成していくだけの環境が整っているとは言いがたい。したがって、ベンチャ企業であっても、国際的な視野にたったビジネス展開を意識する必要がある。たとえば、最も影響力のある米国特許を取得する、国際会議での学会発表に挑戦する、インターネットの web サイトは英語で情報発信する、などの具体的行動が考えられる。こうした活動が海外投資家の目に留まる可能性は、情報化時代の今日、充分にある。ビジネスの発展と共に受動的にネットワークが形成されるという意識から、積極的にネットワークを構築する姿勢がベンチャ企業に求められている。

## 大学への提言

提言1 EDA分野の人材育成を強化すること

提言2 基盤技術の共有化、標準化作業等に積極的に取り組むこと

### - 提言1 -

LSIの大規模化、微細化が急速に進むとともに、EDA技術も急速に高度化し、大学での最先端の研究がきわめて重要になっている。米国EDAベンダの発展のバックボーンは、DACなどの学会の状況でも明らかなように、米国の大学の旺盛な研究開発力が支えていることは疑いない。したがって、日本のEDA技術を強化するためには、最優先事項として人材育成に取り組む必要がある。

このためには、従来の大学の授業という枠を超えた、システム設計から半導体チップ試作までの体験実習、大学間授業の相互乗り入れ、社会人教育プログラムの充実等、実践的かつ多面的な人材育成の機会を設ける必要がある。例えば、北九州市が進める早稲田大学、九州工業大学、北九州市立大学を核としたシステムLSI分野に注力した学術研究都市などは、こうしたプログラムを実際に展開しており、今後の活躍に期待が寄せられる。

また、独創的な成果物の活用という意味から、特許制度を初めとする知的財産権に対する研修制度の充実も今後、取り組まなければならない課題である。

さらに、米国の大学で活躍する人材の多くが、インド人や中国人だったりする現状を見ると、世界から優秀な教官、学生を集めるためには、国際的レベルで魅力あるプログラムを提供しなければならない点に留意すべきである。

### - 提言2 -

大学に期待されるもう一つの役割は、基盤技術の共有化により開発・設計環境を充実することである。設計技術の特徴は、他人の研究・開発の成果を有効活用して、新しい研究開発を行う点にある。とすれば、他人の研究成果を共有化できるシステムの構築が必要となる。たとえば、EDA分野であれば公的な設計ライブラリ・設計環境の充実は、より多くの設計者の作業効率を高めることに資する。

一例として、東京大学大規模集積システム設計教育研究センター(VDEC)では研究プロジェクトを組織しこのような設計環境基盤の整備を研究しているが、公共の利益に供する重要なインフラストラクチャとしての視点からは、さらに積極的な取り組みができるような体制作りが重要である。

また、必要に応じて、技術の標準化についても非営利団体であることのメリットを生かして、調整役、評価役としての役割を期待したい。標準化の重要性が語られるものの、実際に日本の大学が標準化作業をリードした例は少ない。しかし、MPEGの例に見られるように、米国では、大学がリーダーシップを発揮して標準化に取り組み、一定の成功を収めている。日本においても、標準化作業を担える人材の育成という意味も含めて、大学に寄せる期待は大きい。

【お問い合わせ先】特許庁 総務部 技術調査課 技術動向班

TEL : 03-3581-1101 (内 2155) FAX : 03-3580-5741

E-mail : PA0930@jpo.go.jp