

# 先端GaN-HEMTデバイス技術

## GaN-HEMT Technology for Future Applications

### あらまし

富士通研究所は、モバイルWiMAX（Worldwide Interoperability for Microwave Access）基地局向け送信用増幅器に使用する高効率窒化ガリウム（GaN）高電子移動度トランジスタ（HEMT：High Electron Mobility Transistor）の開発を行ってきた。一方でGaN-HEMTはその優れた材料性能から大電流・高電圧動作が要求される電源用省電力素子への応用が検討されている。今回、電源用途への適用を見据えて高ドレイン電流・高耐圧を有するノーマリーオフ型デバイスの開発を行った。伝導電子濃度を高めるための新規結晶構造とリセスゲート構造、およびMIS（Metal Insulator Semiconductor）構造を用いることでしきい値電圧3 V、ドレイン電流800 mA/mm、オフ耐圧320 Vのデバイス特性を実現した。これらの結果により、ノーマリーオフ型GaNデバイスが将来の電源用途への応用に対しても有望であることを実証した。

### Abstract

We investigated future power applications of GaN high electron mobility transistors (HEMTs) after successfully developing a high-efficiency GaN-HEMT amplifier for mobile Worldwide Interoperability for Microwave Access (WiMAX) base stations. Its excellent material properties also make the GaN-HEMT a good candidate for future power electronic devices, which must operate with a high drain current and high voltage. Fabricated normally-off GaN-HEMT devices showed a threshold voltage of 3 V, maximum drain current of 800 mA/mm, and off-state breakdown voltage of 320 V. These characteristics are attributed to the novel cap layer that enhances the electron density, a recessed gate structure, and a metal-insulator-semiconductor structure. These results show the potential of normally-off GaN based devices for future power electronic application.



金村雅仁（かなむら まさひと）  
基盤技術研究所先端デバイス研究部 所属  
現在、GaN-HEMTプロセス技術の研究開発に従事。



多木俊裕（おおき としひろ）  
基盤技術研究所先端デバイス研究部 所属  
現在、GaN-HEMTプロセス技術の研究開発に従事。



吉川俊英（きっかわ としひで）  
基盤技術研究所 所属  
現在、GaN-HEMTデバイス技術の研究開発に従事。

ま え が き

窒化ガリウム (GaN) 高電子移動度トランジスタ (HEMT : High Electron Mobility Transistor) は大きな破壊耐圧, 2次元電子ガス利用時の比較的高い移動度, 大きな飽和速度といったGaNの優れた材料性能を生かし, シリコン横拡散MOS (Si-LDMOS, LDMOS : Laterally Diffused Metal Oxide Semiconductor) トランジスタやガリウムヒ素 (GaAs) 電界効果トランジスタ (FET) では対応することが難しい高出力・高効率・高電圧動作が可能なデバイスとして開発が進められている。すでに, 富士通研究所ではWiMAX (Worldwide Interoperability for Microwave Access) 基地局へ適用可能な高効率増幅器の開発を行い, 世界トップクラスの特性を実現している<sup>1)</sup>

一方, GaN-HEMTは上記無線基地局などのRFデバイス用途だけではなく, 低損失 (低オン抵抗)・高耐圧の高電力スイッチング素子としても注目が集まっている。図-1はオン抵抗と破壊耐圧の関係を示したものである。すでにSi系デバイスの性能が理論限界に近づいていること, さらに高電力スイッチング素子の市場拡大が予想されることから, 次世代の電力スイッチング素子としての応用を見据えて富士通でも開発を行っている。

電源用素子応用への課題

電源用途への応用のためには, 低損失・高耐圧のみならず, ゲート電圧オフ時に電流が流れないノーマリーオフ型デバイスの開発が重要である。

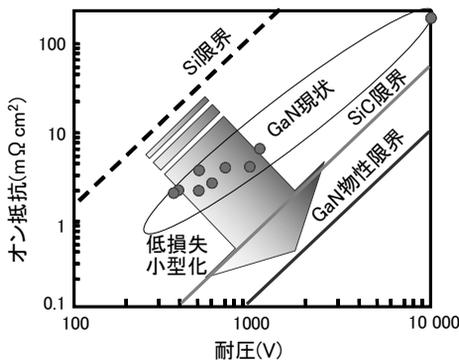


図-1 デバイス耐圧とオン抵抗の関係  
Fig.1-Relationship between breakdown voltage and on-resistance for high power devices.

なお, 現在製品化されているSiを用いた電力用素子は正のゲート電圧を印加することでチャネルとなる反転層を形成するため, 必然的にノーマリーオフ型の動作となる。図-1にあるようにGaN-HEMTの破壊耐圧・オン抵抗に関しては研究レベルであるが, すでにSiデバイスの限界を超えた特性が得られている。ところで, GaN-HEMTにおいてはその大きな特徴であるピエゾ効果 (結晶が歪む<sup>ひず</sup>ことで電界が生じる効果) により, チャネルには多数の電子が存在する。この効果は大電流動作の実現においては大きな役割を担っているが, その反面, 単純なデバイス構造を採用した場合にはゲート電圧オフ時にもゲート直下のチャネルに多数の電子が存在することとなるため, ノーマリーオン型デバイスとなってしまうことが多い。GaN-HEMTの優れたポテンシャルを発揮するためにはゲート電圧オフ時に電流が流れないノーマリーオフ型のデバイス開発が急がれる。

そこで本稿では, 高耐圧・ノーマリーオフ動作実現のための新規 MIS (Metal Insulator Semiconductor) 構造の開発に関して述べる。

GaN MIS-HEMT構造

図-2は開発したGaN MIS-HEMTの断面図である。一般にしきい値電圧 (電流を遮断するために必要なゲート電圧) を高くするにはゲート電極とチャネルの距離を近づけることが効果的であるため, 半導体結晶の薄膜化やゲート部分を掘り込む構造 (ゲートリセス構造) が用いられることが多い。しかし, 前者の方法では同時に電気伝導を担うチャネルの電子数も減少してしまうため大電流動作が難しく, 後者

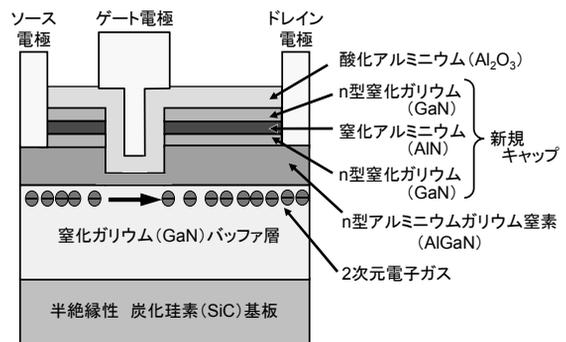


図-2 開発した新規キャップを有するGaN MIS-HEMT構造  
Fig.2-GaN MIS-HEMT structures with novel triple cap layer used in this work.

の方法ではエッチング深さのコントロールが難しいという問題がある。著者らは既に、新規キャップ構造とリセスゲート構造を用いて、しきい値0.25 V、ドレイン電流520 mA/mmという良好な特性を持つノーマリーオフ型のデバイスを開発したが、今回、エッチング深さの最適化と絶縁ゲート構造の導入を行うことで更なる特性の改善を行った。

今回開発したノーマリーオフ型GaN MIS-HEMT構造は、表面に新規キャップ層を導入することで発生するピエゾ効果による伝導電子数の増加、低速エッチングによるゲート電極形成領域のエッチング深さの制御、およびALD法（Atomic Layer Deposition法：原子層堆積法）を用いたゲート絶縁膜堆積を融合したものである。ALD法はその名の通り、原子層レベルでの膜厚制御が可能であり、最適な成長条件下においては非常に平坦かつ均一性の高い絶縁膜を得ることができる。これは従来の堆積方法では難しいゲートリセスエッチング後のエッチング側面にも十分な厚さの絶縁膜を堆積する際において極めて重要である。

### ドレイン電流・ゲート電圧特性

MIS-HEMTのトランスファ特性を図-3 (a) に示す。ソース・ドレイン間距離は7  $\mu\text{m}$ 、ゲート長は0.8  $\mu\text{m}$ 、ゲート・ドレイン間距離は5  $\mu\text{m}$ である。デバイスのしきい値は3 Vであり、ゲート電圧0 Vでのオフ電流は9  $\mu\text{A}/\text{mm}$ であった。ゲート電圧を10 Vにすることでドレイン電流として800 mA/mmという高い値が得られた。通常のショットキーゲート型のデバイスではゲート電圧は1.5 V程度しか印加することができない。これは、ゲート電極と半導体で決まるショットキー障壁高さの制限のためである。今回は絶縁ゲート構造を用いたことでゲートリーク電流が抑えられた結果、ゲート電圧10 Vを印加することが可能となった。このような明確に高いしきい値と大きなドレイン電流値の両立は初めて得られた結果であり、単純な結晶薄膜化およびゲートリセス構造のみでは達成することは難しく、今回開発したトランジスタの優位性が実証された。

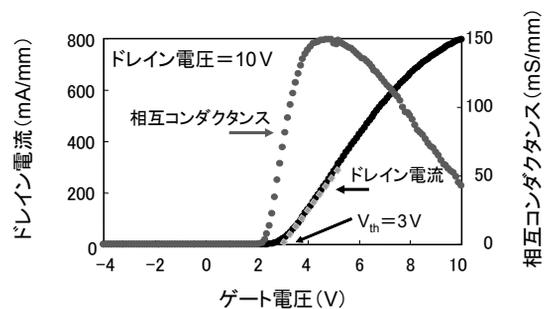
### オフ耐圧特性

つぎに電力素子デバイスの重要な指標であるオフ耐圧評価結果を述べる。ゲート電圧を0 Vにした状

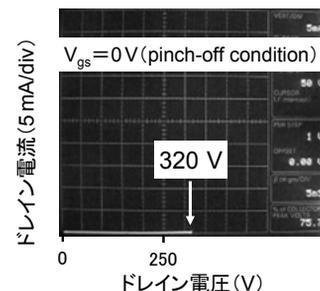
態でドレイン電圧を印加したところ、320 Vのオフ耐圧が得られた {図-3 (b)}。今回作製したデバイスのゲート・ドレイン間距離は高周波RFデバイス向けと同様の5  $\mu\text{m}$ であるが、電力用素子への適用を考えた場合、10  $\mu\text{m}$ 程度に拡張することでオフ耐圧の向上が可能となる。

### 電流コラプス現象

ノーマリーオフ型デバイスに限らず、現在、開発が行われているGaN-HEMTの共通の問題として「電流コラプス現象」が挙げられる。これは、低電圧動作でのトランジスタのオン抵抗値と比べて高電圧動作でのオン抵抗値が高くなってしまいう現象である。原因としては、高電圧動作時に伝導電子がチャネルから飛び出して半導体と表面パッシベーション膜の界面準位に捕獲されることなどが考えられている。電流コラプスが生じた場合、たとえ破壊電圧が高くても損失が大きくなり、GaN-HEMTのメリットが損なわれるため、高電圧動作用途への応用が難しくなる。この電流コラプス現象を評価した結果が図-4である。この図には（ドレイン電圧、ゲート電



(a) トランスファ特性



(b) オフ耐圧特性

図-3 作製したGaN MIS-HEMTデバイスの特性  
Fig.3-Characteristics for GaN MIS-HEMT device in this work.

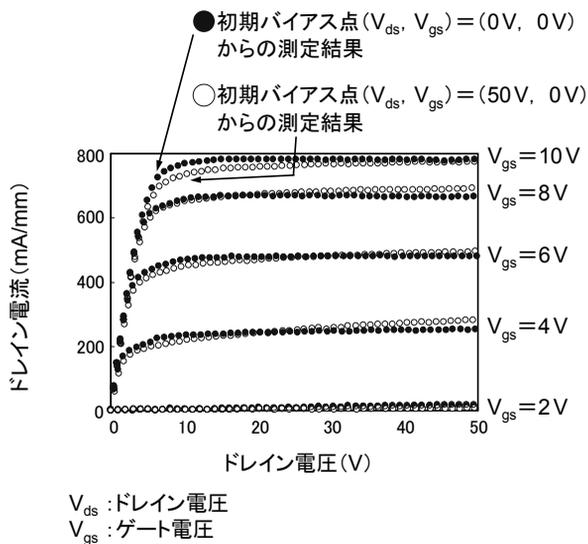


図-4 作製したGaN MIS-HEMTパルスI-V特性  
 Fig.4-Pulsed I-V characteristics for GaN  
 MIS-HEMT device used in this work.

圧) = (0 V, 0 V) と (50 V, 0 V) からパルスのに電圧を印加して得られた電流・電圧特性が重ねて描かれている。(ドレイン電圧, ゲート電圧) = (50 V, 0 V) においてもオン抵抗値の増加が見られないことから、開発したGaN MIS-HEMTには電流コラプス現象は生じないことが分かる。これは今回採用したALD法による表面パッシブ

ション膜の形成が良好に行われていることを示している。

### む す び

次世代の電源用省電力素子向けのノーマリーオフ型のGaN MIS-HEMTを開発した。新規キャップ構造とリセス型絶縁ゲート構造の採用、および、原子層レベルで絶縁膜を堆積することができるALD法を用いることで高いドレイン電流を維持しつつ、しきい値電圧を+3 Vまで高めることができた。また、300 V以上のオフ耐圧を確認した。今後、ゲート・ドレイン間距離を最適化することで更なる耐圧の向上を行い、GaNデバイスを用いた高電力スイッチング素子の実用化へ結び付けたい。

### 参考文献

- (1) 吉川俊英ほか：モバイルWiMAX基地局向け高効率 GaN-HEMT増幅器． *FUJITSU*, Vol.60, No.1, p.45-50 (2009).
- (2) T. Ohki et al. : An over 100 W AlGaIn/GaN enhancement-mode HEMT power amplifier with piezoelectric-induced cap structure . *physica . status solidi (c)*, Vol.6, Issue 6, 1365-1368 (2009).