

NEDO 海外レポート

I. テーマ特集 電子・情報通信技術特集

1. フォトマスクの技術開発動向

NEDO 技術開発機構 電子・情報技術開発部 1

2. ナノ技術の半導体電磁波デバイスへの適用

NEDO 技術開発機構 電子・情報技術開発部 6

3. 数層グラフェンの昇華で連結ナノ構造の形成と自己被覆を発見(米国) 21

4. 二層グラフェンでバンドギャップ 0~250meV の制御に成功(米国) 24

5. 集積回路の配線材料でグラフェンの性能が銅を凌ぐ可能性(米国) 29

6. 柔軟なメモリ:NISTはフレキシブル記憶抵抗を開発(米国) 32

7. 数学的な進歩による IT セキュリティーの強化(欧州) 34

8. 自然からのインスピレーションを受けて、より良いラジオを作製(米国) 37

9. FP7 における情報通信技術ワークプログラム(EU) 41

III. 一般記事

1. エネルギー

欧州委員会は国別再生可能エネルギー行動計画の書式を採択 56

エネルギースター認可住宅が 2008 年市場占有率の 17%弱を達成(米国) 58

オバマ政権は水力発電拡大に最大 3.2 億ドル投資(米国) 60

先端技術自動車製造に対する融資プログラムを実施(米国) 62

URL : <http://www.nedo.go.jp/kankobutsu/report/>

《本誌の一層の充実のため、掲載ご希望のテーマ、ご意見、ご要望など下記宛お寄せ下さい。》

NEDO 技術開発機構 総務企画部 E-mail : g-nkr@nedo.go.jp Tel.044-520-5150 Fax.044-520-5162

NEDO 技術開発機構は、独立行政法人 新エネルギー・産業技術総合開発機構の略称です。

【電子・情報通信技術特集】

フォトマスクの技術開発動向

NEDO 技術開発機構 電子・情報技術開発部
 プログラムマネージャー 古室昌徳

半導体 LSI 回路の微細化につれ、露光装置やフォトマスク^{注1}などのコスト増大や技術的難度がますます顕著になってきている。露光装置に使われる光源の波長は、KrF レーザー（波長 248nm）、ArF レーザー（波長 193nm）、そして ArF 液浸（実効波長 134nm）と短波長化が進んでいるが、集積回路の微細化はそれ以上の速度で進捗しており、フォトマスク製造への要求がより厳しくなっている。これを受け、ダブルパターニング技術（DPT）の採用や波長 13.5nm の EUV 光を使う露光技術への期待が世界的にも高まってきている。

フォトマスク市場は、世界全体で 3,000 億円強であり、国内マスクメーカー3 社がその 6 割程度を出荷し、3 割弱が大手デバイスメーカーのマスク部門による内製という構図になっている^{注2}。国内マスクメーカーが先端マスクセットをタイミング良く低価格で出荷することにより、デバイスメーカーの業務利益にもつながることになる。

ウェハ上の回路パターンの寸法が、露光に使う光の波長に近づくにつれ、光の回折や干渉効果が顕著になり、回路パターンを拡大した遮光パターンをマスク上に作るだけでは、所望のパターンは転写できなくなる^{注3}（図 1）。

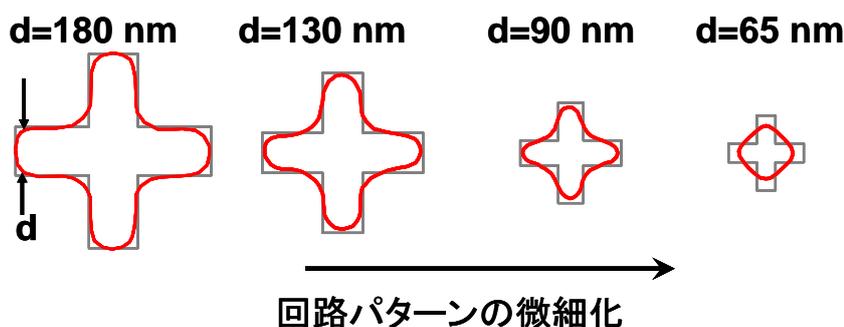


図1 十字線(黒線)はマスク上の光透過部分を示し、赤線は、光の回折効果によるウェハ上の光強度分布形状を示す。十字線幅 d が減少するにつれ、十字線を解像できなくなる。

出典：下記注 3

^{注1}半導体製品の回路パターンを、ガラス基板上に形成した原版。原版上の回路パターンは光による転写で基板上に焼き付けられ、パターンに従い回路が構築される。

^{注2}経済産業省平成 20 年度特許出願動向調査「フォトマスク」(2009/4/22)

^{注3}S. Okazaki, 2007 EUV Symposium(札幌)講演資料

このため、パターンの形状を変更したりあるいは補助パターンを追加するなどの OPC (Optical Proximity Correction:光近接効果補正) 処理を施したり、局所的な透過光の位相を 180 度変化させる位相シフターを使うなど、マスク自身の構造も複雑になり、かつマスクパターンのデータ量もテラビットレベルに増大しつつある。これに応じてマスク製造に要する時間および価格も指数関数的に増加してきており、デバイスメーカーにとっても新規 LSI 開発試作の機会喪失や量産段階におけるコスト増大など深刻な問題となってきた。

以上の課題の解決のために、NEDO では、平成 18 年より 4 年間のプロジェクトとしてマスク設計・描画・検査総合最適化技術開発 (略してマスク D2I (Design, Drawing & Inspection) プロジェクト) を立ち上げた。ここでは、LSI 回路パターンのゲート層や配線層などの各層ごとに OPC 処理などを施したマスクパターン設計工程と、このデータに基づく電子ビーム描画工程と、描画、レジスト現像、遮光膜のエッチング等を経て作成されたマスクの検査工程の効率化を図ることでマスクの製造時間 (TAT:Turn Around Time) 短縮を目標としている。なぜならば、マスク製造では、描画、検査に要する時間が 70%以上を占めるためである。超先端電子技術開発機構を委託先として、エスアイアイ・ナノテクノロジー、日本コントロールシステム、アドバンテスト、日本電子、ニューフレアテクノロジーとデバイスメーカー 4 社、マスクメーカー 3 社が参画して開発を進めている^{注4}。

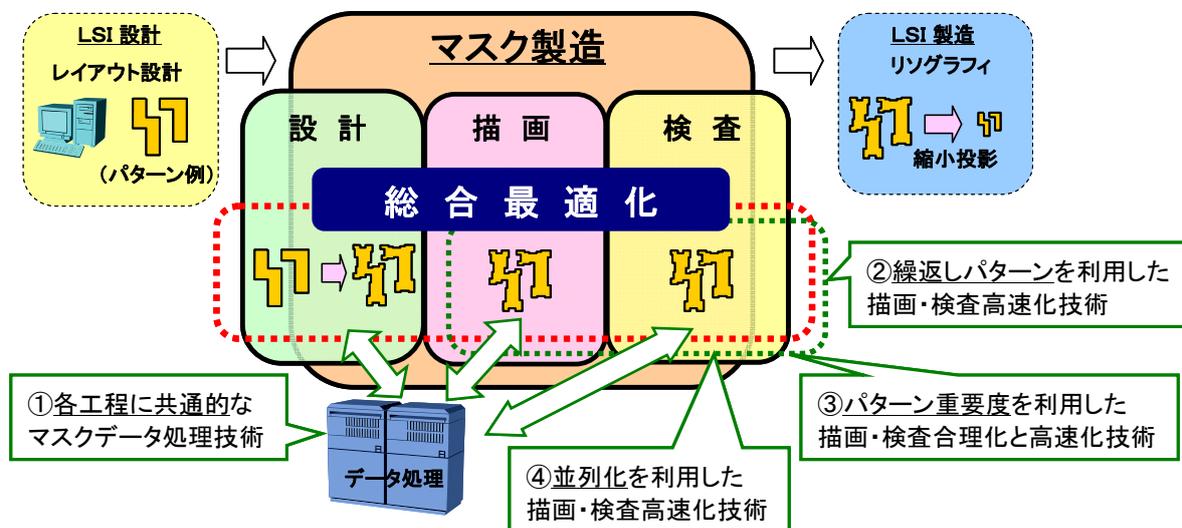


図2 マスク設計・描画・検査総合最適化技術開発の概要。3つの工程の間で、4つの技術項目を共通化することで製造時間短縮を目指す。

出典：下記注 4

^{注4}ASET マスク D2I 技術開発 第 3 回成果報告書 (2009/4/6)

設計、描画、検査の3つの工程の総合最適化に向けては、1) 各工程で利用可能な共通データフォーマットの開発、2) 繰り返しパターンの抽出、活用による描画や検査での効率化、TAT 短縮、3) 回路パターンにおける要素図形ごとの重要度に応じたランク分け (MDR: Mask Data Rank) と MDR を使った描画、検査の効率化と TAT 短縮、4) 描画、検査における並列処理による TAT 短縮を進めている (図 2)。

たとえば、描画における並列処理のために、図 3 に示すような 4 本の電子ビーム鏡筒 (MCC: Multi Column Cell) による 1 枚のマスクへの同時処理描画技術の開発に取り組んでいる。また、それぞれの電子ビーム鏡筒は、設計工程で抽出した繰り返しパターンの要素図形テンプレートマスクが組み込まれている。この図形を一括して描画することができる Character Projection 方式を採用し、MDR に応じて、描画精度や検査の感度を適宜調整して、総合的に描画時間の短縮を図る予定である。この技術により、描画時間を従来の 1 本ビームに比べて 1/3 程度の短縮を見込んでいる。すでに、試験描画を進める段階に来ており、4 本電子ビームをつないだ描画結果を世界で初めて実証した^{注5} (図 3)。

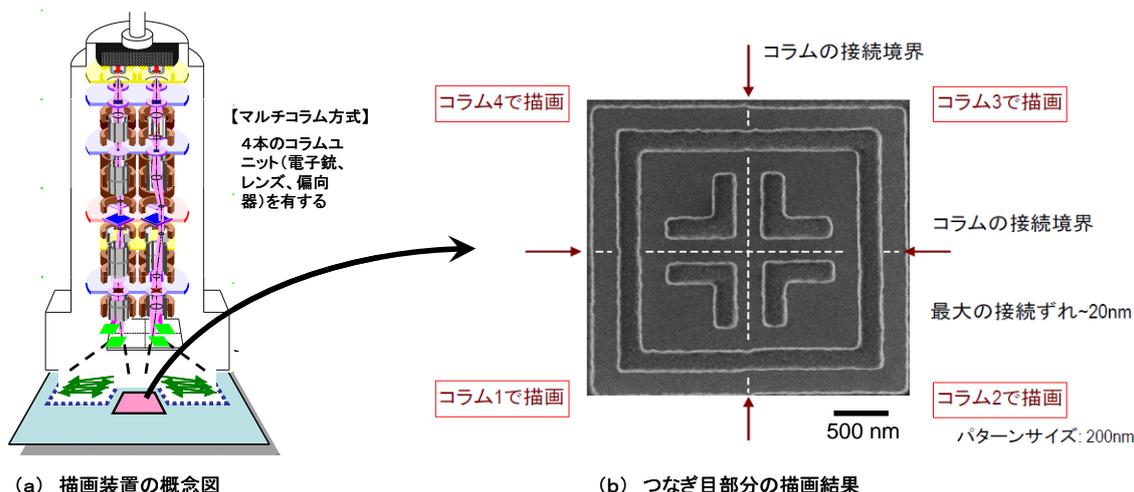


図3 マルチコラム方式の描画装置概念図と4本のコラム間のつなぎの精度を評価した描画結果。

出典：下記注 5

電子ビーム露光におけるマルチビーム技術については、ウェハへの直接描画とマスク描画への適用を狙って、米国、欧州でも研究が盛んになりつつある。米国 Multibeam Systems 社では、ミニ鏡筒を 30mm 間隔で最大 10×10 本に配置する方式を開発中であるが、現状は単一鏡筒での描画実験にとどまっている。一方欧州では、EU 支援の MAGIC (MAskless lithoGraphy for IC manufacturing) プロジェクトのもと、フランスの CEA-LETI をリーダーとする 12 社によるコンソシアム体制で、2 方式のマルチビーム描画技術の開発が進められている。オーストリアの IMS Fabrication 社では、一つの電子源からのビームを、約

^{注5}ASET マスク D2I 技術開発 プレス発表資料 (2009/4/6)

10万本のビームに分割し、縮小投影する PML2(Projection Maskless Lithography)方式^{注6}を検討している。テストベンチでは、2,000本の電子ビームを1/200に縮小投影し、22nmL&S(ライン&スペース)の描画を実証している。一方、オランダの MAPPER Lithography 社では、加速電圧5kVで、一つの電子源からのビームを13,000本に分割する方式を目標にし、現状では、110本のビームにより40nm解像を検証している。両方式ともに、ビームの on/off を行う多数の微小電極や絞りの製作のために MEMS 製造技術を活用している。特に Mapper 社の方式については、台湾のファンドリーメーカーの TSMC 社も強力に支援をしており、本年中に実験装置が TSMC 社に納入され、評価されるとのことである。現状では、これら欧米の方式では、それぞれのビーム間のつながり精度に関しては全くデータが得られていない。特に数万本のビームを制御する欧州の2方式では、ビルトインでの良好なつながり精度が得られることが絶対条件となることから、その技術的難度は計り知れないものがある。米国 KLA-Tencor 社では、DARPA^{注7}の資金を得て、REBL(Reflection Electron Beam Lithography)方式の研究を進めている^{注8}。ここでは、数百万の微小電極アレーを敷き詰めた電子ビームの反射鏡を使い、個々の微小電極に印加する電圧を所望のパターンとなるように制御することで、反射した電子ビームをパターン化し、縮小結像し描画する。DARPA から与えられたミッションは、この技術の可能性を示すことであり、現在試験装置を開発中という状況である。以上のように、海外の技術の現状から見ると、たとえ4本のマルチカラムとは言え、ビーム間のつながり精度を実証した点で、マスク D2I の成果は、世界をリードする結果であると言える。

マスク検査装置の市場は、米国の KLA-Tencor 社の寡占状態ではあるが、ニューフレアテクノロジー社では、KLA-Tencor が使っている検査光源の波長257nmに対して、199nmの光の使用などにより、より微細な欠陥が検出できる長所と、マスクパターン形状の計測データから計算機シミュレーションによるウェハ上への露光強度プロファイルに基づく実欠陥の判定機能などの優位性を武器に、市場の切り崩しを狙っている。特に、MDR に応じて検査感度を変更し、欠陥判定基準を適宜調整することや、繰り返しパターンの複数の検査データの比較による疑似欠陥の判定などにより、検査の効率化を進めている。

欧州のマイクロエレクトロニクス共同研究開発プログラムである MEDEA^{注9}においても、フォトマスクの生産性を改善するために CRYSTAL (Cooperation of photomask Reticle supply chain for improved Yield, Secured Time to market and Added Life time) と呼ばれるプロジェクトが2008年より3年計画でスタートしている。ここでの中核となる研究内容は、DFMM (Design for Mask Manufacturability) の開発である^{注10}。すなわち、従来のマスク製造技術をより高精度化、高効率化を図るためにマスク設計において、製造時の問題を回避するように取り込んでいくアプローチである。DFMM に加えて、マ

^{注6}C. Kein et al., Proceedings of SPIE Advanced Lithography 2009, [7271-23]

^{注7}Defense Advanced Research Projects Agency : 国防高等研究計画局

^{注8}M. Wienland et al., *ibid.*, [7271-24]

^{注9}Micro-Electronics Development for European Applications Plus : 汎欧州マイクロエレクトロニクス共同研究プログラム

^{注10}P. Petricet et al., *ibid.*, [7271-7]

スク汚染制御や品質評価についてもテーマとして取り上げられている。

EUV リソグラフィ技術の開発の遅れもあって、ArF 液浸露光技術をその限界ぎりぎりまで使いこなすために、SMO(Source Mask Optimization)と呼ぶ技術の重要性が認識され始めている。SMO は、露光機や露光プロセスの特性を考慮した上で、要求されるウエハ上の回路パターンを形成するために最適な露光機の照明条件やマスク設計パターンなどを、高速、大容量の計算機を使ったシミュレーションにより、最適解を取得する手法である。たとえば、微細な一定方向の L&S を主たる構成要素とする回路パターンでは、マスク基板面に垂直に光を入射するよりも、L&S の方向の垂直面内で入射光を傾斜させる照明により、また、マスクパターンに位相シフトパターンを用いることでウエハ上の光強度分布のコントラストが向上し、パターンの解像能力は改善する。SMO の実現には、強力な計算機シミュレーション能力が必要であるが、すでに述べたようにマスク検査においても計算機シミュレーションは、ウエハ上の転写性評価に用いられるなど、その活用が今後のリソグラフィ技術の進展の鍵となるものであり、計算機リソグラフィ (Computational Lithography) と呼ばれ、注目されている。Inverse Lithography と呼ばれる技術では、ウエハ上の回路パターンを形成するのに必要な光の強度分布から、露光光学系の特性や照明条件を考慮してマスクパターン形状を逆算する。この技術の延長線として、米国 Intel 社からは、究極のフォトマスクと言える Pixelated Phase Mask が提案されている^{注11}。ここでは、マスク基板を 100nm 角程度のピクセル (画素) に分割し、それぞれのピクセルを通過する光の位相が 0 度または 180 度 (光の波長の 1/2 程度マスク基板を彫り込む) とする条件の下で Inverse Lithography を行うことで、45nm 寸法に対応する位相シフトマスクを製作する技術である。すでに部分的なマスクの製造、転写実験を公表しておりその有効性を示しているが、計算量がさらに膨大になること、マスクの検査をどのように行うかなど実用に向けては課題も多い。

フォトマスク関連の国際会議としては、米国での SPIE-Photomask Technology(BACUS)、欧州で開催される European Mask and Lithography Conference(EMLC)、および日本での Photomask Japan(PMJ)があり、開催期日の棲み分け、論文交流などの協調関係を持ちながら運営されている。また、米国開催の SPIE- Advanced Lithography は、世界で最大規模のリソグラフィ関係の会議であり、今回のレポートは、これらの会議での情報を主体にまとめたものである。

^{注11}Y. Bodovsky et al., Proceedings of SPIE Advanced Lithography 2008, [6924-13]

【電子・情報通信技術特集】

ナノ技術の半導体電磁波デバイスへの適用

(マイクロ波周波数～光周波数)

ーより高速化・広帯域化を目指してー

NEDO 技術開発機構 電子・情報技術開発部
プログラママネージャー 赤池正巳

(1) はじめに

マイクロ波技術と光技術に関わる国際シンポジウムの、標記した技術に関して調査を行った結果を紹介する。調査は最近の半導体分野およびマイクロ波・光技術分野に関わる国際会議のプロシーディングズを対象とした^{注1}。これらの結果は、今後の技術の発展方向、また、技術課題を示唆するものである。

標記した技術の紹介を行う前に、ここで議論する技術の視点を述べるとともに、視点を共有化するための前提に関して記述する。

(1.1) ナノ技術が電磁波デバイスに与える影響

①ナノ技術とは

ナノ技術とは、長さがナノメートル (10^{-9} m) の桁の長さを持つデバイスを設計・製造する技術のことを言う。長さの範囲は、1 ミクロン (10^{-6} m) 以下 (サブミクロン) であり、大体 1~数百 nm 程度の範囲である。代表的な半導体である珪素 (Si: シリコン) の結晶格子の長さ (格子定数) が、0.5 nm 程度であり、格子定数より数倍~数百倍程度長い。この物理寸法のデバイスは、物理的・電氣的、さらに光学的に、特異な特徴を持ち、それ故に、これまでにない新しい機能・デバイスの実現が可能である。また、原子レベルの寸法もナノ技術に含めて考えることもできる。これらの寸法は、主としてリソグラフィと化学反応とを利用して製造する。多様な種類と高い自由度・制御・精度を持つ物理工作が可能である。

②ナノ技術の電磁波デバイスにおける意義

電磁波デバイスの動作は、「電磁波のエネルギーと電子のエネルギーとの変換」を基本としている。電磁波の発生、増幅、検出、変復調等における「電磁波のエネルギーと電子のエネルギーとの変換」は、マイクロ波ほどの低い周波数では、「電磁波のエネルギーと電子の運動エネルギーとの変換」で行う。例えば、電磁波の電界と磁界のエネルギーを、接合を通して流れる電子の運動エネルギー (電流と電圧) に変換する。これを「接合通過型デバイス」と呼ぶ。また、マイクロ波と比較して 3~5 桁高い光の周波数では、「電磁波のエネルギーと電子の位置エネルギーとの変換」で行う。例えば、電磁波の光子のエネルギーをバンドギャップに対応する位置エネルギーの差に変換する。これを「位置エネルギー遷移型デバイス」と呼ぶ。

^{注1} IEEE IEDM, OSA/CLEO/IQEC, OSA/OFC/NFOEC, ECOC, IEEE IMS, EuMC

光の周波数帯での「電磁波のエネルギーと電子の運動エネルギーとの変換」は、可能性が示されているもののまだ実現されてはいない。それは、マイクロ波と光の周波数が3~5桁異なることに起因し、接合通過型デバイスとしては、物理寸法が非常に小さくなることによる。しかし、一般的に、「電磁波のエネルギーと電子の運動エネルギーとの変換」の利用範囲は広い。または、「電磁波のエネルギーと電子の位置エネルギーとの変換」とを自由に使い分けることができれば非常に便利である。この、両者を使い分けることや、それらを結びつけることは今後の課題である。ナノ技術は、この2つのエネルギー変換のモードを連続的に結びつけることを可能とし、これらの課題に積極的な解を与えることができる技術である。

③ナノ技術の物性的意義

前述したように、1~数百nmという長さは、固体物理から見ても、少なくとも2つの意義を持つ。それは固体中の電子の平均自由行程およびドブロイ波長との比較である。ナノ技術の世界は、結晶中の平均自由行程のスケールと同程度である。平均自由行程とは、電子が結晶格子と衝突せずに走る長さの平均値であり、代表的な半導体であるSiでは約50nmである。これまでの固体やバルク中での電界によって加速される電子の輸送現象は、電子が結晶格子と衝突・散乱を繰り返し、それまでに加速されたエネルギーの一部を、結晶格子に与えることによって減速され、また再び電界によって加速され、結果として電界の方向に等速度で進むという衝突場モデルで考えられてきた。

この、物理的寸法が平均自由行程と同程度であるという事実は、電子は走行中に結晶格子と衝突しないか衝突する回数が少ないことを意味する。電子が走行中に結晶格子と衝突しない場（弾道モデル、バリステックモデル）での電子の輸送現象は、真空中の電子の運動との共通点が多く、真空管において考えられた現象と、それを用いた応用が再び投光されるであろう。さらに言うならば、散乱が有限であり、真空でも固体でもない「準(quasi)」な媒質は、我々に対して今までにない新しい現象とそれを応用した用途をもたらし可能性がある。

また、20nmほどである固体中の電子のドブロイ波長[1]は、考察の対象とする粒子数がきわめて多い場合の古典統計学と、対象とする粒子数が数えられる量子統計学との境の長さである。電子のエネルギーに関連して言うならば、運動エネルギーに関わる緩和時間と位置エネルギーに関わる緩和時間とでどちらが支配的になるかの境である。粒子数が少なくはないが非常に多くはない世界は、やはり前記した「準(quasi)」の世界である。この点に関しては、下記で挙げた参考文献[1]の12章に興味深く触れられている。

(1.2) 電磁波デバイスの構造と電気的特性

一般にデバイスは、その構造からして、Intrinsic/Extrinsic/Externalの3部分に分けて考えることができる(図1)。例えば、時間応答や周波数応答等のデバイス応答はそれら3部分の総合で決まる。

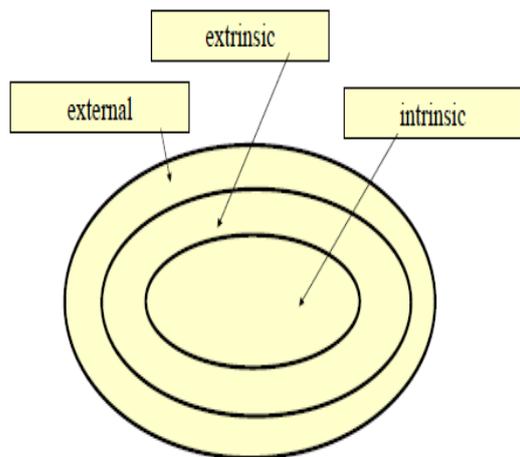


図1 デバイスの構造

Intrinsic は半導体能動部分に関わる材料・接合・構造・寸法等であり、デバイスの機能と動作性能に関わる最も内部にある要素である。これらの要素は固体物理学で論じられる。電磁波デバイスは、電磁波のエネルギーと電子のエネルギーの相互作用の様態によって、低域通過型と帯域通過型とに分類される。以下で議論する電磁波デバイスでは、この **Intrinsic** 部分にのみ注目することとする。

Extrinsic は **Intrinsic** の外側に位置する要素であり、電極の材料・構造・寸法である。電気的な等価回路では抵抗 (**R**)、インダクタンス (**L**)、およびキャパシタンス (**C**) で表

され、電気磁気学で論じることができる。電気的には、インダクタンスとキャパシタンスによって、必然的に帯域通過型フィルタ、または低域通過型フィルタが構成され、抵抗は主として損失になる。

External は、**Extrinsic** の外側に位置し、負荷との電気的な整合、すなわちデバイスの持つ最大有能電力の負荷への伝送に関わる。電気回路理論で論じることができる。**Extrinsic** と同様、電気的には、インダクタンスとキャパシタンスによって必然的に帯域通過型フィルタ、または低域通過型フィルタが構成され、抵抗は主として損失になる。

(1.3) 電磁波と電子とのエネルギー変換の様態

①低域通過型デバイス (マイクロ波デバイス)

電界効果トランジスタ、バイポーラトランジスタ等マイクロ波で用いるトランジスタでは、マイクロ波のエネルギーは、電界と磁界を通して半導体内部の電子の持つ運動エネルギーと相互作用を行う。その動作上限周波数は、電界によって加速された電子の能動領域における走行速度と能動領域の長さとの比で決まることから、走行時間デバイスとよばれる。走行時間デバイスでは、**Intrinsic** 部において、基本的にその動作周波数が上限周波数から直流にまで伸びている。従って、上限周波数を遮断周波数とする周波数低域通過特性を有する。上限周波数は、物理寸法に関わり、条件を同一に保ったままどこまで寸法を小さく (スケール) できるかによって決まる。

②帯域通過型デバイス (光デバイス)

これに対して、レーザ等の光周波数でのデバイスでは、光のエネルギーは、光子のエネルギーと半導体の中の電子の持つ位置エネルギーの差との相互作用を行う。光子のエネルギーと電子の位置エネルギー差との相互作用は、基本的に周波数選択性が強く、狭帯域な周波数帯域通過特性を持つ。帯域幅は位置エネルギーレベルのスペクトラムの広がりによって決まる。例えば光通信で用いる光周波数は約 200THz であり、比帯域が 0.1% としても、

200GHzの絶対周波数帯域幅がある。これまでのデータレート通信にはこの周波数帯域で十分であった。ここでは物理寸法のスケーリングの考えはない。スケーリングがあるとするれば、それは位置エネルギーに関してであり、スケーリングの下限は熱エネルギーとの比較で決まる。例えば光通信で用いる光周波数は約200THzであり、比帯域が0.1%としても、200GHzの絶対周波数帯域幅がある。これまでの高データレート通信にはこの周波数帯域で十分であった。

(1.4) 高速化と広帯域化の等価性

デバイスがどこまで高速のデジタル信号に応答するかは、デバイスの入力にどのようなデジタル信号が加えられるかに関係する。ベースバンド帯デジタル信号は、基本的に、直流から上限周波数までの平坦なスペクトラムを持つ周波数低域通過型のスペクトラムになる。従って、100Gb/sというベースバンドデジタル信号は、基本的には、直流から100GHzまでの平坦なスペクトラムを持つ。無論、直流部分を取り除いたスペクトラムを持つデジタル信号を作ることは可能である。搬送波周波数帯デジタル信号は、ベースバンド信号で搬送波を変調した周波数スペクトラムである。これは上記のベースバンドスペクトラムが搬送波を中心とした周波数に移動したスペクトラムになり、スペクトラムの帯域幅を等しくすることができる。従って、スペクトラムは周波数帯域通過型であり、直流は含まれない。

ベースバンド型デバイスにおける高速化とは、低域通過型デバイスの上限遮断周波数をどこまで高くできるか、すなわち広帯域化の問題である。また、搬送波周波数帯デバイスでは、ベースバンド信号の持つ周波数スペクトラムが搬送波周波数を中心としたところに同様な形で移動するだけなので、どこまで高速化できるかは、帯域通過型デバイスの通過帯域幅をどこまで広帯域化できるかと等価である。電磁波デバイスでは、電気回路として考えた場合には、「高速化」は、「広帯域化」と置き換えて読むことができる。さらに、高速化（時間応答）と広帯域化（周波数応答）とは、表現が異なるだけで意味するところは等価であり、フーリエ変換またはラプラス変換で数学的に一意的に結びつけられている。

(1.5) 帯域通過型デバイスと低域通過型デバイスの用途（周波数逡倍と周波数分周）

高い周波数において安定でかつ純度の高い周波数を得ようとする場合には、周波数逡倍と周波数分周の技術が必須である。低い周波数を周波数逡倍して行き、一方高い周波数を周波数分周して、中間点で手を結び、低い周波数で得ている周波数安定化情報（原子時計から得られている周波数と位相）を高い周波数に伝えることにより、高い周波数における周波数と位相の安定化を図る。何年か前までは、例えば160GHzという周波数は搬送波であり、160GHzという言葉はあっても、160Gb/sという概念はなかった。直列でビットレートが160Gb/sであると言うことは、同期網の中のデジタルハイアラーキーで位置づけるものであれば、基本的に、160GHzまでは標準時計によって同期がとれていることを意味している。今後はさらにTb/s、10Tb/s、さらにそれ以上の高速化の議論もされるであろう。

入力周波数 f で出力周波数 nf となる周波数逡倍は、非線形デバイスを通過型回路で用いる。その際、 f および nf の動作周波数だけで動作すればよい。すなわち動作周波数付近で狭帯域な帯域通過型でよく、利得は 1 以下でも良い。

入力周波数 f で出力周波数 f/n となる周波数分周の場合では、非線形デバイスには f を上限周波数とする低域通過型であることが求められる。また、周波数 f/n の帰還が必要で、かつ動作周波数での利得は 1 以上でなければならない。これは、高い周波数まで動作可能な低域通過型デバイスが重要であることを示唆している。

(2) 国際シンポジウムにおける技術動向の調査

(2.1) 調査技術分野

以上の議論をふまえて、光周波数に至る将来の超高速な通信を頭に描きつつ、マイクロ波周波数から光周波数における半導体デバイスの以下の課題（技術分野）に関して調査を行った。

- [I] 低域通過型デバイスの上限遮断周波数を高くすること
- [II] 帯域通過型デバイスの周波数帯域幅を広くすること
- [III] 帯域通過型デバイスの下限周波数を低くすること

調査を行った国際会議は、下記の国際会議の過去 2~3 年のプロシーディングである。
IEEE IEDM, OSA/CLEO/IQEC, OSA/OFC/NFOEC, ECOC, IEEE IMS, EuMC

[I] 低域通過型デバイスの上限遮断周波数を高くすること（マイクロ波デバイス）

半導体能動層の小型化を、ナノ技術を用いて積極的に行うことにより、動作上限周波数が大幅に上昇したデバイスに Si CMOS (Complementary Metal Oxide Semiconductor) がある。CMOS は、Si プロセス技術の進歩によって、ここ数年の間に 2 桁以上の高い上限周波数を達成した。高周波 CMOS の開発は、マイクロ波やミリ波における UWB (ウルトラワイドバンド) 通信、ミリ波近距離通信・自動車車載レーダ、工業利用の需要に支えられて、ミリ波を超えてサブミリ波、さらに、THz 領域にまで焦点が当てられて研究・開発が進められている。CMOS のこれほどまでの進化は、10 年前は考えられなかったであろう。

Si は GaAs を代表とする III-V 族化合物半導体と比較して、材料としては、電気的には決定的な欠点を持つ。しかし、Si は高度に成熟したプロセス技術、材料の得やすさ等が利点である。Si および GaAs における電子の移動度は、それぞれ、0.145、および 0.85 (m^2/Vs) である。さらに Si は、絶縁性が低いこと、降伏電圧の低いこと、高い出力電力は得られないこと、デバイスにしたときの寄生素子の多いこと、基板の損失が大きいこと等が、III-V 族化合物半導体と比較した欠点である。従って、Si は、一般的に III-V 族化合物半導体と比較して、高周波デバイスには向かないと考えられてきた。しかし、高度に完成されたプロセス技術による、集積度の大きさ、価格の低さ、歩留まりの良さ、ベースバンド IC と

の整合性の良さ等が Si の大きな利点である。先述の **Intrinsic** および **Extrinsic** にあたるナノ技術と **External** 領域の回路的工夫によって、上記の長所を保持したまま欠点を克服することができた。国際会議では非常に数多くの発表を見ることができる。ここでは **CMOS** の高周波化・高速化および高電力化に関する発表を紹介する。**CMOS** の高速化および大規模集積化は **NEDO** プロジェクトで重要課題として取り上げている。

①技術の展望[2][3]

将来の高速通信のために最初に必要なデバイスは、低雑音増幅器、無線送信機、発振器、周波数シンセサイザ等を対象とする低電力 (**LP: Low Power**) および汎用目的のデバイス (**GP: General Purpose**) のデバイスであろう。それは、単一のトランジスタの、例えば、遮断周波数 (f_t) が指標となる。図 2 は、90nm プロセスを用いた場合のゲート長に対する遮断周波数を示す[R1]。製造法に関わるデバイスの性能の良さは大体、ゲート長×遮断周波数 f_t (または電力利得 1 の周波数 f_{max}) で表され、この場合は 10,000 nmGHz である。さらに短プロセスを用いた場合にはこの値より大きくなるであろう。

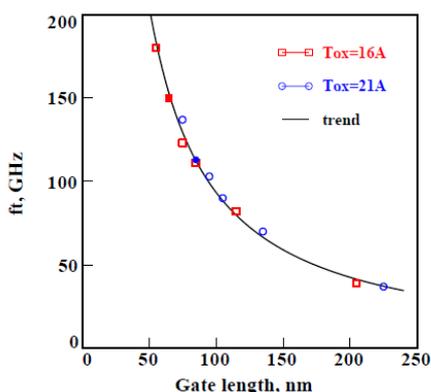


図 2 90nm プロセスでの LP (Low power) および GP (General purpose) CMOS デバイスのゲート長に対する遮断周波数 f_t [2]

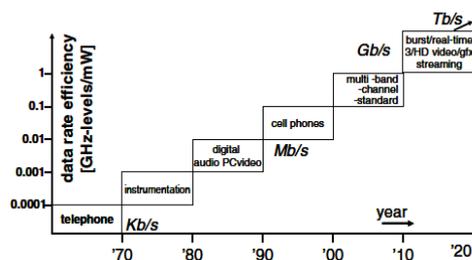


図 3 アナログーデジタルインタフェースにおける電力効率 (データレート@100mW) の進歩とそれに対応する適用分野[2]

需要側として、どこまでの高速化・高周波化が必要であるかは、処理されて出力されるデータレートを最大にすること、および、単位電力あたり出力されるビット数を最大にすることを考慮する必要がある。図 3 は、種々の用途に関わるアナログーデジタル変換機能におけるデータレートの増加と電力効率の進歩を年代に対して示したものである[R2]。1960 年代から、より高速な用途によってデータレートが増加していること、電力効率は、10 年ごとに 10 倍になっていることを示している。現在は 100 Gb/s 程度に至っており、今後は Tb/s に至るべく変化を続けるであろう。

サブミリメートル波、THz 波は、ともにマイクロ波周波数と光周波数の間にある。この周波数におけるデバイスは、上記で述べた低域通過型デバイスおよび帯域通過型デバイスの

双方からの延長技術として実現可能なデバイスである。この周波数におけるデバイスは、標準周波数で同期されたマイクロ波周波数と光周波数との間の橋渡しをする周波数帯であるという意味ばかりでなく、化学物質のスペクトラム分析、イメージング/センシング、電波天文、バイオ技術、短距離レーダ、宇宙での応用、通信一般等、独自の広い用途がある。この周波数帯のデバイス・装置は、以前は、集積度の低さや価格、大きさから、あまり一般的な技術ではなかった。CMOS の最近の進歩は、CMOS の持つ高集積能力と価格の低廉性によって、200GHz 以上で動作する実用的な機器の実現性を約束するものである。

CMOS 技術では、スケーリングを用いることによって上限周波数を議論することができる。2006 International Roadmap for Semiconductor (ITRS)[R3]によれば、2013 年までに、 f_{max} (最大動作周波数=電力利得が 1 になる周波数) 650GHz の NMOS の実現が予測されている。これが実現されれば、300~350GHz における増幅器や発振器が実現できる。最近、65nm プロセス技術によるバルクトランジスタで $f_{max}=420\text{GHz}$ (ゲート長 f_{max} 積=27,000) が得られた (2006 年) [R4]。また、45nm プロセス技術による SOI トランジスタで $f_T=450\text{GHz}$ (ゲート長 f_T 積=17,000) が得られた (2007 年) [R5]。これらは上記の ITRS の実用レベルでの実現を示唆するものである。図 4 および図 5 は、それぞれ 45 nm CMOS を用いたプッシュプッシュ電圧制御発振器 (VCO) および得られた出力スペクトラムを示す[R6]。出力スペクトラムの測定は光技術を用いている。なお、現在、電子的プローブは市販されていない。測定された出力電力は-49dBm であり、出力電力レベルはまだ低い、周波数は、半導体トランジスタで生成されたものとしては最も高い。

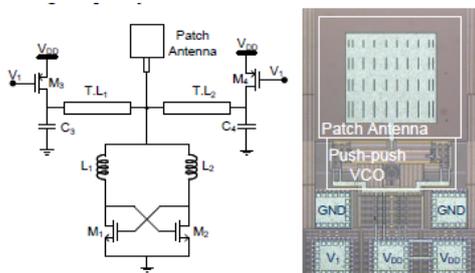


図 4 45nm CMOS による 410 GHz プッシュプッシュ VCO(電圧制御発振器)の回路構成と写真[3]

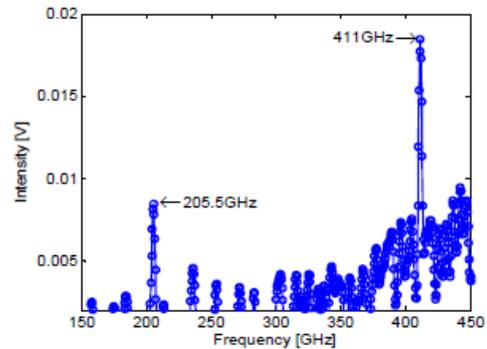


図 5 410 GHz プッシュプッシュ VCO(電圧制御発振器)の出力スペクトラム[3]

②電力増幅器[4]-[8]

通信、計測、工業用、医用、短距離レーダなど 20GHz 以上の周波数、またはミリ波の多方面にわたる利用が検討されていて、それに用いる安価な送信電力増幅器が求められている。Si の逆耐圧が低いこと、およびトランジスタ単体の寸法が小さくなって相対的に耐電力が小さくなったことを克服するために、回路的な工夫によって高電力を達成している。回路的な工夫とは、これまでの手法と同じく、トランジスタを分布構成にすること、トランジスタを直列に接続して耐圧を大きくすること(スタック、カスコード)、トランジスタ

を並列にして電力合成を行うこと、増幅器を複数段にすること（ブースティング）等である。

図6は0.18 μm 技術による、24GHz帯、約100mW出力の増幅器である[4]。これは2段カスコード接続の増幅器が2段カスケード接続されている。表1は文献[4]の中で紹介されている同様の周波数帯の電力増幅器である。図7は、0.13 μm プロセス技術による75-95GHzにおける2段カスコードおよび電力整合回路による電力増幅器の出力特性を示す[5]。また、表2は文献[5]の中で紹介されている同様の周波数帯の電力増幅器である。図8は、4段スタック1段増幅器を示す[7]。0.28 μm SOI CMOSを用いて1.9GHzで2W(=33dBm)が得られた。

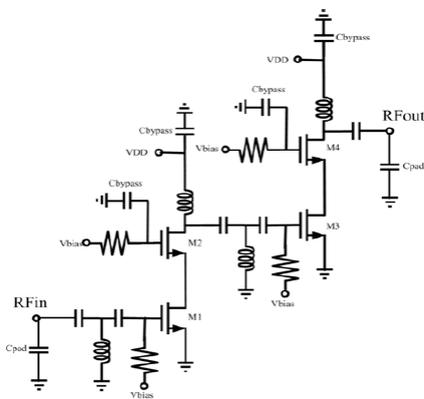


図6 24 GHz 電力増幅器の構成[4]

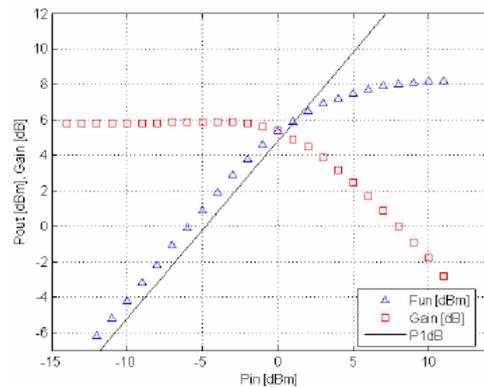


図7 77GHzにおける入出力特性の測定値[5]

表1 24 GHz 帯電力増幅器の現状[4]

Reference	Process	Note	Operation Frequency (GHz)	Gain (dB)	P _{sat} (dBm)	PAE (%)	Chip Size (mm ²)
This work (DNW = 3.6V)	0.18- μm CMOS	2-stage cascode	24	18.8	19.1	15.6	0.325
This work (DNW = 0V)	0.18- μm CMOS	2-stage cascode	24	15.4	17.8	10.5	0.325
[12]	0.18- μm CMOS	2-stage cascode	24	7	14.5	5~6	1.26
[16]	0.18- μm CMOS	3-stage cascode	27	17	14	NR	2.04
[16]	0.18- μm CMOS	3-stage cascode	40	7	10.4	NR	2.04
[17]	0.13- μm CMOS	4-stage Class-E	18	30	10.9	23.5	0.782
[17]	0.13- μm CMOS	4-stage Class-E	20	26	10.2	20.5	0.782
[18]	0.13- μm CMOS	Off-chip matching	17	11.5	17.8	15.6	0.8
[18]	0.13- μm CMOS	On-chip matching	17	14.5	17.1	9.3	0.9
[19]	150 GHz SiGe HBT	1-stage cascode	24	12	20@1dB	14@1dB	1.02
[20]	80 GHz SiGe HBT	3-stage balanced	24	18	12	4.5	NR

表2 40-70 GHzにおける増幅器の現状[5]

PA Technology	f [GHz]	G [dB]	P _{sat} [dBm]	P _{1dB} [dBm]	PAE [%]	FoM [6]
84 GHz f _{max} 0.18- μm CMOS [9]	40	7	10.4	-	2.9	2.6
130 GHz f _{max} 0.130- μm [3]	60	12	-	2.0	-	-
200 GHz f _{max} 90nm CMOS [4]	60	5.2	9.3	6.4	7.4	7.5
200 GHz f _{max} 90-nm CMOS [7]	60	8	10.6	8.2	-	-
200 GHz f _{max} 90-nm CMOS [7]	77	9	6.3	4.7	-	-
130 GHz f _{max} 0.130- μm [10]	60	13.5	7.8	7.0	3.0	15.2
130 GHz f _{max} 0.130- μm (this work)	77	6	8.1	6.3	0.5	2.1

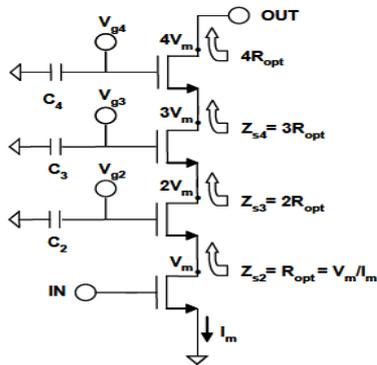


図8 4段スタック CMOSFET 電力増幅器[7]

③広帯域用途[9]-[15]

UWB 周波数帯 (3.1-6.1GHz)、開放されたミリ波帯 (60GHz 帯、70GHz 帯) での広帯域増幅器および送受信フロントエンドの試作がなされている。マイクロ波帯での LP、GP では、Si デバイスにおける欠点は既に克服されて、実用レベルにある。帯域を広くする技術は、用途に応じて、分布型、抵抗性帰還型、LC タンクを用いるもの (ピーキング) 等が使分けられている。

④化合物半導体デバイスとのヘテロ集積化

Si デバイスと化合物半導体デバイス、さらには光デバイスとの集積を行い、それぞれの素子の利点と、近傍におくことによる電気的な利点とを得ようとする試みがなされている。図 9 は、SOLES (Silicon-on-Lattice Engineered Substrate) 基盤の上に直接集積を行う構造図である[16]。図 10 はヘテロ集積の概念を示す。これらは、COSMOS DARPA (Compound Semiconductor Materials on Silicon Defense Advanced Research Project Agency) プログラムとして開発が進められ、InP HBT と CMOS の集積を目標としている[17]。

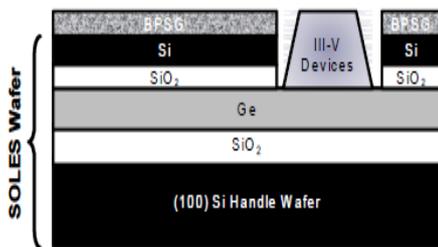


図9 SOLES の上に集積した CMOS と III-V 族デバイス[16]

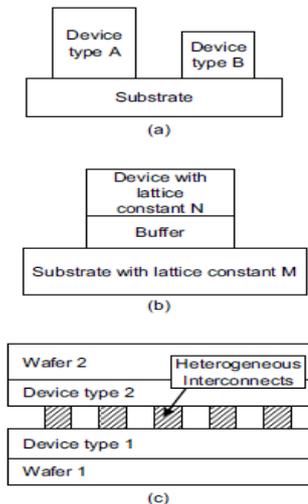


図10 現在開発が進められているヘテロ集積技術。(a)選択エピタキシー、(b)メタモルフィック成長、(c)ウェーハレベルでのパッケージ[17]

【II】帯域通過型デバイスの周波数帯域幅を広くすることおよび【III】帯域通過型デバイスの下限周波数を低くすること（光デバイス）

光周波数における信号発生器（発振器）や増幅器の課題の一つは、高速度のベースバンド信号に対応することである。上で述べた「高速」と「広帯域」との等価性に従えば、広帯域な周波数帯域を持つことである。従って、上記で述べた Intrinsic および Extrinsic の考えをもって議論するならば、Intrinsic 部分は広い周波数帯域を有していて、デバイスとしての時間応答（周波数応答）は Extrinsic を用いて自由に設計できることが望ましい。位置エネルギー遷移型デバイスでは、位置エネルギーの線幅（広がり）が狭く、相対周波数帯域としては接合通過型（運動エネルギー型）デバイスと比較して極端に狭い。通信に用いる光は周波数 200THz（波長は 1.5 μ m）程度であり、相対帯域が 0.1%であっても絶対帯域は 200GHz あり、これまではそれで十分であった。しかし、最近インターネットの利用によって、通信容量の爆発的な需要が生じて、160Gb/s 以上、おそらくは~Tb/s のベースバンド信号が議論されている。位置エネルギー遷移型デバイスである半導体レーザーの世界でも、さらなる高速化（広帯域化）が求められている。

さらなる高速化に対して、量子井戸（Quantum well）の中に生ずるサブバンド間遷移を利用したデバイスが注目されている。量子井戸に生ずるサブバンドを図 11 に示す。井戸の幅を変化させることにより種々のサブバンドが得られることを示している。サブバンド間遷移ではキャリアの緩和時間がきわめて短いという特徴があり、高速化に対する有力な手段であると考えられている。この分野の研究は、我が国においても盛んで、国際シンポジウムにおいても多くの発表が行われている。NEDO プロジェクトの中でも中心技術の 1 つとして取り上げられている。以下に、我が国からの発表も含めて、いくつかの発表の概略を示す。

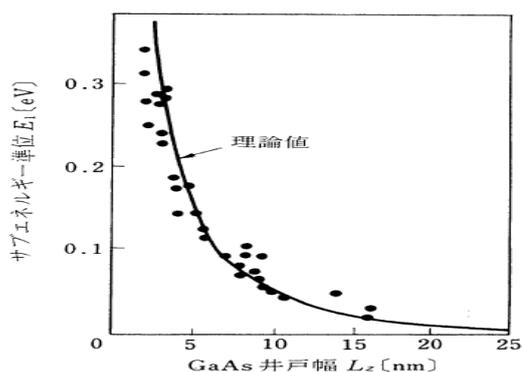


図 11 GaAs-AlAs ヘテロ接合で形成される量子井戸幅(GaAs の厚さ) L_z とサブエネルギー準位 E_1 ($n=1$ の第 1 レベル) の理論値と実測値 (両者はよく一致している)。高位の準位は、第 1 レベルの 4 倍 ($n=2$)、9 倍 ($n=3$) 等になる[1]。

①量子井戸のサブバンド間遷移を用いた線形・非線形光処理 [18]-[24]

量子井戸のサブバンド間遷移を利用することにより、数 100Gb/s の速度の超高速全光変調器やスイッチが可能であると考えられる。これらは、全部が光技術での信号処理が可能で、次世代の光ファイバ通信技術の基盤技術と位置づけられる。

量子井戸の中のサブバンドは以下のような特徴を持つ。利点として、①大きな伝導帯オフ

セットを持つこと、②キャリアの緩和時間がきわめて短いこと、③光の非線形性が大きいこと、④モノリシック集積化に適していることがある。しかし、一般的に駆動電力が比較的に大きいことが欠点となっている。

量子井戸の材質と構造として、 $(1.8\text{nm})\text{GaN}/(4\text{nm})\text{AlN}$ 量子井戸の 30 周期を持つ導波路を作成し、 $1.55\mu\text{m}$ 付近で強い吸収が得られた。図 12 は、長さ 1mm 、幅 $3\mu\text{m}$ の導波路における実験結果を示す。制御光パルスおよび信号光はどちらも TM 偏光であり、制御パルスのエネルギーを変化させたときの信号光の透過電力をプロットしたものである（図 12a）。導波路の中での TM 偏光の損失は制御パルスによって飽和するため、制御パルスに対応した出力波形が得られる。制御パルスのエネルギーが大きければ、十分な飽和が得られ、制御パルスにより忠実な波形が得られる。また、図 12b は制御パルスエネルギーに対する変調の深さを示す。これまでのデータと比較して、より低い制御パルスエネルギーが実現された[18]。

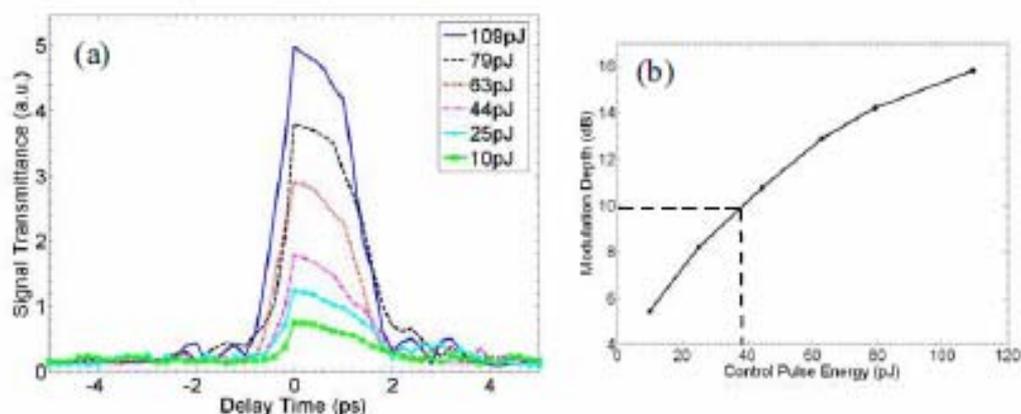


図 12 (a) $3\mu\text{m}$ 幅 1mm 長の導波路を通したときの透過信号電力 (任意単位)。横軸は、制御パルスに対する遅延時間。パラメータは制御パルスのエネルギー。(b) パルスエネルギーに対する変調深さ [18]

一方、量子井戸の中のサブバンド間遷移 (ISBT: Intersubband transitions) においては、TM (Transverse Magnetic) 偏光はサブバンド間遷移によって強い吸収を受けるのに対して、TE 偏光は吸収を受けないことが知られている。この現象に関して、TM 偏光の吸収によって半導体導波路の屈折率が変化して、それによって TE 偏光は、損失のない位相変調 (XPM: Cross-phase modulation) を受ける事実が発見された。この XPM をマッハツェンダ干渉計 (MZI: Mach-Zehnder Interferometer) に適用すること (MZI-ISBT) により超高速多重変換器を実現した。図 13 は、 $\text{InGaAs}/\text{InAlAs}/\text{AlAsSb}$ の 2 重井戸の構成による導波路の構造と、TM 制御パルスによる屈折率の変化を示す。この屈折率の変化によって位相変調が可能になる[19]。図 14 は、MZI-ISBT による 160Gb/s の 40Gb/s への多重分離回路の構成 (a) と制御電力の減衰 (b 左)、および、CW 信号の位相シフト (b 右) を示す[22]。

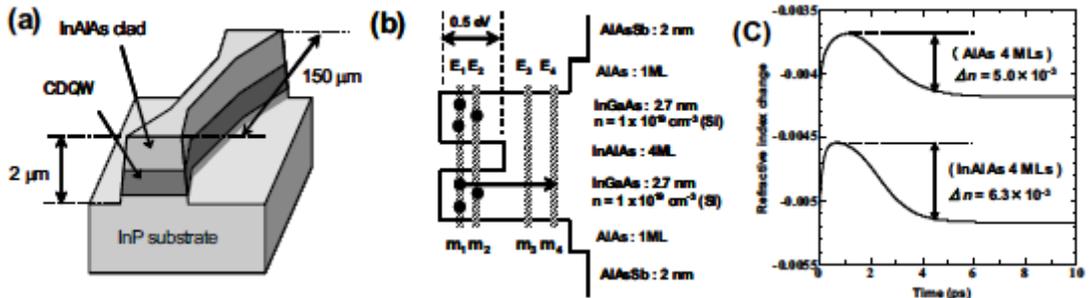


図 13 (a) 2重井戸の構成による導波路の構造(立体図) (b) InGaAs/InAlAs/AlAsSb 2重井戸の構成とエネルギーバンド図 (c)TM ポンプパルスに対する屈折率の変化(計算値)[19]

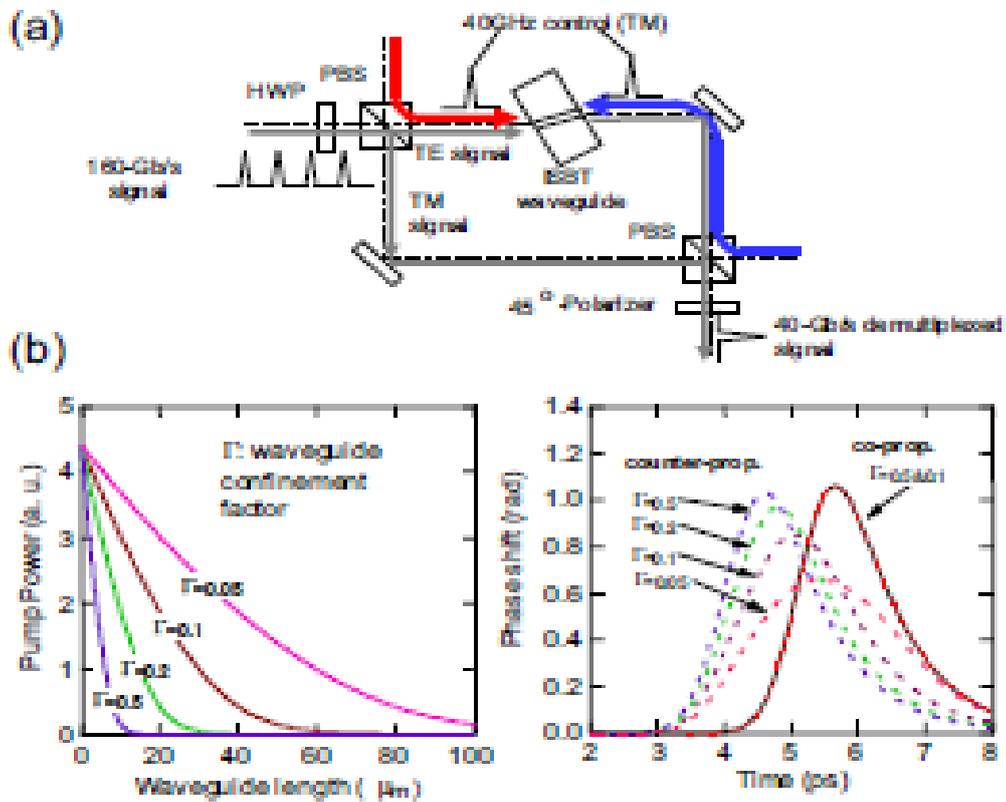


図 14 (a) : マッシュエンダ干渉計-サブバンド間遷移スイッチの構成 (b 左) : ポンプ電力の減衰 (シミュレーション) (b 右) : CW プロブ信号の位相シフト[22]

また、量子井戸は、材料と構造・寸法（周期）を選定することにより、サブバンド間のエネルギーギャップを変化させることができ、これにより、近赤外～遠赤外、THz の電磁波を発生することができる。周波数の絶対値で言うならば、ベースバンドから上に伸びてきた周波数と近づいている。なお、周波数帯域として上から下に手を結んでいるというわ

けではない。サブバンド間遷移を用いた THz 発振レーザは、THz を用いた計測、または宇宙空間での使用等が意図されており、周波数が光通信に用いる周波数と比較して 1 桁以上低いという点から、発振器としての同調性、周波数の広がり、位置エネルギーの線や輸送現象の種々の要因の時間など種々の要因の広がりから議論されている[23][24]。これらの広がり、発振器として、負の要因と考へてられているようであるが、運動エネルギー型デバイスのように、intrinsic 部は広い利得周波数帯域幅(ロッキングレンジ)を持ち、それを extrinsic 部で制御するための、または、外部から同期をとるための、正の要因と考へることができるであろう。図 15 はキャリアの輸送現象にモンテカルロ法を適用して計算したサブバンド間遷移レーザ(量子カスケードレーザ)の周波数に対する利得を示す。比帯域は 20%程度である[24]。

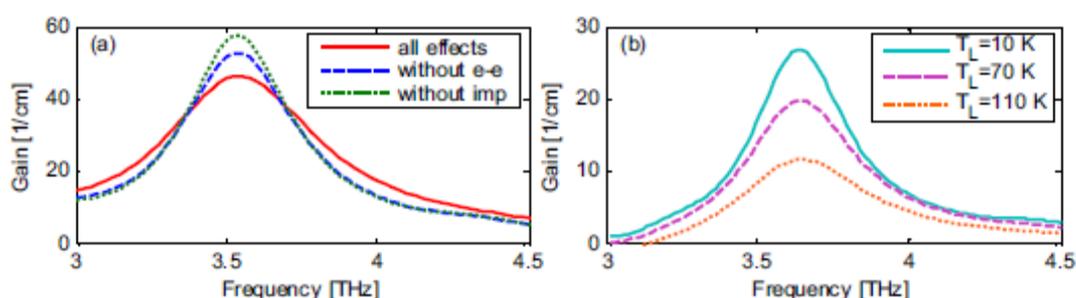


図 15 3.5 THz 帯サブバンド間遷移レーザの利得。(a)種々の散乱効果を考慮した場合の利得。(b)異なる格子温度に対する利得[24]

②量子ドットを用いた線形・非線形光処理

さらに高速な線形・非線形光処理が可能な技術として量子ドットデバイスの検討が行われている。量子ドットは、電子を 3 次元方向に閉じこめた構造を持ち、その閉じこめ効果によってさらに優れた動作性能を持つことが期待されている。量子ドットレーザは、量子井戸レーザと比較して、より大きな増幅器帯域幅・出力、変調速度等を有する。

光技術に関する国際会議には我が国を含めて、非常に多くの論文が発表されていて、その適用分野も多岐にわたっている。NEDO プロジェクトでも重要技術の一つとして研究・開発を進めている。この技術に関しては、紙面を改めて紹介をしたいと考えている。今後、動的な物理現象を、電気磁気学および電気回路理論と結びつけた議論がなされれば、デバイスの機能・動作性能から見た特徴付けが可能になる。

(3) おわりに—更なる技術の発展を期待して

ここでは触れなかったが、化合物半導体においても、ナノ技術の適用によって新たな進歩が得られている。また、より低い周波数 (THz 帯) でレーザ発振が可能なナローバンドギャップ半導体の議論もなされている。

将来の超高速・超大容量光通信を頭に描いた、今後のいくつかの課題・目標は、①マイクロ波低域通過型デバイスと光周波数帯域通過型デバイスの周波数の連結はどこの周波数

で可能か、②どのくらい高い周波数まで接合通過型デバイスのスケーリングが可能か、③光周波数での帯域通過型デバイスの広帯域化（高速化）はどこまで可能か、さらには、④光周波数までを標準時計で同期ができるか、ということであろう。

さらに、コリジョン場とバリスティック場を連続的に接続する準バリスティック場での電子の輸送現象と、それを扱う統計力学とは、平均自由行程およびドブロイ波長の付近にあるナノ技術に対して、さらなる方向性を与えるものである。最近の国際会議でも、「RF ナノデバイス」、「(準)バリスティックナノデバイス」、「RF NEMS」、「CMOS テラヘルツエレクトロニクス」といった、ナノ技術と RF(Radio Frequency)デバイスとを結びつけるテーマが話題になっている。これらは明らかに運動エネルギー型のデバイスを意図している。

文献

- [1] 高橋清、「半導体工学（第2版）-半導体物理の基礎-」、2003年2月、森北出版
- [2] Maarten Vertregt, "The analog challenge of nanometer CMOS," IEEE IEDM2006, Plenary Session 1.2
- [3] K. O. Kenneth, et al., "Sub-Millimeter Wave Signal Generation and Detection in CMOS," IEEE International Microwave Symposium (IMS), IMS 2009, pp.185-188
- [R1] L. F. Tiemeijer, et. al., "Record RF performance of standard 90 nm CMOS technology," 2004 IEDM Technical Digest, pp.441-444
- [R2] R. Brederlow, et. al., "A mixed-signal Design Roadmap," IEEE Design-Test-of-Computer(USA), Vol.18, No. 6, pp.34-46, 2006
- [R3] 2006 International Roadmap for Semiconductors, SIA, San Jose, CA
- [R4] I. Post, et. al., "A 65 nm CMOS SOC Technology Featuring Strained Silicon Transistors for RF Applications," 2006 IEDM, Late News, December 2006
- [R5] S. Lee, "Record RF Performance of 45-nm SOI CMOS Technology," 2007 IEDM, pp.255-258, Washington D. C., December 2007
- [R6] E. Y. Seok, et. al., "410-GHz CMOS Push-push Oscillator with a Patch Antenna," 2008 ISSCC, pp.472-473, February 2008, San Francisco, CA
- [4] Jing-Lin Kou, et. al., "A 19.1-dBm Fully Integrated 24 GHz Power Amplifier Using 0.18-um CMOS Technology," 2008 EuMA, pp.1425-1428, October 2008
- [5] B. Wicks, et. al., "A 75-95 GHz Wideband CMOS Power Amplifier," 2008 EuMA, pp.1421-1424, October 2008
- [6] J. Lee, et. al., "A 68-83 GHz Power Amplifier in 90 nm CMOS," IEEE IMS 2009, pp.437-440
- [7] S. Pornpromlikit, et. al., "A 33-dBm 1.9-GHz Silicon-on-Insulator CMOS Stacked-FET Power Amplifier," IEEE IMS 2009, pp.533-536

- [8] D. Dawn, et. al., "60GHz CMOS Power Amplifier with 20-dB-Gain and 12 dBm Psat," IEEE IMS 2009, pp. 537-540
- [9] Heng-Ming Hsu, "Design of Broadband CMOS Amplifier Using Bandwidth-Compensation Technique," 2008 EuMA, pp.171-174, October 2008
- [10] H.-W. Chung, et. al., "A 6-10-GHz CMOS Power Amplifier with an Inter-stage Wideband Impedance Transformer for UWB Transmitter," 2008 EuMA, pp.305-308
- [11] E. Juntunen, et. al., "A 33 pJ/bit 90 nm CMOS UWB Single-Chip Transceiver with Embedded Multi-Gigabit Modem," IEEE IMS 2009, pp.1-4
- [12] S. P. Voinigescu, et. al., "CMOS Receivers in the 100-140 GHz Range," IEEE IMS 2009, pp.193-196
- [13] M. Kaerkkainen, et. al., "60-GHz Receiver and Transmitter Front-Ends in 65-nm CMOS," IEEE IMS 2009, pp577-580
- [14] Bo-Jr Huang, et. al., "A Miniature Q-band CMOS LNA with Triple-cascode Topology," IEEE IMS, 2009, pp.677-680
- [15] B. Cetinoneri, et. al., "A Miniaturized DC-70 GHz SP4T Switch in 0.13-um CMOS," IEEE IMS 2009, pp. 1093-1096
- [16] T. E. Kazior, et. al., "A High Performance Differential Amplifier Through the Direct Monolithic Integration of InP HBT and Si CMOS on Silicon Substrate," IEEE IMS 2009, pp.1113-1116
- [17] A. Gutierrez-Aitken, et. al., "Advanced Heterogeneous Integration of InP HBT and CMOS Si Technologies for High Performance Mixed Signal Applications," IEEE IMS 2009, pp.1109-1112
- [18] Yan Li, et. al. "Intersubband Nonlinear Optical Processes in GaN/AlN Quantum-Well Waveguide", OSA/CLEO/QELS 2008, CTuH3
- [19] M. Nagase, et. al., "Improvement of XPM Efficiency in InGaAs/AlAsSb Coupled Quantum Wells Using InAlAs Coupling Barrier for Intersubband Transition Optical Switch," OFC/NFOEC 2008, JThA42
- [20] G. W. Cong, et. al., "Broadband and Enhanced Cross-phase Modulation in InGaAs/AlAsSb Quantum Well Waveguide," ECOC 2008, Th.1.C.3
- [21] R. Akimoto, et. al., "XPM-based Wavelength Conversion at 80 Gb/s Using Intersubband Transition in InGaAs/AlGaAs/AlAsSb Coupled Double Quantum Well," 2009 OSA/CLEO/IQEC 2009, CFR3
- [22] R. Akimoto, et. al., "All Optical Demultiplexing from 160 to 40-Gb/s Utilizing InGaAs/AlAsSb Quantum Well Intersubband Transition Switch," ECOC 2008 P.2.03
- [23] J. B. Khurgin, et. al., "Interface Roughness Broadening in Intersubband Lasers: Homogeneous or Not?"
- [24] C. Jirauschek, et. al., "Monte-Carlo-Based Gain Analysis for THz Quantum Cascade Lasers," 2009 OSA/CLEO/IQEC 2009, JThE30

【電子・情報通信技術特集】

数層グラフェンの昇華で連結ナノ構造の形成と自己被覆を発見（米国）

ペンシルベニア大学、サンディア国立研究所およびライス大学の技術者達は、数層グラフェン(few-layer grapheme)のシートを電流を用いて加熱し昇華させるという、簡易な集積化プロセスによって、グラフェン基板上で、相互結合したカーボンナノ構造が形成されることを実証した。この発見は、最終的にカーボンベースの集積デバイスを構築するための新しいパラダイムをもたらす可能性がある。

曲線状のナノ構造（カーボンナノチューブやフラーレンなど）は特別な性質を持っている。しかし、合成後は、ピックアップやマニピュレーション（操作）、デバイスへの集積が極めて難しい。ペンシルベニア大学の材料科学者 Ju Li とサンディア国立研究所の科学者 Jian Yu Huang は、グラフェンに直接結合した曲線状のナノ構造を形成するという、新しい発想を考え付いた。これは、極薄の二次元シートであるグラフェンが、開いたエッジが切断された後には容易に屈曲し、別の開いたエッジと永久的に融合できるという事実を利用している。

電子顕微鏡内で行われた今回の実験において、「ナイフ」と「溶接トーチ」として使用されたのは、ナノファクトリーの走査プローブから生じる電流であった。この電流により、最大で 2,000℃の熱が生じた。数層グラフェンに電流を用いた際、その場観察(in situ)^{注1}で以下のものが形成された：①相互結合した多数の曲線状のカーボンナノ構造（例えば、「フラクショナルなナノチューブ」のようなグラフェンの二層エッジなど）、②「アンチ量子ドット(anti quantum-dots)」に相当する、グラフェン上の二層エッジの環(ring)、③グラフェンの複数層に結合している、ナノチューブの二層エッジの集積。



グラフェン基板上で、相互連結したカーボンナノ構造が形成される様子を示した電子顕微鏡写真。将来の電子デバイス作製に利用できる可能性がある。

(Copyright © ペンシルベニア大学)

注1 イン・シツ、イン・シチュともいう。原位置で、あるがままの状態で、現場での意。

驚くべきことに、昇華中に形成されたグラフェンのエッジ部分の99%以上が、平面的な単層ではなく、曲線状の二層エッジとなったことを研究者達は観察した。このことは、高温下でのグラフェンの安定したエッジが、二層エッジであることを示している。また、これは対称性を考慮しエネルギー計算を基にした予測とも一致している。さらに理論上では、これらの二層エッジ、すなわち「フラクショナルなナノチューブ」が、それ自身で新しい性質を持っているとの予測もなされており、デバイスへの利用法が見つかる可能性がある。

今回の研究は、2009年6月23日号の米国科学アカデミー紀要(Proceedings of the National Academy of Sciences)^{注2}に発表された。これらのナノ構造の製造については、関連するウェブサイトを参照されたい^{注3}。

LiとHuangは、電流の熱と高解像度の透過型電子顕微鏡を用いて、これらの相互結合したカーボンナノ構造が形成されるのを観察した。この電流はグラフェン層を通過した後、結晶の品質と、グラフェンの表面清浄度を改善する。どちらもデバイス製造には重要である。

数層グラフェン(例:10枚積層など)の昇華は、単層グラフェンの昇華よりも長所がある。数層グラフェンの場合は、導電性があり拡張した最外層(1~2枚)のグラフェンシート上でナノ構造が形成されるとともに、層が自然に融合する。

加熱の間、平面的なグラフェンシートと、自己で被覆するナノ構造(二層エッジとナノチューブなど)の双方が、デバイスへの利用にとって重要な独特の電子物性を持っている。これまでエンジニアにとって最大の障壁は、カーボンの性質を最大限に引き出すために、構造のコントロールと、これらのナノ構造の集積化を行うことであった。自己集積化する新しいカーボンナノ構造の発見によってこれらの障壁が克服され、グラフェン系電子デバイスの新たな手法がもたらされる可能性がある。

研究者達は、ジュール加熱を用いて多層グラフェンの昇華を誘導した。多層グラフェンのエッジ部分の炭素原子を、気相に移動させるために熱力学的に好適な条件下においた。固体で残ったグラフェンには新たなエッジが露出する。残ったグラフェンのエッジ部分は屈曲し、多くの場合、結合して二層エッジを形成する。研究者達はこの反応を、自然の原動力が原因だと考えている。つまり、増加した曲げエネルギー(bending energy)が費やされて、単層グラフェンの開いたエッジにおけるダングリングボンド^{注4}(キャピラリーエネルギー(capillary energy))が低減されるためと考えられる。

注2 PNAS2009年6月23日号:「In situ observation of graphene sublimation and multi-layer edge reconstructions」<http://www.pnas.org/content/early/2009/06/10/0905193106.full.pdf+html>
<http://www.pnas.org/content/early/2009/06/10/0905193106.abstract>

注3 <http://www.youtube.com/user/MaterialsTheory>

注4 dangling bond: 原子における未結合手。

「今回の研究は、拡張して導電性がある平面的なグラフェン上に、曲線状のナノ構造を直接作製して相互結合させられることを実証した」とペンシルベニア大学の工学・応用科学部、材料工学学科の Li 准教授は話す。「その上、この事実は、複数枚のグラフェンシートを意図的に相互結合させられることを実証している。さらに、「配管」のクオリティは、これまでにカーボンナノチューブとの電気接続に用いられてきたいかなるものよりも、ずば抜けて高い。私達は現在、グラフェンの二層エッジ、二層エッジの環、およびナノチューブの二層エッジ連結に関する基本的性質を調査している。」

この研究は以下の研究者により実施された:ペンシルベニア大学の Li および Liang Qi、サンディア国立研究所ナノテク総合センターの Jian Yu Huang および Ping Lu、ライス大学機械工学・材質科学学科の Feng Ding および Boris I. Yakobson である。また、以下の機関から支援を受けている:国立科学財団(National Science Foundation)、空軍科学研究所(AFOSR)、ホンダ・リサーチ・インスティテュート、米国エネルギー省(DOE)、および海軍研究事務所(ONR)。

編集: NEDO 総務企画部、原訳: 大釜 みどり

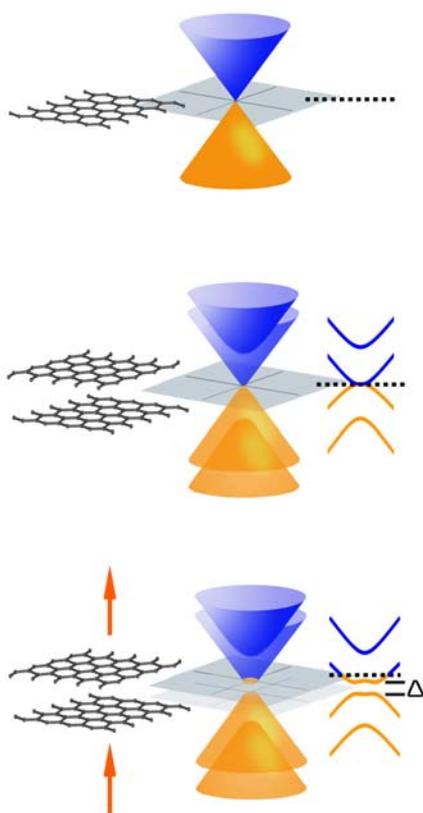
出典: <http://www.upenn.edu/pennnews/article.php?id=1666>

(Copyright © University of Pennsylvania, All rights reserved. Used with Permission.)

【電子・情報通信技術】

二層グラフェンでバンドギャップ 0~250meV の制御に成功 (米国)
 ナノエレクトロニクスとナノフォトニクスに新たな道が開かれる

グラフェンの電気特性の一つに、電子の移動度が高い（光速に近い）ことがある。しかし、バンドギャップがなければ、グラフェンを用いたエレクトロニクスやフォトニクスは実現できない。ある研究者達が、二層グラフェンのバンドギャップを作り出して、0meVから赤外光領域まで正確に調節することに成功した。



単層グラフェン（上の図）の最も変わった性質の一つは、円錐形の伝導帯と価電子帯がポイントで接することである。バンドギャップはない。

対照的な二層グラフェン（中央の図）にも、バンドギャップはない。

二層構造（下の図）は、電界（図の矢印）によって非対称となり、バンドギャップ (Δ) が作られる。このバンドギャップは選択して調節できる。

（出所：バークレー研究所）

グラフェンは炭素が二次元結晶を形成したものである。グラフェンが持つ、極端に高い電子の移動度やその他の独自の特性は、ナノスケールのエレクトロニクスとフォトニクスへの利用に大変有望である。しかし問題がある。それは、グラフェンにはバンドギャップがないことである。

「グラフェンをエレクトロニクスに使用する上で、バンドギャップがないことは大きな制約となる」と、米国エネルギー省(DOE)のローレンス・バークレー国立研究所材料科学部門の Feng Wang は話す。「たとえば、グラフェンを用いて電界効果トランジスタ(FET:

field-effect transistor)の形成は行えても、バンドギャップがないためオフにできない。しかし、もしグラフェンでバンドギャップを作り出すことができれば、より質の良いトランジスタを作製できるはずである。」

カリフォルニア大学バークレー校の物理学部准教授でもある Wang はまさにこれを成功させた。Wang と彼の同僚は二層グラフェン中にバンドギャップを作り出し、0～250meV(0.25eV)の間で正確に制御することができた。

さらに、彼らの実験は室温で実施されており、デバイスの冷却は必要ない。今回のブレークスルーによって可能となる用途には、新しいタイプのナノトランジスタや、そのバンドギャップの狭さから、赤外光領域のナノ LED もしくはナノスケール光学デバイスが見込まれる。

同研究者達は科学雑誌 *Nature* の 6 月 11 月号で今回の研究を発表している。

二層グラフェンを用いたトランジスタの作製

単層グラフェン（炭素原子が「六角形格子」構成で配列）と同じく、二層グラフェン（一つのグラフェン層の上にもう片方の層が乗っている構成）もバンドギャップがゼロであり、金属のように振舞う。しかし、二つの層の鏡面のような対称性が攪乱されれば、バンドギャップが生じる。バンドギャップが生じると、二層グラフェンは半導体のように振舞う。

これまでも 2006 年に、バークレー研究所の放射光施設(ALS: Advanced Light Source)の研究者達が、二層グラフェンでバンドギャップを観察している。この二層グラフェンは、片方の層が、金属原子の吸着によって化学ドーピング^{注1}された。しかしこのような化学的ドーピングは制御が行えず、デバイスへの利用には適応できない。

「二層グラフェンのバンドギャップを作ること、特にその制御を行うことは、壮大な目標であった」と Wang は話す。「残念ながら、化学ドーピングで制御を行うのは困難である。」

次に研究者達は、基板を化学的にドーピングするかわりに電氣的にドーピングすることによって、二層グラフェンのバンドギャップ調節を試みた。これには、垂直に印加された、連続的に制御できる電界を用いた。しかしこのような電界が一つのゲート（電極）に印加される場合は、1 ケルビン（絶対零度近く）を下回る温度でのみ、二層グラフェンが絶縁

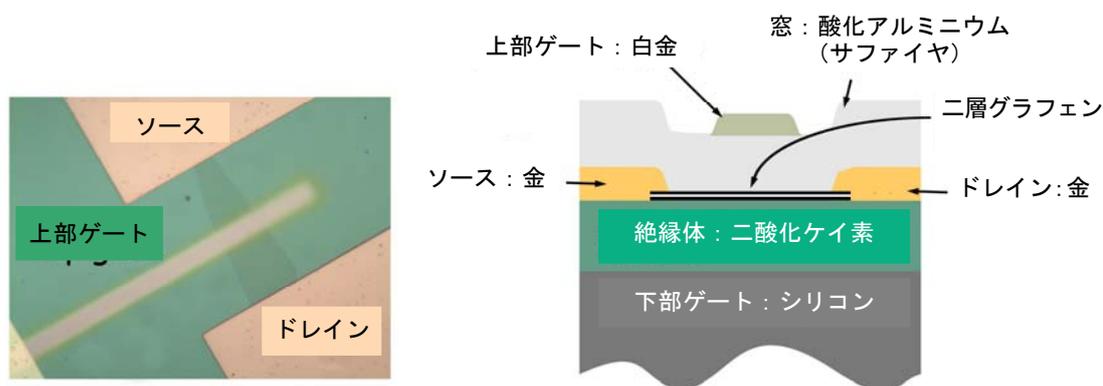
注1 ドープともいう。結晶の物性を変化させるために少量の不純物を添加すること。電子などの濃度を調整するほか、バンド構造や物理的特性などの調節・制御を行う。

となる。このことは、理論上の予測よりもバンドギャップの値がかなり低いことを示唆している。

Wang は次のように話す。「これらの結果をもってしても、電子的に何が起きているか、もしくはなぜ起きているのかを正確に理解するのは難しかった。」

Wang と彼の同僚は、二層グラフェンでバンドギャップを作り出して測定するという試みを成功に導く、二つの重要な決定を行った。

重要な決定の一つ目は、二つのゲートを付けた二層デバイスを形成したことである。このデバイスは UC バークレー物理学部の Yuanbo Zhang と Tsung-Ta Tang が作製した。これによって研究チームは、電子バンドギャップと電荷ドーピングを独立して調整することが可能となった。



左は二層グラフェンの電界効果トランジスタを上から見た電子顕微鏡画像。

右は同トランジスタの各要素を図示したもの。

(出所：バークレー研究所)

このデバイスはデュアルゲート型の電界効果トランジスタである。このタイプのトランジスタは、ゲート電極で形成された電界によって、ソースからドレインへの電子の流れを制御する。今回作製されたナノ電界効果トランジスタの構成は、最下層のゲートにシリコン基板を据え、その上に二酸化ケイ素(SiO_2)の薄い絶縁体を使用し、さらにその上にグラフェン層を重ねている。その二層グラフェンの上には酸化アルミニウム (サファイヤ) の透明層を置き、最上部には白金のゲートが使用されている。

研究者達が行った二つ目の重要な決定は、彼らが電圧を変化させた時にデバイスに何が起こったのかをより深く理解することであった。彼らは、デバイスの電気抵抗や輸送の測定を行うのではなく、光透過の測定によってバンドギャップを測定することを決めた。

「輸送の測定において問題なのは、欠陥に対して非常に敏感なことである」と Wang は話す。「微量の不純物や欠陥のドーピングもグラフェンの電気抵抗を大きく変化させる可能性がある。さらに、その物質固有の振る舞いを隠してしまう恐れもある。私達が放射光施設で光学測定を実施することを決めたのは、このためである。」

放射光施設地球科学部門の物理学者 Michael Martin と Zhao Hao の指揮のもと、Wang と彼の同僚達は、放射光施設で赤外ビームライン 1.4 を使用し、デバイスを貫通するほど強いシンクロトロン光のビームを送って、グラフェン層に光の焦点を当てることができた。研究者達は、ゲート電極の電圧を正確に変化させることによって電界を調節できたため、ゲートを付けたグラフェン層に吸収された光の変化を測定できた。この各スペクトルの吸収ピークによって、各ゲート電圧でのバンドギャップが直接測定できた。

「原理上は、波長可変レーザーを光透過の測定に使用することもできた。しかし、ビームライン 1.4 は大変輝度が高く、回折限界(diffraction limit)^{注2}にまで焦点を合わせることができない。これはグラフェン薄片のターゲットが大変小さい場合には重要なことである」と Wang は話す。「さらにビームラインは、レーザーと比較して、一度により広い範囲の周波数を出せるため、測定しようとしている各吸収周波数に苦勞して調節をする必要がない。」

バンドギャップをコントロールできる電子構造をもつ二層グラフェン

放射光施設の測定結果は比較的容易に、かつ効率的に取得できた。そして研究者達は、二つのゲートの電圧を独立して操作することによって、二つの重要なパラメータである、バンドギャップの大きさと二層グラフェンのドーパ率を制御することができた。実質彼らは、本質的には全く半導体ではない物質から、仮想の半導体を作製した。

通常半導体は、伝導帯（電子非占有）と価電子帯（電子占有）の間のギャップが限られており、物質の結晶構造によって固定されている。しかし Wang の研究チームが実証したように、二層グラフェンではバンドギャップを変えることができ、電界による制御が可能である。二層グラフェンは、そのままではバンドギャップがゼロであり、金属と似た伝導性をもつが、ゲートを付けた二層グラフェンは 250meV の大きさのバンドギャップをもつことができ、半導体のように振舞う。

^{注2}回折限界とは、光が波の性質をもつために、その波長より小さいスケールを扱うことができないという限界を指す。

広い範囲のバンドギャップを精密に制御できたり、電氣的ドーピングにより電子状態を独立して操作できることから、デュアルゲート型の二層グラフェンは、ナノスケールの電子デバイスにとって非常に柔軟性があるツールとなる。

これらの初期の実験はまだ始まったばかりだと Wang は強調する。「私達の実証デバイスの電氣的性能にはまだ限りがある。改善するには、たとえば基板の洗浄に別の手法を用いるなどの多くの方法がある。」

それでも Wang は次のように話す。「私達は、室温で二層グラフェンのバンドギャップを 0~250meV の間で任意に変えられることを実証した。これ自体が驚くべきことであり、二層グラフェンのナノエレクトロニクスに対する可能性も示している。さらに、シリコンやガリウム・ヒ素などの現在普及している半導体よりもバンドギャップが狭い。このため、新しい種類の光電子デバイス - たとえば、赤外光を発生・増幅・検知するデバイス - を作製できる可能性がある。」

論文「*Direct observation of a widely tunable bandgap in bilayer graphene* (二層グラフェンで広域に調節可能なバンドギャップの直接観察)」は、2009年6月11日号の科学雑誌 *Nature* で発表された^{注3}。論文著者は、Yuanbo Zhang、Tsung-Ta Tang、Caglar Girit、Zhao Hao、Michael C. Martin、Alex Zettl、Michael F. Crommie、Y. Ron Shen および Feng Wang である。(Zhang、Tang および Girit はそれぞれ、UC バークレー物理学部の Crommie、Shen および Zettl 教授のグループに所属。Zettl、Crommie および Shen はバークレー研究所物理科学部門にも所属。)

この研究は米国エネルギー省(DOE)科学局および基礎エネルギー科学局により支援を受けた。

バークレー研究所はカリフォルニア州バークレーに位置する米国エネルギー省の国立研究所である。同研究所は未分類の科学研究を実施しており、カリフォルニア大学により運営されている。詳細はウェブサイトを参照されたい^{注4}。

翻訳：大釜 みどり

出典：「Bilayer Graphene Gets a Bandgap」

<http://newscenter.lbl.gov/press-releases/2009/06/10/graphene-bandgap/>

^{注3} *Nature* 2009年6月11日号「Direct observation of a widely tunable bandgap in bilayer graphene」 <http://www.nature.com/nature/journal/v459/n7248/full/nature08105.html>

^{注4} <http://www.lbl.gov>

【電子・情報通信技術】

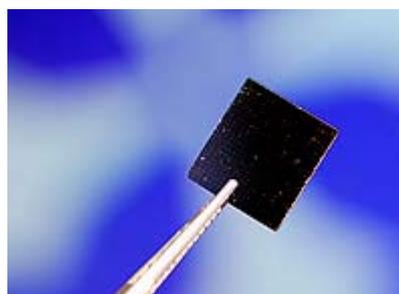
集積回路の配線材料でグラフェンの性能が銅を凌ぐ可能性（米国）

ナノスケールの線幅で新材料が従来の金属に置き換えられる可能性を示唆

グラファイトの薄い層であるグラフェンは独特の性質を有しており、様々な電子デバイスの可能性をもたらす材料として魅力的である。研究者達は実験の中で、グラフェンの新たな利用の可能性、つまり、次世代の集積回路(IC)の配線を、銅からグラフェンに置き換えるという試みを実証した。

グラフェンの材料試料が示され、
その性質がテストされた。

(写真 ©ジョージア工科大学
: Gary Meek)



ジョージア工科大学の研究者達は、IEEE（電気電子技術者協会）の「*Electron Device Letters*」誌 2009年6月号の論文で、幅 18nm のグラフェン・ナノリボン配線の抵抗率についての詳細な分析結果を発表した。

この研究結果により、オンチップ配線（集積回路上でトランジスタと他のデバイスの接続に用いられる極小のワイヤ）への使用にあたっては、銅よりもグラフェンの性能の方が上回る可能性が示唆された。こうした配線にグラフェンを使用することによって、シリコン集積回路技術の性能が長期にわたり向上する可能性がある。

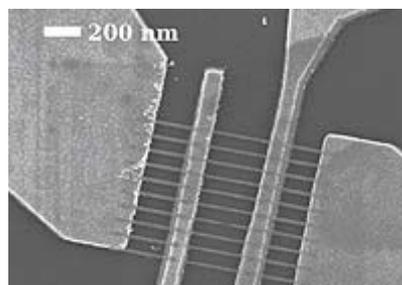
「銅配線は線幅を狭くすればするほど、抵抗が増加する。それは、銅のナノスケールにおける実際の性質が表に出てくるためである」と、ジョージア工科大学マイクロエレクトロニクス研究センターと、電気コンピュータ工学部所属の研究技師 Raghunath Murali は話す。「私達が実験で実証した線幅 20nm のナノワイヤ・グラフェン配線の性能は、同じ線幅 20nm の銅配線の最も楽観的(optimistic)な予測値と比較して、同程度であることが示された。実世界の条件下で同じ 20nm の場合、私達のグラフェン配線はおそらく銅の性能を凌ぐだろう。」

グラフェン配線では、抵抗率が向上するほかに、電子移動度と機械的強度の高さ、熱伝導率の良さ、そして、隣接したワイヤ間における容量性カップリング^{注1}の低減などがみられる可能性がある。

^{注1} 隣り合う導線間やプリントパターンの間など起こる、回路内 2 点間の容量によるエネルギー伝達。

「通常、抵抗率は次元とは無関係である。抵抗率はその物質に固有の性質である」と Murali は話す。「しかし、ナノスケールの分域(domain)に関しては、銅の粒径が重要となる。伝導度は、結晶粒界や側壁における電子の散乱に影響を受けるため、抵抗率が増加する。線幅が 30nm に下がると抵抗率はほぼ倍になる。」

走査型電子顕微鏡の画像：電極対の間が線幅 22nm のグラフェン・ナノリボン。
(画像 © Raghunath Murali)



同研究は、国防総省国防高等研究事業局(DARPA)フォーカスセンターの半導体研究コンソーシアムの一つである配線フォーカスセンター、および、INDEX (ナノエレクトロニクス 発見・調査研究所) センターのナノエレクトロニクス研究イニシアティブ^{注2}によって支援された。

Murali と同僚の Kevin Brenner、Yinxiao Yang、Thomas Beck および James Meindl は、純粋なグラファイトの塊から作製されたグラフェン層の電気的性質を研究した。彼らは、この魅力的な性質が、ゆくゆくは別の技術を用いて作製されたグラフェンでも測定されるだろうと考えている。たとえば、炭化ケイ素(SiC)上でのグラフェン成長などである。こうした技術で現在製造されているグラフェンは品質が低い、より高い品質を獲得できる可能性がある。

グラフェンは従来のマイクロエレクトロニクスの工程を用いてパターンを形成できるため、銅からグラフェンへの移行は、新しい製造技術を回路製作に組み込まずに行える可能性がある。

「研究者達は研究室で既にグラフェン層を成長させられるため、私達は製造装置にグラフェンを使用することは可能だという楽観的見解を持っている」と Murali は話す。「グラフェンをシリコンに組み込むには幾つか課題があるだろうが、それらは克服されるだろう。異なる材料を用いるという点以外は、グラフェン配線の製造に必要な全てのものは、既に良く知られ、確立されている。」

研究者達の実験では、始めにグラファイトの塊から剥がした多層グラフェンの薄片を酸化シリコン基板上に置いた。次に電子ビーム・リソグラフィを用いて、そのグラフェン上に 4 ヶ所の電極接触部(electrode contacts)を形成した。さらに、リソグラフィを使用して、線幅 18nm~52nm の平行なナノリボンで構成されたデバイスを作製した。その後、18 種類のデバイスの三次元ナノリボンの抵抗率を、標準的な分析技術を用いて室温で測定した。

^{注2} NRI: Nanoelectronics Research Initiative

この実験で最も良い品質であったグラフェン・ナノリボンは、同じサイズの銅配線の予測値と、伝導度がほぼ同等であることが示された。この時比較に使われたのは、最適化されていないグラフェンと、銅の楽観的な予測値であったため、この新しい材料の性能は、従来の配線材料を最終的に上回る可能性が示唆された」と Murali は話した。

「品質が中程度のグラフェン試料でさえ、素晴らしい性質を示している」と彼は説明する。「私達は大変高レベルな最適化や特別な除去プロセスは使用していない。私達は簡易な加工を施すことで、銅配線と実質的に同レベルなグラフェン配線を得ている。もし私達がグラフェン配線の最適化をすすめれば、銅を凌ぐ性能となるはずである。」

グラフェンの主要な性質の一つはバリスティック伝導^{注3}（電子が抵抗なしでグラフェンを貫流できること）といわれているが、実際の伝導度は、不純物や LER^{注4}、基板のフォノン（格子振動）による散乱を含む要因によって制限される。

「グラフェン配線を利用する場合、もし線幅が約 20nm に下がれば、集積回路の性能を向上させていける可能性がある。これは今後 5 年の間に実現されうる」と Murali は話す。20nm の場合、銅配線では、抵抗率の増加が性能の向上を相殺する可能性がある。これは、銅配線では他の点を向上させない限りは、たとえ密度を高めたとしても、より高速な集積回路は製造できないということを意味している。

「このことは、ある世代から次の世代にスケールダウンする上では障壁にならないが、性能の向上には障壁となる」と彼は話す。「サイズのスケールダウンの継続は可能である。しかし抵抗率については非常に多くの点で譲歩することになることが想定されるため、スケールダウンによる性能面での優位性は得られないだろう。私達は、配線を銅から違う材料システムであるグラフェンに切り替えることによって、この課題を解決したいと考えている。」

関連サイト：

- ・ マイクロエレクトロニクス研究センター：<http://www.mirc.gatech.edu/>
- ・ Raghunath Murali：<http://www.mirc.gatech.edu/raghu/>

翻訳：大釜 みどり

出典：<http://www.gatech.edu/newsroom/release.html?id=2994>

(Copyright © Georgia Institute of Technology, All rights reserved. Used with Permission.)

注3 バリスティック伝導(ballistic transport)：伝導を担うキャリアが格子振動や不純物などの散乱を受けずに結晶内を通り過ぎること。

注4 LER(line-edge roughness)：ラインエッジラフネス。ライン端粗さ。

【電子・情報通信技術特集】

柔軟なメモリ：NISTはフレキシブル記憶抵抗を開発(米国)

米国立標準技術研究所（NIST：National Institute of Standards and Technology）の技術者らによる研究成果により、メモリチップは、曲げ性とねじれ性をまもなく獲得できるかもしれない。IEEE Electron Device Letters^{注1}の2009年7月号で報告されたように、技術者らは、簡単に入手できる材料で安価にフレキシブルメモリ部品を作製する方法を見いだしている。

市場への受け入れはまだだが、この新しいデバイスは前途有望である。なぜならば、医学およびその他の分野での潜在的な用途があるだけでなく、記憶抵抗(memresistor)の特性も持っていると考えられるからである。記憶抵抗^{注2}というのは電子回路の新しい素子で産業界の科学者らが2008年^{注3}に開発をしたものである。NISTはフレキシブルメモリデバイスの特許を申請している（出願申請 #12/341059）。

壊れずに曲げることができる電子部品が、多くの理由から携帯機器メーカーによって待ち望まれている。人々がMP3プレーヤーをよく落とすと言う理由だけではない。例えば、心拍数や血糖値などの重要な生体信号をモニターするために、肌の上に装着できる小型の医療センサーは、不断の管理を必要とする状態の患者に貢献できる。幾つかのフレキシブル部品が既に存在するが、NISTの研究者らによれば、フレキシブルメモリを作製するには技術的障壁が存在していた。

問題解決のために研究者らは、オーバーヘッドプロジェクター製造用の透明なポリマーシートを採用し、その表面に太陽光防止材料の二酸化チタンの薄い膜を蒸着させて実験を行った。二酸化チタンを蒸着させるために、昔からある高価な装置を使用する代わりに、ゾルゲルプロセスが使用された。これは、ゼラチンを作るように液状の材料を回転させ固めて析出させたものである。電氣的に接続することにより、チームは、10V以下で作動し、電源を切ってもメモリ内容を保持し、4000回以上曲げた後も機能を維持する、フレキシブルメモリスイッチを考案した。

さらに、スイッチの性能は、記憶抵抗の性能と強い類似点を持っている。記憶抵抗とは、(キャパシタ、抵抗器およびインダクタと共に)電子回路の4番目の基本的な素子として、

^{注1} N. Gergel-Hackett, B. Hamadani, B. Dunlap, J. Suehle, C. Richter, C. Hacker, D. Gundlach. A flexible solution-processed memristor. *IEEE Electron Device Letters*, Vol. 30, No. 7. Posted online the week of June 8, 2009. (http://ieeexplore.ieee.org/xpls/pre_abs_all.jsp?isnumber=4357973&arnumber=5061634)

^{注2}一度記憶した情報を失わないことから「記憶抵抗 (memory resistor)」にちなんで付けられた。1971年、カリフォルニア大学バークレー校のレオン・チュア氏が、その存在を理論的に説明、命名し、論文を発表しているが、あくまで理論上のものとされてきた。2008年4月、スタンリー・ウィリアムズ氏を代表とするHewlett-Packard社の研究者が、これまで理論上存在するとされてきた、抵抗器、コンデンサ、インダクタに次ぐ第4の回路素子として、「memristor」の存在を実証したと発表した。(参照「IT Media News 2008年5月1日付」(<http://www.itmedia.co.jp/news/articles/0805/01/news025.html#p>))

^{注3} D. B. Strukov, G. S. Snider, D. R. Stewart, and S. R. Williams. The missing memristor found. *Nature*, Vol. 453, May 1, 2008.

1971年に理論的に提唱されたものである。

記憶抵抗は本質的には抵抗であり、それは、電流量に依存して抵抗値を変える。また、パワーを切ったあとも抵抗を保持できる。

産業界の科学者は、昨年、記憶抵抗を作製したことを発表した。そして、NISTの部品は、同様の電氣的挙動を示した。しかもフレキシブルである。現在、チームは、記憶抵抗の組み立てに成功している。NISTは、デバイスのユニークな電氣的挙動を研究するために必要な計測方法の開発できるであろう。

「私達は、フレキシブルエレクトロニクスの開発や計測を促進するだろうフレキシブルメモリを作りたかった。」NISTの研究者 Nadine Gergel-Hackett は述べている。「なぜなら、私達の能動部品は、液体から製造でき、現在我々が透明なオーバーヘッドスライド上に印刷できるのと同様に、我々は将来、簡単でしかも安価に、完全なメモリーデバイスを全て印刷できる可能性があるからである。」

翻訳 土橋 誠

出典：http://www.nist.gov/public_affairs/techbeat/tb2009_0602.htm

【電子・情報通信技術特集】

数学的な進歩による IT セキュリティーの強化（欧州）

サイバー犯罪が急激に増加し、インターネットがテロ攻撃の媒体として使用される可能性が増加しているため、IT セキュリティーは、大きな課題を抱えている。

暗号文は、この課題の中心として、プライバシー、機密性および識別機能を支えていると共に、電子商取引および安全な通信手段を提供している。インターネットの初期以来、暗号文は、広範な RSA^{注1}パブリックキーシステムがベースであり、デジタルサインとプライベートキーの交換に使用され、メッセージ内容を暗号化する。

RSA 暗号システムは、1977 年に Rivest, Shamir および Adleman^{注1}らにより紹介され、大きな整数を因数分解することの難しさにより安全確保をたもっていた。RSA は、これまでのところ良く機能している。しかし、提供できる保護レベルは、それを破るためのより強力な手法を開発する不断の試みによって、浸食されてきた。

しかしながら、楕円曲線の数学的理論に基づいた異なるアプローチが、より有効な暗号の最有力候補として浮かびあがってきた。これにより、セキュリティと処理効率の最適な組み合わせを提供することが可能になる。楕円曲線^{注2}は、方程式の中に例えば X と Y の二つの変数が含まれていて、X と Y の両方は、2 乗またはそれ以上に掛け合わすことができる。

楕円曲線理論は 1990 年代初期、有名なフェルマー最終定理 (Fermat's Last Theorem) の解決に重要な役割を演じた。そして皮肉なことに、RSA 暗号学のセキュリティ（の脆弱性）を攻撃するためにも使われた。

楕円曲線、及びその他の現代的な数学手法の潜在的な可能性に関して、ヨーロッパ科学財団 (ESF) が近年組織したワークショップで議論が行われ、欧州全体の研究開発の場が用意された。

フランス、マルセイユの Luminy 数学研究所 (Institut de Mathematiques de Luminy) 出身で、ESF ワークショップ会議議長の David Kohel は次のように述べている。「私の PhD アドバイザーである Hendrik Lenstra が開発した、整数の因数分解のための楕円曲線手法の効果は、暗号研究者に楕円曲線を紹介する役割を果たしてきた。」

確かに、Luminy 数学研究所において、楕円曲線を数の因数分解、および暗号法に適用することは、ほぼ同時期 (1980 年代後半) に起きたことであった。最初は因数分解への応用がより速く進展した。一方、そこに含まれている技術的な困難性により、楕円曲線による暗号化は発展が阻害されていた。しかし、他ならぬ楕円曲線因数分解の成功が、RSA のセキュリティを弱体化させ始めたのである。それは RSA は、二つの (大きな) 素数の積を因数分解することの困難さに依存しているからである。「このことが逆に、近年の楕円曲線暗号処理の開発に刺激を与えた。」と Kohel は述べている。そして、楕円曲線の高度

^{注1}Rivest, Shamir および Adleman らの発明者の頭文字をつなげて RSA

^{注2}楕円曲線の方程式 $y^2 = x^3 + ax + b$

な数学自体が暗号処理を結果的に助けることになった。

Kohel の指摘によると、楕円曲線暗号の利点は、RSA の強みを浸食してきた特別な攻撃に対する抵抗力があり、少ないキーにより、所定の保護レベルを提供できることである。

「現在我々が理解している範囲では、セキュリティーを確保するのに必要な楕円曲線暗号 (ECC: elliptic curve cryptography) における基本的なキーサイズは、RSA またはもう 1 つの代替暗号手法である ElGamal に必要なものより、大変少ない」と Kohel は語る。実際に 160 ビットキーの長さを使用する ECC は、1024 ビットキーの RSA と同じセキュリティーレベルである。

その結果、ECC を実行するために必要なアルゴリズムは、RSA より遙かに複雑であるけれども、コンピュータ処理は、より効率的である。実質的に ECC は、コンピュータに過度の負荷をかけずに、ハッカーよりも一歩先んじることができるであろう。

「一般的に暗号使用者は、暗号解読者 (暗号システムを攻撃する人) よりも強みを持つ。なぜなら、もし暗号使用者の誰もが暗号システムへの最適の攻撃方法に関する基本的な同じレベルの知識を持っているという条件であれば、暗号使用者は望ましいセキュリティーレベル (ユーロ (金額) あるいはコンピュータイヤー^{註3}といった「コスト」で測定される) に対応したキーサイズを選択できるからである。」と Kohel は指摘している。

重要なことは、RSA の場合でもそうであるが、コンピュータ上では、暗号システムを使用することよりも、破壊することのほうが難しいということである。Kohel が指摘したように、この使用と破壊との差は、ECC の場合はより大きい。

ESF ワークショップは、複雑な暗号のアルゴリズムを実現するのに必要とされる数学者とコンピュータ・スペシャリスト達の専門知識を組み合わせることにより、すばらしい成功を収めた。Kohel の指摘では、通常、先端的な数学を暗号処理に利用するにはタイムラグがある。なぜなら、アルゴリズムの実行に責任を持つ技術者達が、そのアルゴリズムの複雑な技術を把握するのに数年かかるからである。ESF ワークショップの一つの明確な利益は、タイムラグを減らす可能性があることである。

曲線符号理論と暗号学の ESF ワークショップは、2009 年 3 月、フランスのマルセーユで開催された。

^{註3} IT 業界の変化の速さを表現するのに、人間の 7 倍の速度で歳をとる犬にたとえて「ドッグイヤー」と呼んだり、さらに 1 年が 18 年分のスピードである「マウスイヤー」という俗語が使われた。ここではこうした表現を **computre-years** と称している。あるシステムが 1 年後には陳腐化して新しいシステムに取って替わられるものだとしたら、暗号システムのセキュリティーも 1 年間は破られる可能性がない、というレベルに設定すれば十分であるという意味。

会議の議長:

David Kohel

Institut de Mathematiques de Luminy

163 avenue de Luminy Case 907

13288 Marseille

France

Gilles Lachaud

Institut de Mathématiques de Luminy

CNRS

Marseille

France

Christophe Ritzenthaler

Institut de Mathematiques de Luminy Ritzenthaler[at]iml.univ-mrs.fr

CNRS

Marseille

France

翻訳 土橋 誠

出典:

<http://www.esf.org/activities/exploratory-workshops/news/ext-news-singleview/article/mathematical-advances-strengthen-it-security-579.html>

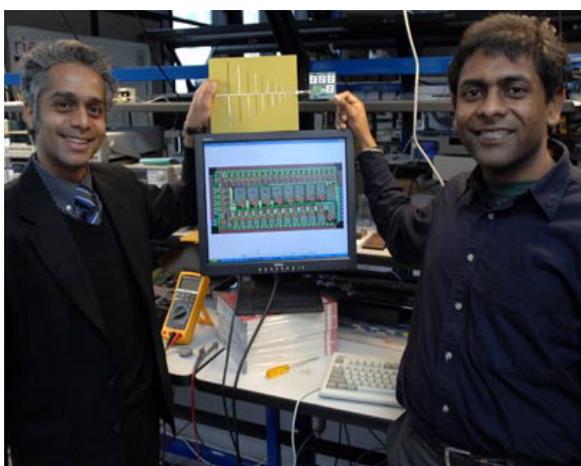
(Copyright© 2009 European Science Foundation.Used with Permission)

This article originally appeared in Tech Talk, or on the MIT News Office website.

【電子・情報通信技術特集】

自然からのインスピレーションを受けて、より良いラジオを作製(米国) ー 人間の耳をまねた新しいラジオチップには、汎用ラジオへの可能性が ー

MIT のエンジニアらは、人間の内耳をまねて、携帯電話、インターネット、ラジオそしてテレビ信号を受信でき、無線デバイス能力がある高速、超広帯域、低消費電力のラジオチップを作製した。



電気工学准教授の Rahul Sarpeshkar (左側) と Soumyajit Mandal が低消費電力、超ブロードバンドラジオチップの「RF 蝸牛」を見せている。チップ部分は Mandal が持ち、アンテナ部分は Sarpeshkar が持っている。コンピュータのモニターには、チップ配線のレイアウトが表示されている。

(Copyright © MIT)

電子工学とコンピュータ科学の准教授である Rahall Sarpeshkar、および彼に師事する大学院生の Soumyajit Mandal は、内耳（または内耳の蝸牛、以下蝸牛）に似たチップをデザインした。そのチップは、人間がこれまでに設計したいかなるラジオ周波数スペクトル分析器よりも高速、かつ低消費電力で動作する。

「蝸牛は、音声スペクトルを受けて、何が起きているか、その全体像をすばやく把握することができる。」と Sarpeshkar は述べている。「耳を観察するにつれて、蝸牛とは 3,500 並列チャンネルのスーパーラジオのようなものだということに気がついた。」

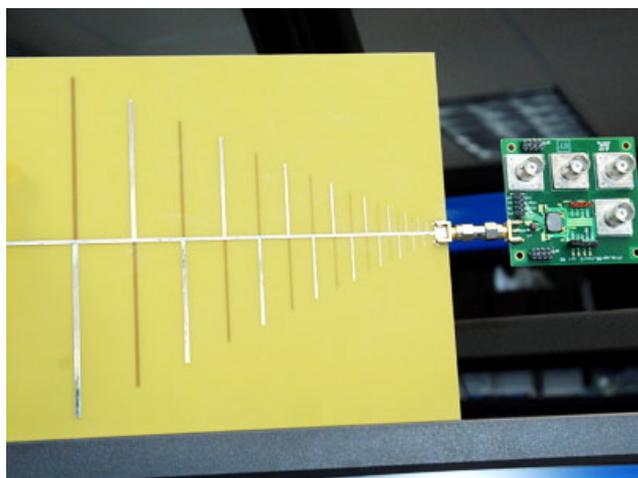
Sarpeshkar と彼の指導学生は、「IEEE ソリッドステート回路 (Solid-State Circuits) 誌」6月号で、彼らが「ラジオ周波数蝸牛」(radio frequency cochlea、以下 RF 蝸牛) と呼んでいる新しいチップについて説明している。彼らはまた、RF 蝸牛を汎用の、またはソフトウェア・ラジオアーキテクチャとして組み込むという特許を申請している。これは、携帯電話、ワイヤレスインターネット、FM およびその他の信号を含む広周波数帯域を効率良く処理するようにデザインしたものである。

内耳の蝸牛をまねる

RF 蝸牛は、流体力学、圧電効果、神経信号処理により、音波を電気信号へ変換して脳に伝達するという、生物学上の内耳の蝸牛に機能が似ている。

音波が蝸牛に入ると機械的振動が作りだされ、蝸牛内の膜と内耳の流体（髄液）により、有毛細胞を動かす（有毛細胞は脳に送る電気信号を作り出す）。

蝸牛は、100 倍（100-fold）の周波数帯域を感知することができる（人間では、100～10,000Hz）。



拡大した RF 蝸牛とアンテナ
(Copyright © MIT)

Sarpeshkar は、RF 蝸牛に同じデザイン原理を使って、100 万倍以上の周波数帯域の信号を感知することの出来るデバイスを作りだした。これにはほとんどの商業無線に応用できるラジオ信号を含んでいる。

「このデバイスは、研究者らが自己の領域以外からの触発（ひらめき）を受けたとき、何ができるのかを良く示している」と Sarpeshkar は述べている。

「ラジオの分野で働く者は誰もこれを考えつかない、そして聴覚の課題に取り組んでいる者も同様だ。しかし、この 2 つを統合すると、一方がもう一方の本質を見抜くことができるようになる。」と彼は述べている。例えば、統合されたこの取り組みは、ラジオへの応用に加え、あらゆる周知のスペクトル分析アルゴリズムよりも、蝸牛によるスペクトル分析のほうがなぜ速いのかを説明できる。それ故、同様に聴覚のメカニズムも解明する。

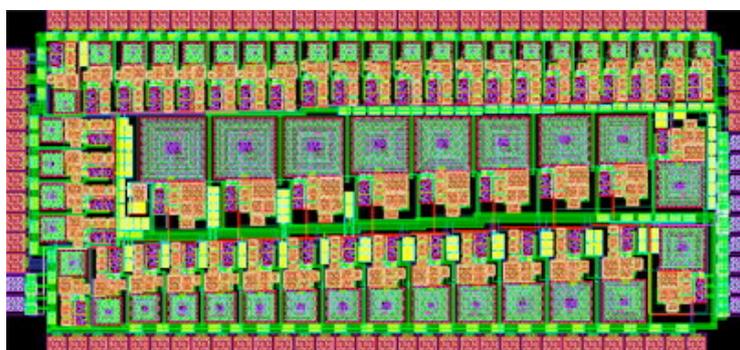
RF 蝸牛は、1.5mm×3mm の大きさのシリコンチップに埋め込まれてスペクトル分析器として働き、検知範囲内のあらゆる電磁波の組成を分析できる。電磁波は、電子回路のインダクタとキャパシタの中を移動する（生物学上の蝸牛の流動体と膜に似ている）。トランジスタは蝸牛の有毛細胞の役割を果たす。

RF 蝸牛チップは、他のどの RF スペクトラム分析器より速く、そして電力消費量は全帯域幅の直接デジタル化処理に必要とされる電力の約 100 分の 1 である。

そのため、それは汎用および「認知 (cognitive)」ラジオのコンポーネントを作製するうえで魅力的であり、広範囲の周波数帯を受信し、そのうちのどれに注目するかを選択することができる。

生物学的なひらめき

エレクトロニクスデバイスのデザインに生物学的発想を利用することは、Sarpeshkarにとってこれが最初のことではない。彼は技術者としてだけでなく生物学の学生としての訓練も受けており、自然や人工物の世界において、多くの類似パターンを発見してきた^{注1}。



蝸牛を模倣して Rahul Sarpeshkar がデザインしたラジオチップの配線レイアウト (Copyright © MIT)

例えば、Sarpeshkar のグループは、MIT のエレクトロニクス研究所において、人間の声道と声道の合成技術による新たな分析により、アナログ音声合成チップを開発した。ノイズがある環境内における確実な音声認識と音声識別の能力を持つチップは、ポータブルデバイスとセキュリティー用途のいくつかのアプリケーションに使用されている。

研究者らは、心臓の無線モニタリングから心拍リズムを分析できる回路を作製した。そして、細胞中の信号処理からアイデアを得た研究課題に取り組んでいる。以前に、彼のグループは、脳内のニューロンからインスピレーションを得て、ハイブリッド・アナログデジタル信号処理に取り組んだことがある。

技術者は生物系を研究することで大いに学ぶことができると Sarpeshka は述べている。生物系は、非常に小さなパワーしか使用せずに、ノイズ環境中でセンサー機能と運動機能を遂行するように数億年以上かけて進化してきたのである。

「人間が作った構造物が自然の構造物と競り合うようになるまでには、長い道のりがある。自然はとりわけ、エネルギー効率が極めて高いこと、および極めて低いエネルギーで動作すること、この2点において傑出している。」と彼は述べている。「それにも関わらず、過去において自然の物質的資源を掘り起こしてきたように、私達は自然の知的資源を掘り

^{注1} <http://www.rle.mit.edu/avbs>

起こし、人間にとって有益なデバイスを創造するだろう。」

翻訳 土橋 誠

出典

<http://web.mit.edu/newsoffice/2009/bio-electronics-0603.html>

(Copyright© 2009 Massachusetts Institute of Technology.Used with Permission)

【電子・情報通信技術特集】研究開発計画

FP7における情報通信技術ワークプログラム (EU)

本稿は第7次欧州フレームワーク計画(FP7)のICT (情報通信技術) プログラム委員会が発表した、2009-2010年締切分の提案募集にあたっての優先課題や特徴を記載した「ワークプログラム」を抄訳したものである。

第7次フレームワーク計画で設定された主要テーマの一つである「協力」(共同研究のこと)には、10の優先分野が掲げられており、ICT分野はそのうちの一つである^{注1}。優先分野ごとにワークプログラム(年間計画)が策定されるが、ICT分野のこのワークプログラムは、2009~2010年締切分の提案を公募するに当たり、テーマの優先順位と、応募のあった提案を評価するための基準を決定する。

優先順位の決定には、プログラム委員会、情報社会技術諮問グループ^{注2}、ICT部門の欧州テクノロジープラットフォーム(ETP)^{注3}、主要な利害関係者が関わるワークショップを含む他の準備活動から提供される情報が考慮される。このワークプログラムはまた、「i2010 イニシアティブー成長と雇用のための欧州情報社会」^{注4}で指定された主要なICT

^{注1} フレームワーク計画(Framework Programme: FP)は欧州連合(European Union: EU)の研究開発支援制度で、第7次フレームワーク計画(FP7)の実施期間は2007年~2013年。FP7では、「協力(Cooperation)」「構想(Ideas)」「人材(People)」「キャパシティまたは能力(capacity)」の4つの主要テーマが挙げられ、「協力」は共同研究のことでその中に以下の10の優先分野がある：①健康、②食品、農業、バイオテクノロジー、③情報通信技術(ICT)、④ナノ科学、ナノテクノロジー、材料、新たな生産技術、⑤エネルギー、⑥環境(気候変動対策を含む)、⑦交通輸送(航空を含む)、⑧社会経済科学と人間学、⑨宇宙、⑩安全。(参照：「第7次欧州研究開発フレームワーク計画(FP7)がスタート(EU)」NEDO海外レポートNo.997号、2007年3月22日 (<http://www.nedo.go.jp/kankobutsu/report/997/997-01.pdf>))

^{注2} 情報社会技術諮問グループ(Information Society Technologies Advisory Group: ISTAG)は、情報社会技術部門(IST)での全体的な戦略について欧州委員会に助言を与えるグループ。(参照：IST Advisory Group (ISTAG) (http://cordis.europa.eu/fp7/ict/istag/home_en.html)
FP7のワークプログラムおよびICT分野におけるETPの戦略的研究アジェンダ向けの勧告(ISTAGレポート)、および準備ワークショップや欧州委員会内部グループに関するレポートはISTのウェブページで閲覧可能である (<http://cordis.europa.eu/ist/>)。

^{注3} <http://cordis.europa.eu/technology-platforms/>
欧州テクノロジープラットフォーム(European Technology Platforms: ETP)は、特定の技術テーマについての研究開発を促進するため、欧州連合(EU)支援の下で、産業界主導で設立・運営される組織である。(参照：「欧州テクノロジー・プラットフォーム」、NEDO海外レポートNo.997号、2007年3月22日 (<http://www.nedo.go.jp/kankobutsu/report/997/997-02.pdf>))

^{注4} <http://ec.europa.eu/i2010/>
i2010は、経済、社会ならびに個人の生活の質に対してICTができる建設的な貢献を促進することを目的とした、情報社会とメディアのためのEUの政策枠組み。i2010の詳細については、「欧州情報社会の新しい「i2010」行動2008-2009(EU)」、NEDO海外レポート1027号、2008年8月13日 (<http://www.nedo.go.jp/kankobutsu/report/1027/1027-03.pdf>) を参照さ

政策の優先順位に沿ったものである。ワークプログラムは定期的に更新される。

1 目的

欧州が直面している社会的、経済的要請に応えるために、①欧州の産業の競争力を高め、②欧州が情報通信技術(Information and Communication Technologies: ICT)を習熟し、その将来的な発展を形成できるようにする。ICTは、知識ベースの社会でその核心を成している。欧州の科学的、技術的ベースを強化するために引き続き活動が行われるが、こうした活動を通じて、欧州がICTの分野で確実に世界的リーダーシップを発揮できるようにし、ICTの使用と価値の創造を通じて生産、サービスや技術革新のプロセス、および創造性を促進、刺激し、ICT分野の発展が確実に早急に欧州の市民、企業、産業および政府に利益をもたらすようにする。また、デジタルデバイド^{注5}や社会的疎外^{注6}を軽減する役に立てる。

2 ICTの研究を推進するもの：2015～2020年のICTの世界

このワークプログラムは、2008年～2009年に提出される提案書の公募(calls for proposals)に優先順位をつけるものである。こうした公募の結果生まれたプロジェクトは、2015年～2020年に市場に影響を与え始める。その時までには、世界のICT/知識インフラ(ネットワーク、装置、サービス)のみならず市場の構造、価値連鎖、およびビジネスモデルは、今日の状況とはかなり違ったものになっていると考えられる。このワークプログラムにおける研究上の課題は、その点を前提に策定されている。これらは中長期的課題のひとつ、すなわちリスクの高いICT分野の共同研究に焦点を当てている。

ICT分野で新たなブレイクスルー(現状打破)が起これば、それはその後数十年にわたって続き、かつてないほどの広範な応用を産み出すと考えられる。このような応用により、成長と技術革新が持続し、確実に我々の経済社会に持続可能性をもたらすとみられる。このワークプログラムで優先順位を決定するにあたっては、以下3点の未来技術および社会的経済的な変革が特に考慮される：①未来のインターネット、②ICTの構成要素およびシステムに対する代替経路、③持続可能な発展のためのICT。

(1)新しいネットワークやサービスのための新たなインフラが、既存のインターネットとウェブに代わるものとして登場するとみられる。この分野での研究は、欧州が「未来のインターネット」開発で確実にリーダーシップを取れるよう、焦点を定め直して取り組まなければならない。

りたい。

^{注5} パソコンやインターネットなどのICTを使える人と使えない人との間に、情報の量や質、雇用機会、待遇、収入、富など様々な面で格差が生じ、それが社会的格差として固定すること。

^{注6} 活動の機会、財、サービスなどにアクセスできないために、十分に社会参加ができない人々や地域を指し、欧州では社会問題として認識されている。「社会的排除」ともいう。(参照：大森宣暁、「交通と社会的疎外：ヴァーチャルモビリティの可能性」、p.1 (<http://www.ut.t.u-tokyo.ac.jp/members/nobuaki/TPSR04.pdf>))

(2)ナノスケールでの統合、新素材、光通信および有機エレクトロニクスに基づく ICT により、新たなタイプの装置や情報システムが提供されることになろう。研究は、特に「beyond CMOS (CMOS を越えて)^{注7)}」、光通信、マイクロシステム、組み込み型システム、有機・大容量電子工学ドメインの分野で、次世代の構成要素およびシステムに向けた新しい様々な方法を考慮しなければならない。

(3)ICT 分野の今後の開発は、かなりの程度まで今日現れつつある社会的な課題により推進されると考えられる。特に次世代の ICT は、電力消費量が極めて少ない ICT 装置や機器を使用するだけでなく、エネルギー効率、照明、バーチャルモビリティ^{注8)}を改善し、環境のシミュレーションとモニタリングをより効率的に行って二酸化炭素の排出を抑えるという目標の達成を推進するものでなければならない。この分野への支援は大幅に強化されるが、それは ICT が様々な側面で持続可能性の実現に貢献できるよう取り組むためのものである。

上記の変革に加え、FP7 の第一段階で特定された中長期的な ICT 研究の優先分野の規定は今日でも有効である。そうした要素としては、たとえばより低いコストでより多くの機能性と実績を求めるといような”more for less”という概念に対する高い期待だけでなく、ICT システムの拡張能力、順応力および学習能力を高める必要性などが考えられる。また、ICT の信頼性と安全性に対する要求が更に高まり、より大容量かつより複雑なデジタルコンテンツやサービスを扱う必要性や、ユーザー管理を促進する必要性が生じることも含まれる。ICT を利用することにより、かつてないほど取り組み甲斐のあるアプリケーションの中から更なる技術革新も生まれつつある（特に①健康とソーシャルケア、②輸送、③ライフスタイル、文化や学習、エネルギーおよび環境の分野向け）。

3 優先分野、特徴および構造

3.1 ワークプログラムの構造：限られた課題群への焦点

欧州連合(European Union: EU)による支援が最良の結果をもたらすためには、研究技術開発上のカギとなる課題に焦点を当て、これらに集中的に取り組むことが必要になる。このワークプログラムは、もし欧州が次世代 ICT とそのアプリケーションで世界のリーダーを目指すのであれば解決すべき 7つの課題^{注9)}を含む、包括的な構造を提案する。これらの

^{注7)} CMOS (complementary metal-oxide semiconductor: 相補型金属酸化膜半導体) は、半導体デバイスの基礎技術。beyond CMOS とは、従来の CMOS とは異なる新原理、新概念に基づく次世代エレクトロニクス技術を指す。(参照：(独) 科学技術振興機構研究開発戦略センター、「ナノ・電子材料戦略」検討会議報告書、(<http://crds.jst.go.jp/output/pdf/06wr13.pdf>))

^{注8)} インターネットなどを利用して、各種活動に参加すること。

^{注9)} FP7 で設定された情報通信分野における 7 つの課題は以下の通り：①ネットワークとサービスインフラ(Pervasive and Trusted Network and Service Infrastructures)、②認知システム、相互作用、ロボティクス(Cognitive Systems, Interaction, Robotics)、③部品、システム、エンジニアリング(Components, systems, engineering)、④ デジタル図書館およびコンテンツ(Digital

課題は産業および技術の目的、あるいは社会的経済的目標から導き出される。それぞれの課題に対して、明確な目標と[到達すべき]成果が10年の時間軸で特定されている。

チャレンジすべき目標を求めるため、2008年および2009年用の研究対象が公募される予定である。これらの研究対象はこのレポートの第4章に記されており、提案書の公募に向けテーマを提供する。それぞれの研究対象に対して、ワークプログラムは支援対象研究の目指すべき成果や、その成果の欧州の経済社会に対する影響として期待されるものを特定している。

3.1.1 技術上の課題克服と欧州の産業力の強化

今後10年で欧州の産業がICTの分野でリーダー的地位を占めるためには、欧州の研究者とエンジニアたちは3つの主要な技術的課題の解決に取り組まなければならない。これらは、特にICTにおけるETPの支援を受けて特定された。3つの課題は、以下の通り。

- (1)今日のインターネット、携帯電話、固定電話、および視聴覚ネットワークに次第に取って代わる、広く普及し信頼性のあるネットワークとサービスインフラ[の整備]。「未来のインターネット」は、この課題を連合させた主要研究テーマである。
- (2)様々な環境に応じて自己改善し、自己適応する状況認識型(context-aware)^{注10}で使い勝手の良いICTシステムのエンジニアリング。認知システム、ロボティクス、相互作用の分野が優先研究トピックである。
- (3)全ての主要な製品やサービスの技術革新の基礎となる、次世代技術への代替的な経路を考慮した、より小型で、より安価で、より信頼性が高く、エネルギー消費量の少ない電子部品[の開発]やシステム[の構築]。

3.1.2 欧州の社会経済的課題に取り組むための新たな機会の獲得とICTの適用

ICT研究には、社会経済的な目標から導き出された4つの課題がある。これらはi2010(注4参照)政策の主要イニシアティブと一致している。

Libraries and Content)、⑤持続可能で個別化されたヘルスケア(Towards sustainable and personalised healthcare)、⑥移動性、環境持続性、省エネ(ICT for Mobility, Environmental Sustainability and Energy Efficiency)、⑦自立した生活と社会の一体化(ICT for Independent Living and Inclusion) (参照: ICT - INFORMATION AND COMMUNICATION TECHNOLOGIES, Work Programme 2007-08

(ftp://ftp.cordis.lu/pub/fp7/ict/docs/ict-wp-2007-08_en.pdf)

^{注10} コンテキスト(位置、時刻、天候などの物理状況や、ある特定のサービスを利用中か否か、など様々な状況)を認識し、情報システム自体がある任意の時間、場所に最もふさわしいサービスを提供するために、能動的にデータを収集・処理を行うこと。たとえば、携帯電話の位置情報を読み取り、その場所に関連するお勧め情報を提供するなど。(参照: 田中英彦、コンテキストウェアネスと情報セキュリティ、(<http://wbb.forum.impressrd.jp/feature/20081119/703>); およびコンテキストウェアネス、ウィキペディア

(<http://ja.wikipedia.org/wiki/%E3%82%B3%E3%83%B3%E3%83%86%E3%82%AD%E3%82%B9%E3%83%88%E3%82%A2%E3%82%A6%E3%82%A7%E3%82%A2%E3%83%8D%E3%82%B9>)

(1) 電子図書館やコンテンツ技術

複雑な情報を扱い、文化財を保存・開発・普及し、学習・教育システムを改善するのに役立てる

(2) 持続可能かつオーダーメイドのヘルスケアシステムに向けたICTツール

質の高いヘルスケアシステムを手頃な価格で確実に提供し、ヘルスケアシステムの更なる効率と安全性に貢献する

(3) 移動性、環境の持続性およびエネルギー効率のためのICT

エネルギー強度を削減し、環境情報空間とサービスの間を橋渡しするICTの一層の役割を、ワークプログラム上でより強調する

(4) 自立的な生活、社会的一体性および一般参加型の統治のためのICT

確実に全ての市民がICTの恩恵を受けられるようにする。また、ICTの活用を通じて、[人々が]公共の場所に参加し易くなり、より活動的な生活を送れるようにする。

未来・新進 ICT の研究は、より長期的な技術的障壁を克服するための新たな科学的基盤を探求し、主要な未来技術の基礎として、広範な学問領域間の新たな相乗効果を構築することになる。

3.1.3 プログラム全般にわたる相乗効果への取り組み

技術や専門領域を異なるレベルで組み合わせたり共通化したりすること、あるいはネットワークサービス機器を従来の枠を超えて使用することにより、ICT 部門の突破口が開ける機会がますます増えている。

より技術主導的な課題については、障害を取り除き、一連の用途に利用可能な基礎技術の構成要素、システムおよびインフラの能力を向上させることに研究の焦点が当てられている。一方、よりアプリケーション（用途）主導的な課題については、基礎技術の結果を応用する能力にステップアップをもたらすような、新技術に基づいたシステム、製品およびサービスに研究の焦点が当てられている。

3.2 ジョイント・テクノロジー・イニシアティブ(Joint Technology Initiative: JTI)^{注11}と国家共同プログラム

JTI は、官民の取り組みを蓄積するための先駆的なアプローチであり、加盟国、関係諸国(Associated Countries)^{注12}および産業界からの R&D（研究開発）への投資を促進し、

^{注11} FP7 において提唱された、研究開発への新たな助成制度で、EU の行政機関である欧州委員会 (EC) と産業界との研究開発促進のためのパートナーシップ。JTI については、「官民の新たな研究開発のパートナーシップ JTI が開始(EU)」、NEDO 海外レポート 1018 号、2008 年 3 月 5 日 (<http://www.nedo.go.jp/kankobutsu/report/1018/1018-05.pdf>)を参照されたい。

^{注12} 加盟候補国や、FP7 への予算貢献を含む科学技術協力協定を締結した国。2009 年 3 月現在の関係諸国は以下の通り：アルバニア、ボスニアヘルツェゴビナ、クロアチア、アイスランド、イスラエル、リヒテンシュタイン、マケドニア、ノルウェー、モンテネグロ共和国、セルビア、スイス、トルコ。（参照：Participate in FP7 (http://cordis.europa.eu/fp7/who_en.html)；お

EU内のR&D拠点の点在[による重複や無駄]を削減するためのものである。最近、ICTプログラムに関連する2つのJTIが発足した。

ナノエレクトロニクス分野のENIAC^{注13}JTIの焦点は、主として「More Moore(ムーアの法則の限界)」および「More Than Moore(ムーアの法則以外の技術)」^{注14}ドメインの次世代技術に取り組む産業開発になると考えられる。ICTワークプログラムは、一般的に「beyond CMOS(CMOSを超えて)」および更に先進的な「More Than Moore」ドメインの領域を対象としており、次世代の部品や小型化システムの設計、製造に欧州が備えようとするものである。

ARTEMIS^{注15}JTIは、特定のアプリケーションドメインに対する産業界の要請に応えるべく、組み込み型システムの開発と導入のための産業プラットフォームの開発に焦点を当てる(たとえば、自動車部門や航空宇宙部門向け、スマートホームや公共のスペース向け、エネルギー効率、製造部門等)。組み込み型システムの分野で、ICTワークプログラムは一般的に、次世代システムを推進するための新たなコンセプト、技術およびツールの開発に取り組むことになる。次世代システムは広範な分布と相互接続という特徴を持ち、瞬時性、信頼性だけでなく、サイズ、電力消費量、モジュール方式、双方向性の点で更に厳格になった制約に取り組む。

AAL^{注16}共同国家プログラムは、高齢化に上手く対応するための、ICTを使った具体的

よび FP7 Third Country Agreements

(ftp://ftp.cordis.europa.eu/pub/fp7/docs/third_country_agreements_en.pdf)

^{注13} ENIAC: European Nanoelectronics Initiative Advisory Council (欧州 ナノエレクトロニクス・イニシアチブ・アドバイザー・カウンシルの略)。ナノエレクトロニクス分野の欧州総動員体制として、半導体大手、半導体設備メーカー、ユーザー・メーカーなどの企業代表の他、研究開発機関、欧州委員会やメンバー国代表などを基幹メンバーとして設置された。(引用: 「欧州のナノテクテクノロジー戦略動向調査 その3」、NEDO 海外レポート 988号、2006年11月1日、(<http://www.nedo.go.jp/kankobutsu/report/988/988-19.pdf>))

^{注14} ムーアの法則とは、世界最大の半導体メーカーIntel社の創設者の一人であるGordon Moore博士が1965年に経験則として提唱した、「半導体の集積密度は18~24ヶ月で倍増する」という法則。(引用: ムーアの法則、IT用語辞典、(<http://e-words.jp/w/E383A0E383BCE382A2E381AEE6B395E58987.html>))

また、「More Moore」および「More Than Moore」は、「beyond CMOS」と並び、ENIACの戦略的研究アジェンダが定める優先研究領域。詳しくは「欧州連合(EU)のナノテクノロジーに関する動向」、NEDO 海外レポート 978号、2006年5月24日、(<http://www.nedo.go.jp/kankobutsu/report/978/978-01.pdf>)を参照されたい。

^{注15} ARTEMIS: Advanced Research & Technology for Embedded Intelligence in Systems (機器組み込みコンピュータシステムに関する欧州工業界の利害関係者による技術プラットフォーム)。ARTEMISは、多くの主要分野で不可欠となりつつある組込型コンピュータシステム(Embedded Computing Systems)に関するEUの研究の方向づけを行うものとなる。加盟国毎に分散しがちな研究開発活動をEUレベルで結集する。(引用: 「欧州連合、情報通信テクノロジー分野の研究開発に総力を結集」、NEDO 海外レポート 998号、2007年4月11日、p.109 (<http://www.nedo.go.jp/kankobutsu/report/998/998-17.pdf>))

^{注16} AAL: Ambient Assisted Living (生活環境補助)。(<http://www.aal-europe.eu/>)

ICTを利用することにより、高齢者の生活の質を高め、欧州の産業基盤を強化するためのプ

な解決策に関する市場指向型の R&D を対象とする。2～3 年程度で商品化することを目指し、特に中小企業の関与や事業の可能性に焦点を当てている。AAL は、この分野でのより長期的な研究トピックに焦点を当てている ICT ワークプログラムを補完するものである。ICT ワークプログラムのほうは、新興の ICT コンセプト（5～10 年で商品化を目指す）と、EU レベルでの大規模プロジェクトの実施が必要な最重要の研究（たとえば標準化に結びつくようなプロジェクト）を統合することである。

3.3 世界的なパートナーシップの構築

国際協力はプログラムの対外的側面を示す。つまり、欧州の競争力を支援し、世界の他の地域と共同で、共通の関心や相互利益のある問題に取り組み、ひいては EU の他の政策（持続可能な開発、環境保護、災害対応、安全保障等）に貢献することを目指している。

このワークプログラムで提案された国際協力活動には、以下 3 つの目的がある。

- ①相互に利用可能なソリューションや標準を開発することによって、世界規模の主要な技術的課題に共同で対処する
- ②世界規模の主要な社会的課題を克服するための ICT ソリューションを共同開発する
- ③相互利益のために科学技術的協力を密接にする

7 つの課題（注 9 参照。あるいは本稿 3.1.1 記載の 3 つの課題プラス 3.1.2 記載の 4 つの課題）と FET^{注17}の枠組の中の関連目標を達成するための国際協力活動に加え、水平的な国際協力活動(horizontal international cooperation actions)も支援される。情報社会政策ダイアログを支援することにより、プログラムに対する第三国機関の参加を促し、ICT 研究結果の最大限の普及と欧州での活用を促進すると考えられる。

3.4 一般的な付随措置

研究アジェンダを補完するにあたり、政策の策定と技術革新に関連して 3 つの重要な優先課題が過去数年に浮上した。それは、①調整努力を改善し、確実に欧州に高品質の ICT R&D のスキルを提供する必要性、②商業化前の調達が実施される可能性が高いことを周知させる必要性、③EU レベルで共有される研究施設や優秀なセンターの設立に向けた協調的アプローチである。これらの追加的課題への対応策としては、トピックの選定に向け、状況を分析し共通の優先順位と活動について合意するという目的の下に関係者を結集する、

プログラムで、20 の加盟国およびイスラエル、ノルウェー、スイスからの拠出金により、運営される。（参照：What is the AAL JP? (<http://www.aal-europe.eu/about-aal>))

^{注17} FET (Future and Emerging Technology、未来・新進技術) 分野での研究は、7 つの課題および水平的国際協力活動とともに公募の対象となり、FET OPEN と FET Proactive (重点テーマ) の 2 種類がある。FET OPEN は、研究テーマも期限も定められておらず、情報の利用方法や IT 技術を劇的に変える可能性のあるハイリスクな研究を支援し、FET Proactive は、欧州が直面する ICT 関連の課題（たとえば、ICT との共存など）を解決するような技術革新の推進に取り組む研究を支援する。

協調行動/ERA-NET^{注18}が役立つと考えられる。

3.5 中小企業の関与と技術革新の推進

技術革新における中小企業の役割については、議論の余地はない。ICTの分野では、新たなビジョンを構築し、ビジョンを事業上の資産に変換する（製品やサービスを生み出す）のに、中小企業は極めて重要な役割を果たしている。また、研究努力に焦点を当て、技術上、事業上の決定を素早く下す能力も高い。EUのICT研究プログラムは、中小企業がハイリスクで初期段階にある研究開発に対して資金を手当し、戦略的パートナーシップを構築し、より高価値の革新的製品やサービスで国内市場の枠を飛び出して事業を展開できるよう、主要な機会を提供する。これは、最近着手されたEurostars^{注19}プログラムといった他の中小企業専用プログラムを補足するものである。EUREKA^{注20}により運営されるこの欧州技術革新プログラムは、市場指向型の研究開発、特に研究開発の実績を示した中小企業に対して資金を提供するもので、全ての技術分野に及んでいる。

ICTワークプログラムの優先事項を決定するに当たっては、特に中小企業のニーズや潜在能力に注意を払っている。FP6およびFP7（初期段階）のICT研究に中小企業が参加した経験から、大企業、大学および公的研究機関と並び、中小企業が今後も確実にICT研究のコンソーシアムの重要な一員であり続けることを目指している。

FP7への参加規定も、中小企業の参加を一段と促すものになっている。というのも、FP7では中小企業に対しては対象プロジェクトの最大75%まで、EUが資金を提供する可能性があるからである（FP6やそれ以前のプログラムでは50%）。FP7のICT研究テーマは、高成長が期待できる新進技術の分野および主要なICTアプリケーション分野で研究開発を行う用意のある革新的な数多くの中小企業を、今後も引きつけることになる。

^{注18} ERA-NET: European Research Area NETWORK（欧州研究領域ネットワーク）。国レベルと地域レベルで実施されている研究活動をネットワーク化し、双方の研究プログラムを公開することによって、国と地域レベルの研究の連携・調整を強化することを目的としている。（引用：「欧州におけるエネルギー研究の現状と展望(EU)―概要など―」、NEDO海外レポート1012号、2007年11月28日、p.62 (<http://www.nedo.go.jp/kankobutsu/report/1012/1012-07.pdf>)

^{注19} <http://www.eurostars-eureka.eu/>

Eurostarsプログラムは欧州の研究開発プロジェクトで、プロジェクト参加者の共同研究による民生用の製品、プロセス、サービスの開発を目的としている。プロジェクトの核となる活動の50%以上は中小企業によって実施されなければならない。（参照：What is a Eurostars project? (<http://www.eurostars-eureka.eu/what.do>)

^{注20} <http://www.eureka.be>

EUREKA（欧州先端技術共同体構想）の正式名称（またはキャッチフレーズ）は“A Europe-wide Network for Market Oriented R&D”（市場志向の研究開発のための汎欧州ネットワーク）。eurekaは「（探していたものが）見つかった」という意味で、アルキメデスが王冠の金の純度の測定法（アルキメデスの原理）を、浴場で発見した時の叫び声であるといわれる。EUREKAの詳細については「市場志向の研究開発のための欧州全域にわたるネットワーク「ユーレカ」の最新状況(EU)」、NEDO海外レポート1008号、2007年10月3日 (<http://www.nedo.go.jp/kankobutsu/report/1008/1008-08.pdf>) を参照されたい。

3.6 欧州標準あるいは世界標準への貢献

標準化は重要な研究成果として、また研究結果を推進するための目に見える手段であると認識されている。標準作りにつながる産業界でのコンセンサス作りに貢献し、積極的に支援することが、強く求められる。特に3つの主要な技術的課題（**本稿 3.1.1 を参照**）にとって、統合プログラム^{注21}は標準化を通じて研究結果を推進する重要な手段であると考えられる。同様の課題に取り組んでいるプロジェクト全体で産業界のコンセンサスが促進されるような形で、また、小規模なプロジェクト(STREP、**本稿 3.1.2 項を参照**)が全体像の中に完全に統合されるような方法で、プロジェクトクラスター^{注22}を立ち上げることも奨励される。

社会的、経済的目標から導き出された4つの課題（**本稿 3.1.2 を参照**）にとって、標準はまた、欧州全域で提供されるサービスへの市民のアクセスという点で重要な問題であると考えられる。

欧州の法規は、現時点で3つの標準化機関(Standards Development Organisation)^{注23}を承認している。したがって国際基準のダウンストリーム（国内標準化作業）を行うに当たっては、可能な限りこれらの機関を念頭におかなければならない。しかし、ICT部門の進化は早く、またその場限りのフォーラムが非常に多く設置されているとの認識がある。[達成すべき]プロジェクトの成果として、こうしたフォーラムへの貢献を目標に設定することもできるが、欧州にとっての付加価値が明確に説明されなければならない。

標準はまた、国際協力の分野での重要な要素であると考えられている。産業研究の国際協力では、世界的なコンセンサスや標準[の獲得]を主たる目標として掲げるべきである。

3.7 インターネットプロトコル^{注24}バージョン6 (Internet Protocol version 6: Ipv6)の利用の奨励

Ipv4は約40億個のアドレスを持っているが、インターネットの持続的な成長と進化について行くためには、これでは十分でないと考えられる。広大なアドレス空間を持つIpv6は、アドレス空間の問題に直接的かつ長期的な解決策を与えるものである。同時に対応するコミュニケーションエンドポイント（端末）を持っているため（必ずしも機器のインターフェース（接続部分）に制約されない）、サービスごとに独立したアドレスをアプリケーションが持てるようになり、ひいては現在の制約を超えた技術革新をもたらす可能性がある。

^{注21} 複数のサブプロジェクトを統合したプロジェクトを指す。

^{注22} クラスターとは、本来ぶどうの房の意味。転じて群や集団を意味する言葉として用いられる。

^{注23} 欧州標準化委員会（[[仏] Comité Européen de Normalisation: CEN）、欧州電気標準化委員会（[[仏] Comité Européen de Normalisation Electrotechnique: CENELEC）、および欧州電気通信標準化機構（European Telecommunications Standards Institute: ETSI）の3組織。

^{注24} プロトコルとは、ネットワークに接続されているコンピュータの住所づけ、および通信方法を定義する規約のこと。（参照：IPとは（インターネットプロトコルとは）、初心者のためのインターネット用語講座（http://www2.olisys55.com/internet_protocol.html））

ICTの世界や市場に対して影響力を持ち続けることを目指す研究プロジェクトは、当然のことながら、将来陳腐化することのないネットワーキングの技術にプロジェクト発展の基礎を置かなければならない。

したがって、プロジェクトを設計するに当たっては慎重にIPを選択しなければならない。欧州委員会は2008年5月に、Ipv6の展開を支援するための行動計画を採択した。この行動計画では、FP7の資金援助を受けた研究プロジェクトでコンピュータネットワークプロトコルの選択の問題に直面しているものは、可能な限りIpv6を利用するよう奨励している。

3.8 研究サイクルへのユーザーの取り込み

リビングラボ(Living Lab)^{注25}のようなユーザー主導の開放型の先端技術革新方法は、柔軟性のあるサービスや技術革新エコシステム内に全ての関係者を取り込むことにより、技術とアプリケーションとのギャップを埋めるという問題に取り組む。こうすることでR&Dサイクルの初期段階でユーザーを導き入れることができ、ひいては産業や企業が研究結果をよりよく成熟させ、活用することができるようになる。

提案者は、出現しつつある行動や利用パターンをうまく発見するために、また、新技術によるソリューションの社会経済的影響を初期段階で評価するために、こうした方法論を適用するよう奨励されている。

ワークプログラムの全般、特に課題1[ネットワークとサービスインフラ]の将来のインターネットの実験的施設、課題7[自立した生活と社会の一体化]の目的、さらに社会経済的目的から導き出された他の課題に関連するワークプログラムについて、適宜ユーザーコミュニティを直接関与させることが奨励されている。

3.9 ICTの社会経済的側面

一般的な目的の技術として、新たな消費財や投資財を産み出し、産業内、産業間の新たなインプット・アウトプット関係の構築を通じて、また、新たなプロセスや新たなビジネスモデルの創設を通じて、ICTは経済に影響を与えている。企業がICTを導入しても、全面的に活用するためには、スキルや知識[の習得]のために補完的に投資することが必要になる。成長や生産性、また知的財産へのICTの影響は極めて重要であるにも拘わらず、一般的に非常に過小評価されている。

^{注25} リビングラボ(Living Lab)とは、研究者、企業および公立研究所が実際のユーザーとともに実生活の環境で実験、共同開発を行い、新たなソリューション、新たな製品、新たなサービスあるいは新たなビジネスモデルを模索することを指す。(参照: What is a Living Lab? (<http://www.openlivinglabs.eu/>))

ほとんどの R&D プロジェクトは、着手の段階から明らかな社会的経済的な特質をもっている。こうした特質に、たとえば[ICT の]普及と社会的受容を促進するための、証拠に基づく影響評価や先を見越したイニシアティブが含まれる場合がある。プログラムはまた、付随する措置や入札を通じて開始された社会的経済的研究を支援する。特に無形資産（R&D、スキル、新組織やネットワーク）への投資を考慮に入れて、マクロ、産業、企業レベルで ICT の影響についての評価方法を改善する計画である。こうした評価は、個々のプロジェクトの影響評価および ICT プログラム全体の影響評価を補完するものとなる。

3.10 ICT における欧州技術プラットフォームとワークプログラム

欧州テクノロジープラットフォーム(ETP)は、研究関連の活動の調整を改善し、共通の目標を達成するという目的の下に、ある特定の分野での主要な産業およびアカデミックの研究関係者を結集させるものである。各 ETP の重要な成果は、その実施を約束したメンバーが合意した戦略的研究アジェンダとなる。これらの戦略的研究アジェンダ^{注26}は、FP7 のワークプログラムに貴重な情報を提供している。

ICT 部門における産業およびアカデミックの研究関係者は、9 分野を対象に ETP を立ち上げた。9 分野とは、①ナノエレクトロニクス、②光通信、③マイクロシステム、④組み込み型システム、⑤ソフトウェアおよびサービス、⑥モバイル通信、⑦ネットワーク化されたメディア、⑧衛星通信および⑨ロボティクスである。

3.11 非共同体研究（国別、地域別等）プログラムの調整

FP7 のこの分野で実施されている活動は、国別、地域レベルの研究プログラムまたはイニシアティブの調整や、共同実施される国別研究プログラムへの共同体(EU)の参加（欧州共同体設立条約第 169 条）^{注27}が含まれる。この活動はまた、フレームワーク計画(FP)と、政府間プログラムの枠内で実施された活動（EUREKA、EIROforum^{注28}および COST^{注29}）

^{注26} ICT 部門における ETP の個別の戦略的研究アジェンダは以下のウェブサイトから入手可能である。→<http://cordis.europa.eu/ist/about/techn-platform.htm>

^{注27} 欧州共同体設立条約（Treaty on European Union and of the Treaty establishing the European Community）の第 163 条～第 173 条に、研究開発政策に関する規定が設けられている。（参照：CONSOLIDATED VERSIONS OF THE TREATY ON EUROPEAN UNION AND OF THE TREATY ESTABLISHING THE EUROPEAN COMMUNITY (<http://eur-lex.europa.eu/LexUriServ/LexUriServ.do?uri=OJ:C:2006:321E:0001:0331:EN:PDF>））

^{注28} EIROforum は広範な科学者のネットワークにより使用される数多くの優良研究インフラや研究所から成る調整、協働のための協議会で、欧州での研究の質とその影響力を高める役割を果たす。（参照：Top European research organisations join forces with EU Commission、27 October 2003 (http://library.certh.gr/libfiles/MOBILITY-PORTAL/MON-252-27-OCT-2003-IP-03-1453_EN.pdf））

^{注29} <http://www.cost.esf.org/>

COST (European Co-operation in the Field of Scientific and Technical Research) プログラムは、1971年に設立された欧州科学技術協力のための政府間枠組み。科学技術分野での平和目的の研究に関して協力と相互作用を密にすることにより、欧州の地位を優位に保つことにあつた。COSTプログラムは、EUREKAおよびEUフレームワーク計画と並び、欧州の共同研究イニシアティブの3本柱を構成する。（参照：吉田 恭、EUの研究開発プログラムCOST (Urban

との間の補完性と相乗効果を強化するために利用される。

国別、地域レベルの研究プログラムまたはイニシアティブを調整することは、このワークプログラムの複数の目的の中で要請されている。さらに、欧州共同体設立条約第 169 条に基づき共同で実施される国別研究プログラムへの EU の参加については、AAL（生活環境補助）および Eurostars のための ICT 分野で実施される。すべての課題の下で設定された目標および未来・新進技術の重点テーマ(Proactive)は、国別、地域レベルの研究プログラムまたはイニシアティブが調整されることを求めている。光通信の分野では、ERA-NET Plus^{注30}活動が必要である。

3.12 助成方式

FP7 で支援される活動は、「フレームワーク計画決定」の付属文書 III に記載された各種の「助成方式」を通じて支援される。これらの方式は、単独であるいは組み合わせて、フレームワーク計画の全領域で実施される活動を資金援助するために利用される。このワークプログラムで特定された研究目的を助成する方式は以下の通り。

(1)共同研究プロジェクト方式 (Collaborative projects: CP)

多数の国々からの参加者で構成されるコンソーシアムによって実施された研究プロジェクトを支援する。その目的は、新たな知識を探索し、新たな技術や製品を開発し、実証活動を行い、あるいは研究のための共通資源を開発することにある。この助成方式は、以下の 2 種類のプロジェクトへ資金を提供する。

- a)小規模または中規模の特定目的研究活動(STREP)^{注31}
- b)大規模な統合型プロジェクト(integrating project: IP)

STREP は、焦点を絞ったアプローチを用いて特定の研究目標を設定する。一方で、大規模な IP は包括的な「プログラム」方式を取っており、複数の問題を扱いつつも一貫性があり統合された活動の全てが含まれる。

両プロジェクトは重要かつ補完的な役割を果たしている。このワークプログラムでは、一方で STREP を通じて集中的かつ機動的な科学技術的調査を可能にし、他方で IP を通じて集中的なプロジェクトの実施を適宜可能にすることで、バランスの取れたプロジェクト構成が実現されるよう目指す。

Civil Engineering: 都市土木) の紹介 (<http://www.ecfa.or.jp/japanese/ecfanews/200110.pdf>) ;
 および About COST (http://www.cost.esf.org/about_cost)

^{注30} ERA-NET Plus は、FP7 の「協力」および「キャパシティー」プログラムで実施されるもので、国レベルのプログラムの戦略と FP7 の戦略を、さらに統一の取れたものを目指している。(参照: "ERA-NET Plus actions" (ftp://ftp.cordis.europa.eu/pub/coordination/docs/eranet_plus_issue_paper_v24_dec2006.pdf))

^{注31} STREP : Specific Targeted Research Project(特定目的研究プロジェクト)

この目的のために、プロジェクト[STREP、IP]ごと、またある程度は助成方式ごとに、目標別に指標となる予算配分が決定されている。配分は目標ごとの予算規模と、関連する成果目標や予期される影響を達成するのに必要な研究の性質に基づく。その内訳は以下の通りである。

- ・目標用の総予算の約90%が共同研究プロジェクト方式(CP)に振り向けられ、残りは他の2つの助成方式に割り当てられる。2つの方式とは、ネットワークオブエクセレンス(Networks of Excellence: NoE)および調整・支援活動(Coordination and Support Actions: CSA)である(この2つの方式については下記を参照されたい)。
- ・CP予算内で、8つの目標(通常4,000万ユーロ未満の予算)が単独でSTREPを支援する。
- ・CP予算内で、上記とは別の10の目標(中規模予算)がIP(限定的)とSTREPを支援する。
- ・合計14の目標(比較的大規模予算、通常4,000万ユーロ超)に関しては、CP向けに配分される予定の予算の50%以上がIPに振り向けられる。これらの目標の範囲内でSTREPも支援されるが、提案の質によってはCP予算の最大50%に達する可能性がある。

全体として、確実にCP向け予算の約半分がIPを通じて、残りの約半分がSTREPを通じて支援されるようにする。

(2) ネットワークオブエクセレンス(Network of Excellence: NoE)

多数の研究機関によって行われる共同研究プログラム(Joint Programme of Activities)の活動を特定の分野に組み入れるのを支援する。これは、より長期的な協力枠組みで研究チームによって実施される。

(3)調整・支援活動(Coordination and Support Actions: CSA)

研究活動や政策の調整・支援を目的とした活動を支援する(ネットワーク化、交流、助成プロジェクトの調整、研究インフラへの国境を越えたアクセス、調査、会議等)。これらの活動はまた、公募以外の方法で実施される場合もある。この助成方式では、次の2種類のプロジェクトに対して資金が拠出される。

a)調整活動(Coordination Actions: CA)

b)特定支援活動(Specific Support Actions: SA)

このワークプログラムは、各研究目的の公募テーマごとに、助成方式の種類を指定する。

3.13 他のプログラムとの関連

技術革新プログラム(CIP)におけるICTとの関連

i2010イニシアティブ(情報社会のためのEUの政策枠組み)の支援を対象とした2つ

の主要な助成手段のうち、一つは FP7 における ICT のテーマで、もう一つは競争力および技術革新プログラム (Competitiveness and Innovation programme: CIP)^{注32}の枠内にある ICT 特定プログラムである。CIP における ICT は、企業、政府および市民が確実に ICT を広く理解し、最大限活用することを目指している。従って、FP7 における ICT と CIP における ICT は、ICT の進歩とその適用の双方を目標としており、全ての市民と企業が確実に ICT から恩恵を受けるための補完的な手段であるといえる。

「キャパシティー」プログラムの研究インフラ部分との関連

FP7 の「キャパシティー」プログラム中の「研究インフラ」^{注33}の下で、ICT ベースの研究インフラ(eInfrastructure)に対する支援が行われる。これは GEANT^{注34}研究ネットワークと、FP6 および FP7 (初期段階) で支援された研究グリッドインフラ^{注35}の成功を基にして、科学技術の全分野における欧州の研究者のために、より高性能の計算、データ処理およびネットワーク化のための施設を提供する計画である。この活動と「協力」プログラムにおける ICT テーマが調整されれば、最新かつ最も効果的な技術が確実に欧州の研究者に提供されるとみられる。「キャパシティー」プログラムで公募した他の ICT 研究インフラにも支援が行われる予定で、ICT リビングラボ、ナノエレクトロニクス用のクリーンルーム、組み込み型システム用の研究施設といった分野が対象になる。

その他のテーマとの関連

このワークプログラムには、ICT テーマとエネルギーテーマ (スマートグリッドのための新たな ICT ソリューション) の共同公募が含まれる。

^{注32} 欧州企業の競争力強化を目的としたプログラムで、主に中小企業を対象とする。期間は 2007 年から 2013 年。(参照: THE COMPETITIVENESS AND INNOVATION FRAMEWORK PROGRAMME (CIP) (http://ec.europa.eu/cip/index_en.htm))

^{注33} FP7 で設定された 4 つの主要テーマ (①協力、②アイデア、③人材、④キャパシティー) の中の「キャパシティー」で行われるプログラム。「キャパシティー」に掲げられた目標は以下の通り: (1) 研究インフラ、(2) SME (中小企業) のための研究、(3) 知識の地域性、(4) 研究のための潜在能力育成ポテンシャル、(5) 社会における科学、(6) 一貫性のある研究政策開発に対する支援、(7) 特定分野における国際協力活動。

^{注34} GEANT は研究と教育のための欧州のネットワークインフラを改善する目的で、2 億ドルユーロを投じて 2000 年に設立された世界最大の数ギガビットのコンピューターネットワーク。(参照: Europe's GÉANT, the world's highest speed computer network, goes global (<http://europa.eu/rapid/pressReleasesAction.do?reference=IP/08/354&format=HTML&aged=0&language=EN&guiLanguage=en>))

^{注35} 欧州の分散する研究情報資源 (大規模計算、高速ネットワーク、ストレージ等) を、グリッドコンピューティングを用いて連携し、欧州全体の研究情報基盤の構築を目指すもので、FP6 で着手された。グリッドコンピューティングとは、ネットワークを介して複数のコンピュータを結ぶことで仮想的に高性能コンピュータをつくり、利用者はそこから必要なだけ処理能力や記憶容量を取り出して使うシステムを指す。(参照: 文部科学省、「学術情報基盤としてのコンピュータ及びネットワークの今後の整備の在り方について (中間報告)」、平成 17 年 6 月 28 日 (http://www.mext.go.jp/b_menu/shingi/gijyutu/gijyutu4/toushin/05071403/002.htm); および「欧州のグリッド・コンピューティング市場の拡大(EU)」、NEDO 海外レポート 1027 号、2008 年 9 月 3 日、(<http://www.nedo.go.jp/kankobutsu/report/1028/1028-17.pdf>))

FP7 中の他の特定プログラムとの関連

「協力」の特定プログラムの ICT テーマだけでなく、ICT の研究開発コミュニティも、全ての研究領域（「アイデア」、「人材」、「キャパシティー」プログラムを含む）に開かれている他の特定プログラムから恩恵を受けられるようになる。

編集：NEDO 総務企画部／原訳：吉野 晴美

出典：ICT - INFORMATION AND COMMUNICATION TECHNOLOGIES
(ftp://ftp.cordis.europa.eu/pub/fp7/ict/docs/ict-wp-2009-10_en.pdf)

【エネルギー】 再生可能エネルギー

欧州委員会は国別再生可能エネルギー行動計画用の書式を採択

欧州委員会は2009年6月に、最新の再生可能エネルギー指令^{注1}に従い、国別再生可能エネルギー行動計画(National Renewable Energy Action Plan: NREAP)用の書式を作成する決定を採択した。この書式は、加盟国が再生可能エネルギー行動計画を策定し、2020年までの再生可能エネルギーの目標を達成するための詳細な戦略を練るに当たり指針となるものである。各加盟国は、遅くとも2010年6月30日までにNREAPを欧州委員会に提出しなければならない。

欧州委員会エネルギー担当委員のアンドリス・ピエバルグス氏は、NREAPの重要性を強調して次のように述べた。「再生可能エネルギーの比率に関する2020年の目標に拘束力を持たせることにより、欧州連合(European Union: EU)は、投資家が安心して環境に優しい再生可能エネルギー技術に投資できるようにするための重要なステップを踏み出した。国別行動計画は安定的な投資環境を作り出すのに貢献する。一方で今回欧州委員会が採択した書式は、加盟国が信頼できる計画を策定し、ひいてはEUがスケジュール通りに目標を達成するのに役立つだろう。」

2020年までに欧州における再生可能エネルギーの比率を最終エネルギー消費の20%にするという目的を達成するために、指令は各加盟国に対して国別の義務的目標を課している。従って加盟国は再生可能エネルギーに関する長期的な措置を導入し、あるいは政策を策定する必要がある。また最終エネルギー消費における再生可能エネルギーの比率に関して詳細な見積もりを作成しなければならない。NREAPは、こうした点を確実に実現するためのものである。

NREAPの策定にあたっては、2020年の時点で輸送、電力、冷暖房に使用される再生可能エネルギーの比率に関する加盟国の目標を反映させるだけでなく、その目標を達成するための道筋を示さなければならない。さらに、バイオマス資源や、持続可能なバイオ燃料の導入に関する国家政策を詳述することが求められるとともに、エネルギー効率に関する他の政策措置の効果も考慮しなければならない。その上NREAPでは、行政手続きの変更、法律の制定、情報伝達やトレーニングの方法、エネルギーインフラの整備とアクセス、支援スキーム、および柔軟性措置(flexibility measures)^{注2}などの実施を可能にする措置について、国家政策を特定することが求められている。

^{注1} 欧州議会および欧州委員会が2009年4月23日に採択した、再生可能な資源からのエネルギー使用の推進に関する指令2009/28/EC。これは指令2001/77/ECおよび指令2003/30/ECを修正し、後日廃止するものである。

^{注2} 京都メカニズムの共同実施およびクリーン開発メカニズム(Clean Development Mechanism: CDM)のこと。

今回採択されたこの書式は、NREAP が完全な形で作成されるのを保証し、[加盟国が NREAP を]比較しあえるようにすること、また後日、加盟国、欧州委員会の双方から、確実に指令の実施に関する報告を受けることを目指している^{注3}。

書式はウェブサイト^{注4}から入手可能である。

翻訳：吉野 晴美

出典：Commission adopts template for National Renewable Energy Action Plans
(<http://europa.eu/rapid/pressReleasesAction.do?reference=IP/09/1055&format=HTML&aged=0&language=EN&guiLanguage=en>)

^{注3} 加盟国は、2011年12月31日までに、その後は2年ごとに報告書を提出しなければならない。欧州委員会は、加盟国からの報告書を基に、2012年およびその後は2年ごとに報告書を作成しなければならない。

^{注4} COMMISSION DECISION of 30 June 2009 establishing a template for National Renewable Energy Action Plans under Directive 2009/28/EC of the European Parliament and of the Council, 2009/548/EC
(<http://eur-lex.europa.eu/LexUriServ/LexUriServ.do?uri=OJ:L:2009:182:0033:0062:EN:PDF>)

【エネルギー】 省エネルギー 住宅分野

エネルギースター認可住宅が2008年の市場占有率17%弱を達成(米国)

2009年7月、米国環境保護庁(EPA: Environmental Protection Agency)は、2008年に全米で建築された全ての一戸建て住宅のうち、17%弱がEPAのエネルギースター^{注1}ラベルを獲得したことを発表した(2007年の12%から増加)。住宅建築業者と住宅購入者の双方が、消費者の光熱費を節約するとともに環境保護を支援する高性能住宅への投資を引き続き行っていることが示された。

「EPAのエネルギースターを獲得した新築住宅を購入することによって、自宅の光熱費を削減し、居住地域の空気を清浄に保つ支援をしようと決意する米国民は、毎年増加している。適切に設置された断熱材、高性能窓および高効率冷暖房などの装備によって、家庭のエネルギー需要を20%~30%削減できる。これは、米国の一般家庭の光熱費を何千ドルも節約することになる」と、EPAのリサ・ジャクソン長官は述べている。「市場環境が厳しい中でも、エネルギースター認可住宅への関心は増し続けている。環境を保護し、私達自身の健康を守り、将来米国を低炭素エネルギー社会に移行させるために、私達EPAは、建築業者と住宅購入者を支援していく。」

さらに、2008年にはエネルギースター認可住宅の市場占有率が、15の州で20%以上になった。(15の州: アリゾナ州、コロラド州、コネチカット州、ハワイ州、アイオワ州、ケンタッキー州、ネバダ州、ニューハンプシャー州、ニュージャージー州、ニューヨーク州、オハイオ州、オクラホマ州、テキサス州、ユタ州およびバーモント州。)

現在までに94万戸弱のエネルギースター認可住宅が建設済みであり、このうち2008年に建設された住宅は10万戸以上にのぼる。2008年単独では、エネルギースター認可住宅に住む米国の一般家庭は、年間の光熱費を2億5,000万ドル以上節約している。これは、電力を15億kWh以上、天然ガスを1億5,500万サーム^{注2}節約したことに相当すると同時に、年間換算で車両35万台弱分の温室効果ガスを削減したことになる。

エネルギースターラベルを獲得するためには、住宅はEPAが策定したエネルギー効率の厳格なガイドラインを達成しなければならない。一般的には、以下のような省エネ装備が含まれている:

^{注1} 「エネルギースター」(ENERGY STAR[®])制度は、エネルギー効率の高いオフィス機器の製造を促進させる目的で、1992年に米国環境保護庁(EPA)が主体となって開始された。現在ではオフィス機器の範囲にとどまらず、テレビ、エアコン、照明器具などの一般の電気製品、さらに住宅やビルなどの建物もその対象になっている。一定の省エネ基準を満たした製品や建物には、エネルギースターのロゴ使用が認められる。

^{注2} サーム(therm: th)。米国のガス料金の請求単位で10万btu。

- ・ 効率的な断熱システム
- ・ 高性能窓
- ・ 住宅の気密性とダクト
- ・ 効率的な冷暖房装置
- ・ エネルギースター認可の照明および電気器具

エネルギースター認可住宅の詳細についてはウェブサイトを参照されたい。

<http://www.energystar.gov/HomesMarketIndex>

翻訳：大釜 みどり

出典：<http://yosemite.epa.gov/opa/admpress.nsf/0/45E75621976F6DEA852575E700550E14>

【エネルギー】 再生可能エネルギー

オバマ政権は水力発電拡大に最大 3.2 億ドル投資（米国）

2009年6月、米国エネルギー省(DOE)のステイブン・チュー長官は、既存の米国水力インフラの改革や効率の向上および環境インパクトの軽減のために、米国再生ファンドより、3.2億ドルを投じることを発表した。これは、連邦政府所有ではない既存の水力発電設備において、タービンや制御技術の展開をサポートし、発電量や環境への責務を増加させることを意図したものである。

チュー長官は「エネルギー危機に対するたった1つだけの解はないが、水力発電は明らかにその解決策の1つであり、クリーンエネルギー関連雇用を創出するための大きなチャンスを提供する。我々の既存の水力発電インフラへの投資により、我々の経済を強化し、公害を減らし、エネルギーの自立の方向をサポートする」と述べた。

また、チュー長官は、もう1つの水力発電の主要な利点を示した：水力エネルギーはダムに蓄えられ、エネルギーが最も必要なときに放出出来る。それゆえ、我々の水力発電インフラを改善することにより、風力や太陽発電のような間欠的な再生可能エネルギー源の活用や経済的な実現性を増加させることを手助けできる。チュー長官は、これらの優位性を役立てるため、揚水発電技術のさらなる発展をコミットしている。

今回の米国再生法に基づくファンディングは、様々な非連邦政府系の水力発電プロジェクトに対して、競争的資金として提供するものである。これにより、ダムについての大きな変更なしに、しかも、ほとんど規制による遅延を生じずに、開発を可能とすることが出来る。

プロジェクトは以下に示す2領域から選ばれる：

- ・ 50MW を超える水力発電アップグレードプロジェクトの展開：環境の改善や顕著な新規発電が可能な、既存のあるいは先進的技術を有する、50MW 以上の非連邦政府系設備のプロジェクト

- ・ 50MW 未満の水力発電アップグレードプロジェクトの展開：環境の改善や顕著な新規発電が可能な、既存のあるいは先進的技術を有する、小さなスケールの非連邦政府系設備（50MW 未満）

同意書は 2009 年 7 月 22 日まで有効であり、完成した応募書類は 8 月 20 日までに提出する必要がある。完全なファンディング実施通知書 (DE-FOA-0000120) は、Grants.gov

のウェブサイトで見られる。プロジェクトは2010会計年度(2009年10月～2010年9月)から始められる予定である。

翻訳：小笠原一紀

出典：http://apps1.eere.energy.gov/news/progress_alerts.cfm/pa_id=195

【エネルギー】 自動車燃費向上 電気自動車

先端技術自動車製造に対する融資プログラム^{注1}を実施（米国）

2009年6月、オバマ政権は、国家の海外石油依存の危険を減少させるとともに、何千人ものグリーン・ジョブを作る、革新的で先進な輸送技術の開発に対して、80億ドルの条件付き貸付予約(conditional loan commitments)を公表した。大統領により発表されたこの貸し付け予約には以下のものが含まれる。

- ・フォード自動車に対する 59 億ドル：イリノイ、ケンタッキー、ミシガン、ミズーリおよび、オハイオ州の工場で、燃料効率の良いモデル用に工場製造ラインを改造
- ・北米日産に対する 16 億ドル：先進的な電気自動車の組み立てと先進的なバッテリー製造設備を設置するために、テネシー州のスマーナ工場の機械設備を更新
- ・テスラ社に対する 4.65 億ドル：カリフォルニアでの電気のドライブトレイン（動力伝達装置）および電気自動車の製造

これらはエネルギー省（DOE）の先端技術車製造プログラムの一部であり、最初の条件付き貸付予約である。DOE ではこのプログラムで、向こう数ヵ月に、さらなる貸付を、大小の自動車製造業者やその上流・下流の生産チェーンに属する部品供給者に実施することを計画している。

「我々は次世代の高燃費車やトラックが米国で製造されることを確実にするための手助けする歴史的なチャンスを持している。これらの貸付やセクション 136^{注2}のプログラムによる他の追加的なサポートは、良い仕事を生み出し、また我々が設定した厳しい燃費経済基準（fuel economy standards）を自動車産業が達成しさらにそれを超えることの手助けをする。しかも、世界の市場での競争力を取りもどすことを援助する。」とオバマ大統領は述べた。

「主要な技術や健全なビジネスプランをサポートすることにより、アメリカにおける燃費効率の良い車の生産に活をいれることが可能である。これらの設備投資は我が国に何倍ものリターンをもたらすであろう—新しい仕事を創出したり、石油依存を軽減したり、そして温室効果ガスの排出を削減したりして」とチューDOE 長官は述べた。

これらの貸付予約の実施は、米国人が毎年消費する 1,400 億ガロンのガソリンを削減し、予想が困難な石油の国際市場への国家の依存を減少させ、そして、国家の炭酸ガス放出量

^{注1}NEDO 海外レポート No.1034, 2008.12.3 「先端技術を利用した自動車製造に対する融資プログラム(米国)」参照。 <http://www.nedo.go.jp/kankobutsu/report/1034/1034-06.pdf>

^{注2} エネルギー自立・安全法2007(Energy Independence and Security Act of 2007: EISA)第136 条。今回の融資プログラムの根拠法。

の 5 分の 1 の要因を減少させることを支援するものである。最近、オバマ政権は、2016 年までに達成する乗用車の燃費基準を、ガロンあたり 27.5 マイルから 35 マイルに引き上げることを公表している^{注3}。35 マイルは野心的な目標であるが、DOE の自動車ローンプログラムでは、さらに高い燃費効率の達成を援助するローンへの申込が 100 件以上受け付けられた。従来型のエンジン技術の進歩、次世代バイオ燃料、そして輸送の電化という手法間での競争は、米国の燃費効率をここ数年で飛躍的に増加させる可能性がある。

先進技術車製造貸付プログラム (ATVMLP) は米国の製造業者間でベストな会社やベストな技術に焦点をあてた、オープンでかつ競争的なプロセスである。2008 年の秋に、最初の適用がなされ、今後、約 250 億ドルの貸付が、2005 年の燃費レベルを少なくとも 25% 以上向上させる車や部品を製造する米国の会社に対し提供される予定である。この技術および財政面での集中的に実施されるレビュープロセスは、多くの中から一つの技術を選択することに注力するのではなく、燃費効率向上を達成するために多方面のアプローチ促進することを狙っている。

貸付プログラムに対する応募には、電気、バイオ燃料、そして先進的な燃焼エンジンで走行する車が含まれており、車と部品の両方を製造するメーカー、米国の自動車メーカー、米国外の会社の米国製造子会社、大手の米国部品サプライヤーや、革新的な新規事業者からの提出があった：

フォード

フォード自動車は 2011 年までに 59 億ドルの貸付を受け、従来型の内燃エンジンや電気自動車の多くの技術の前進をサポートするために用いる計画である。それに加え、この貸付は会社が 2 つのトラック工場を乗用車の製造用に転換する援助にも使用される。フォードでは、Focus、Escape、Taurus や F-150 を含む 12 以上の人気車の燃費の向上（年間 200 万台近くになる）を計画しており、イリノイ、ケンタッキー、ミシガン、ミズーリ、オハイオの 5 つの州にまたがる工場の 35000 人近い従業員を、環境エンジニアや環境車製造に配置転換することになる。フォードでは、直噴技術、スマートターボ型環境対応エンジン (EcoBoost)、先進的トランスミッションや新ハイブリッド技術を含む技術ポートフォリオを活用して、おもな技術のアップグレード化を進めている。

本日の発表により影響のある設備

組立：シカゴ、ルイスビル、ディアボーン、ミシガン、カンザスシティ

エンジン：ディアボーン、クリーブランド、リマ

トランスミッション：リヴオニア、ヴァンダイク、シャロンビル

^{注3} NEDO 海外レポート No.1046 「オバマ大統領が自動車燃費向上のための国家政策を発表(米国)」参照 (<http://www.nedo.go.jp/kankobutsu/report/1046/1046-06.pdf>)。

日産

日産は 16 億ドルを受け、テネシー州のスマーナ・コンビナートで電気自動車や蓄電池パックを製造する計画である。貸付金は新しい蓄電池工場の建設や既存の組立設備の改造の援助に使われる。この完全な（ハイブリッドではない）電気自動車は、主要な国際自動車メーカーにより米国で製造される自動車にとっての画期的な出来事になる。この自動車が電気を使う際のエネルギー効率はガソリンに換算すると 350mpg（1 ガロンあたり 350 マイル）を超える。この最新技術の設備は、米国内で、安定した生産活動を行う主要な自動車メーカーが、その最も進んだ車とリチウムイオン蓄電池を製造するという、注目に値する試みである。日産はコスト競争力のあるオール電気自動車の製造を狙っており、オール電気自動車を広く導入していく主な障害を克服しつつある。日産は電気自動車を法人客や小売り客に提供しようと考えており、スマーナで年間 150,000 台まで生産量を伸ばしていく計画である。日産はこのプロジェクトにより、フル生産に達した時、スマーナで 1,300 人の仕事を創出出来るだろうとしている。

テスラ

テスラ自動車もまた、4.65 億ドルの援助を受け、電気自動車を進める計画である。最初の貸付金はテスラモデル S セダンの製造設備を助成することになる。この車は、最新の電気自動車がどのように進化するかを実証する：つまりモデル S はテスラの最初の車であるロードスターより約 5 万ドル安価になると期待されている。オール電気セダンカーはガソリンを使用せず、全て 120V または 220V のコンセントからの電気で走行する。ガロンあたり 250 マイル以上相当の燃費を得ることが推定されており、大型セダンに要求される 32.7mpg の最低燃費を大きく超えものである。モデル S の生産は 2011 年に開始され、2013 の末までに年間 2 万台に伸ばしていく計画である。この総合的な設備は、カリフォルニアで 1,000 人の仕事を創出すると期待されている。

第 2 のローンはバッテリー・パックと電気のドライブトレイン（動力伝達装置）を製造する設備を支援する、それらはテスラ社や他の自動車メーカー（ダイムラーによる SMART For Two 市街地用の車(city car)を含む) で組み立てられる車に使用される。このプロジェクトはテスラの初期段階の技術が、より大規模な会社でどのように電気プロジェクトを支援するようになるかを説明している。初期段階の試験的バッテリー・パックの製造は 2011 年に開始され、2012 年までに 10,000 パックに、2013 年に 30,000 パックに達する計画である。この新しい設備は北カリフォルニアの沿岸地域で 650 人の雇用の創出を期待されている。

翻訳：小笠原一紀

出典：<http://www.energy.gov/7544.htm>