

## OVERVIEWS (1)

# 金属-半導体界面反応とその微視的観察

奥野和彦, 平木昭夫

大阪大学工学部電気工学科 〒565 大阪府吹田市山田上

1981年6月23日 受理

## Interfacial Reaction in Metal-semiconductor System and Studies by Microscopic Techniques

Lazuhiko Okuno and Akio Hiraki

Department of Electrical Engineering, Osaka University Suita, Osaka 565, Japan

(Received June 23, 1981)

It has been recognized that several interesting phenomena, such as low temperature interfacial intermixing reactions or Fermi level pinning, occur at metal-semiconductor (M-S) interfaces.

Moreover, from the practical point of view it is necessary to understand the mechanism of low temperature interfacial intermixing reactions in the development of highly reliable very large scale integrated circuits (VLSI). To understand and control interfacial phenomena, the initial stage in the formation of M-S interface has been studied with electron spectroscopy (AES, ELS and LEED methods) and ion backscattering methods (channeling technique). Observations indicate that for metal films to react with semiconductor substrates to induce room temperature intermixing, the film thickness must exceed a critical value. This fact is felt to be an important clue in understanding initial stage mechanisms.

In addition to the techniques mentioned above for the interface study, a tunable ELS method, and a method using electron spectroscopy combined with synchrotron orbital radiation (SOR), have been developed for non-destructive observation of M-S interfaces.

### 1. はじめに

金属-半導体接合 (M-S 接合) は点接触ダイオードの初期のころから興味深い問題として注目され研究されてきたが、今日では、半導体集積回路などの電子工業において重要な役割を果している。ところで、最近での著しい情報量の増加に伴い、情報処理の高度化と高速処理が必要となってきている。そのため、集積技術は LSI から超 LSI へと進みつつあり、これら集積回路を構成する素子の寸法はますます小さくなっている。集積回路中には、ショットキ接合やオーミック接合として M-S 接合が必ず含まれている。一方、素子の小形化に伴い後に述べる M-S 界面での低温界面反応や相互拡散が、素子の最小単位のスケルと同程度まで、容易に進行し、こ

れが素子の信頼性を左右する重要な問題となることが認識されるに至っている。

現在非常に広く実用に供されている半導体はシリコン (Si) であるが、これに対する電極としてはアルミニウム (Al) がよく使われてきた。Al が Si に対する電極として選ばれた理由は、Si および  $\text{SiO}_2$  (素子によく用いられる) に対して接着性がよいこと、電気抵抗が低いこと、耐腐食性が高いことなどによる。そして、最近に至るまでは、Si に対する Al の電極についてはほとんど問題はないものと考えられてきた。しかし、現在では必ずしもそうではない。その原因是上記の素子の小形化に由来している。つい最近までは p-n 接合の接合部は表面から数  $\mu\text{m}$  の深さに位置するのが普通であった。ところが、現在では 1 衍程度も浅くなり、また平面的にも電極

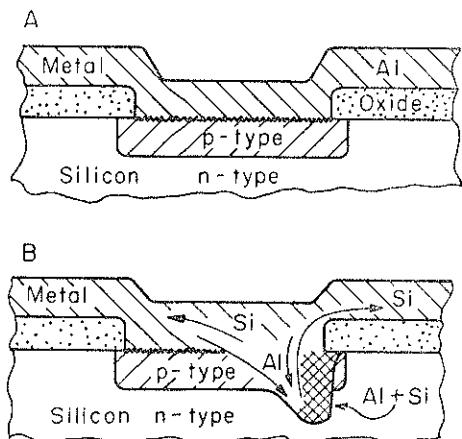


Fig. 1 Schematic diagrams of the erosion of Si that can occur when heat treating Al films in contact with Si.

間隔が非常に狭くなっている。そのため、以前は実用上無視されてきた Al-Si 接合での相互作用に基づく化学反応が素子の性能に重要な影響を与えることが分ってきた。すなわち、Si と Al とが接触すると両者は従来考えられてきたよりはるかに低い温度でその界面で反応するため、この反応が半導体素子に種々の弊害をもたらすことが明らかとなってきたのである<sup>1)</sup>。例えば、Fig. 1 に示すように<sup>2)</sup>、Al-Si 界面ではその共晶点温度以下の温度での熱処理でも Si が Al 層にとけ込み、Al, Si の大量の相互拡散が界面で起こり所期の素子機能を破壊することが知られている。

このように、低温界面反応は半導体工業に種々の難問を持ち込むのであるが、その一方でこの低温反応は素子製造に応用されている。その一例は安定なシリコン化合物（シリサイド金属）を用いた M-S 接合が化合物の融点よりはるかに低い温度で形成される場合である。この場合、M-S 界面がもとの半導体表面ではなくその内部に形成されるため再現性の良い素子が得られる<sup>3)</sup>。また、界面反応を利用したシリサイドとはいえないが、スパッタ法などにより作成される高融点金属のシリサイド（例えば、MoSi<sub>2</sub>, TaSi<sub>2</sub> など）は、ポリシリコンに代る遅延時間の短い電極（配線）材料、特に MOS 型集積回路のゲート電極として期待がかけられている。これらのシリサイドは、ポリシリコンに比べ比抵抗が一桁小さく、また従来の生産プロセス技術をそのまま応用できるという点において優れている。

一方、M-S 界面は、ショットキ接合における整流特性の面から見てもフェルミレベルピニング現象という興味深い問題を提起している。後述するように、実はこ

のフェルミレベルピニング現象も低温界面反応と関連していると考えられ、従って M-S 接合界面での低温界面反応現象の解明は素子の信頼性、および整流機構の理解の上から非常に重要である。本稿では、そのような点と関連させながら M-S 界面の低温反応の最近の話題、およびその研究手段について筆者らの仕事を中心に述べることにする。

## 2. 金属-半導体接合における界面現象界

### (1) 低温合金化反応

金属薄膜（数十～数百 nm）を超高真空（ $\sim 5 \times 10^{-7}$  Pa）中で半導体清浄表面の上に  $\sim 0.5$  nm/s 程度の蒸着速度で蒸着し、M-S 接合試料を作成する。その試料を蒸着直後からオージュ電子分光（AES）法<sup>3)</sup>で観測していると、ある種の半導体（単結晶基板）-金属（薄膜）系において、試料表面（金属薄膜表面上）にそれらの半導体を構成する元素が徐々に蓄積してゆく現象が筆者らにより見出された<sup>4)</sup>。高真空中でなく空気中の熱処理では、例えば Au-Si 系では Au 膜表面に SiO<sub>2</sub> 膜が形成される<sup>5)</sup>。一例として超高真空中において GaP 単結晶清浄表面に Cu 膜を約 50 nm 蒸着し、その表面を室温に保って AES 觀察した結果を模式的に Fig. 2 に示す。そこでは、Ga, P 元素が試料表面に時間とともに蓄積していくことが見られる。Ga, P の信号の観測されるのが、Cu が島状に蒸着され下地の GaP 基板が表面に出ているためでないことは P (LVV) オージュ信号が Cu-GaP 試料表面では GaP 中の P のそれとは全く違った形に変化している<sup>6)</sup>ことから確認された Fig. 3。このような現象がみられるのは次に示すように Cu-GaP 接合試料が界面で合金化しているためである。上記 Cu-GaP 試料を約 2 時間試料室内に放置した後、表面から Ar<sup>+</sup> イオンのスパッタエッチングにより  $\sim 0.05$  nm/s の

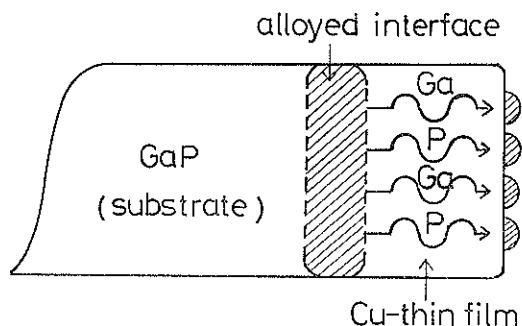


Fig. 2 Schematic illustration of the room temperature accumulation of Ga and P atoms on top of Cu film caused by the interfacial intermixing reaction between GaP and Cu.

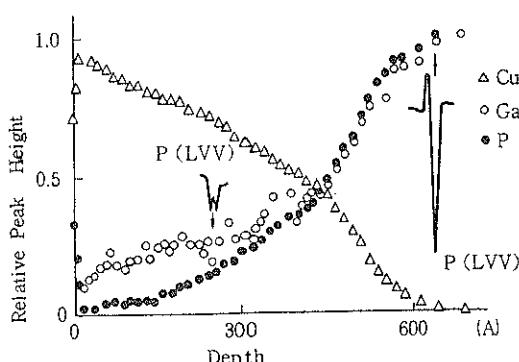


Fig. 3 Depth profiles of relative peak heights of normalized Auger signals ( $dN/dE$ ) of Cu, Ga and P from a Cu (thin film)-GaP (substrate) specimen annealed for  $\sim 120$  min at room temperature. Illustrations of P(LVV) Auger peak signals ( $dN/dE$ ) given in the inset shows that chemical shift takes place at the interface region.

速さで削りながら AES 測定を同時に行った結果を Fig. 3 に示す。Ga, P 元素が Cu 島表面および膜中にかなり含まれていること、また、Cu 膜と GaP 基板との界面が数十 nm の幅にわたって合金化していることが分かる。合金化は図中に示した P(LVV) スペクトルの波形 ( $dN/dE$ ) が Cu-P 合金に特有のものに変化していくことから分かる (Fig. 3)。このような M-S 接合での界面合金化は多くの M-S 接合系においてみられる。種々の金属と半導体(絶縁体)との組み合せについて調べた結果、比誘電率 ( $\epsilon$ ) が約 8 以上 (あるいは禁制帯幅  $E_g$  が約 2.5 eV 以下) の半導体は表面に金属膜を接触させると室温でも界面で反応し界面が合金化することが分かった (Table 1)<sup>4,7</sup>。この M-S 接合での反応が認められる臨界比誘電率 ( $\epsilon_c$  とする) の存在、すなわち

$\epsilon_c \approx 8$  については、以前 M-S 接合をショットキ接合としてみたとき、その特性の顕著に異なる半導体(絶縁体)を 2 つのグループに分ける臨界値として提案されていた値<sup>8,9</sup>と一致していることは興味深い。上記の M-S 界面で合金化を起す半導体はショットキ接合としてみたときフェルミレベルピンニング現象を示す半導体だったわけである。

#### (2) フェルミレベルピンニング現象

ショットキ接合に関しては、数多くの教科書があるのを詳細は省略するが、この M-S 接合の電流-電圧特性は、印加電圧を V として

$$I \propto \exp(-e\phi_B/kT)[\exp(eV/kT) - 1] \quad (1)$$

で表される。

$\phi_B$  は障壁の高さと呼ばれ金属および半導体の仕事関数を  $\phi_M$ ,  $\phi_S$  として、理想的には

$$\phi_B = \phi_M - \phi_S \quad (2)$$

なる簡単な関係で決まるとしていた。ところが現実の多くの素子に用いられる半導体では必ずしもそのようにはならず  $\phi_B$  が金属の種類を変えても変化しないものもあることが分かってきた<sup>8</sup>。一般に、

$$\phi_B = S(\phi_M - \phi_S) \quad (3)$$

として S を半導体の比誘電率  $\epsilon$  の関数で示したのが Fig. 4 である<sup>9</sup>。図から、半導体は  $S \approx 0$  と  $S \approx 1$  の 2 つのグループに大別され、その両者を分ける  $\epsilon$  の臨界値 ( $\epsilon_c$ ) が約 8 になっていることが指摘されたのである ( $S \approx 0$  の半導体は筆者らの研究では界面で合金化を起こす半導体のグループなのである)。さて、上記の  $S \approx 0$ 、すなわち、 $\phi_B$  が金属の種類によらず一定値をとる現象は半導体表面(金属との接合面)で半導体のフェルミレベルが固定(ピンニング)されるることにより説明してきた<sup>10</sup>。このピンニングの原因として半導体表面に高密度に存在する真性表面準位とする考え方<sup>11,12</sup>、

Table 1 Summary of the room temperature interfacial reaction in various metal-semiconductor couples.

Semiconductor	$E_g$ (eV)	Interface reaction	Dielectric constant
Ge	0.67	Yes	16
InSb	0.18	Yes	15.2
Si	1.11	Yes	12
GaAs	1.35	Yes	10.5
InP	1.26	Yes	9.5
GaP	2.24	Yes	8.4
SiC	2.9	No	6.4
SiO <sub>2</sub>	6.5	No	3.5
NaCl	7.7	No	2.5

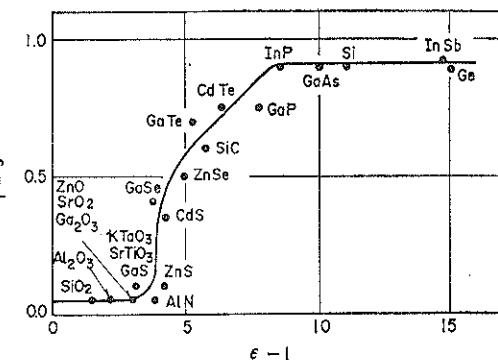


Fig. 4 The variation of the s factor [ $\phi_B = s(\phi_M - \phi_s)$ ] of Schottky junction with (dielectric constant) of semiconductor (substrate).

金属原子などの吸着による外因性の表面準位とするもの<sup>13)</sup>、金属の接触による半導体表面でのバンドギャップ ( $E_g$ ) の消失によるとするもの<sup>9), 14)~16)</sup>などが提案されている。これらの議論はすべて M-S 界面が原子的にみて急峻であると考えているが、すでに述べたように  $S \approx 0$  を与える半導体では M-S 表面が合金化しており上記フェルミレベルピンニング現象についてのいくつかの提案はその前提が正しくないことになる。

それではなぜ  $\varepsilon \gtrsim 8$  の半導体では M-S 界面で室温のような低温で合金化が起るのであろうか。このような疑問に答えるためにどのようなアプローチがされているかを次の章以下で見てみることにしよう。

### 3. M-S 面形成の初期過程

#### (1) 電子分光法による観察(電子状態)

前章で述べた M-S 界面の低温界面反応の研究は今まで半導体基板上に厚く(約 200 nm)金属を蒸着した後、ラザフォード後方散乱法(RBS 法)<sup>17)</sup>および、イオンエンチャーニングを併用したオージェ電子分光法(AES 法)<sup>18)</sup>等により観察するものが主であった。また、ショットキ接合の整流特性の研究においては、専ら巨視的な電気的測定が行なわれていた<sup>8), 18), 19)</sup>。しかし、近年これらの M-S 界面で起る現象を解明するためには、まず M-S 界面の形成過程を微視的に詳しく調べる必要があることが認識されてきた。そして、超高真空技術の進歩および分子線エピタキシー(MBE)技術の発達により超高真空中で金属蒸着が可能になり金属と半導体接合形成の初期過程の電子状態、および原子的構造の変化を直接調べることができるようになった。

ここでは、その中で M-S 界面の低温合金化反応を誘起する機構を明らかにするために筆者が行なった Si 清浄表面への Au 蒸着(蒸着速度約 0.002 原子層/s)の初期過程の観察結果を紹介しよう。

まず、電子分光法を用いて、界面形成の初期段階の電子状態を観察した結果について述べる<sup>20)</sup>。

実験はすべて  $4 \sim 10 \times 10^{-8}$  Pa の超高真空中で行った。n-Si(111) 基板表面の清浄化はフラッシュ法と呼ばれる上記超高真空中で通電加熱(約 1470 K)する方法により行った。この方法で得られる清浄表面に残存する不純物元素は、AES 的に観て炭素だけであり、その量は表面原子の 1/100 以下である。清浄化した基板を冷却し、Au を蒸着しながら、AES、ELS および LEED 法により測定を行った。Fig. 5 は、このような実験を行ったときの各蒸着段階での測定結果である。Fig. 5(i) の ELS のスペクトルは Si(111) 清浄表面に特徴的なスペクトルである<sup>21)</sup>。この(i)の状態では、Si(LVV) オ

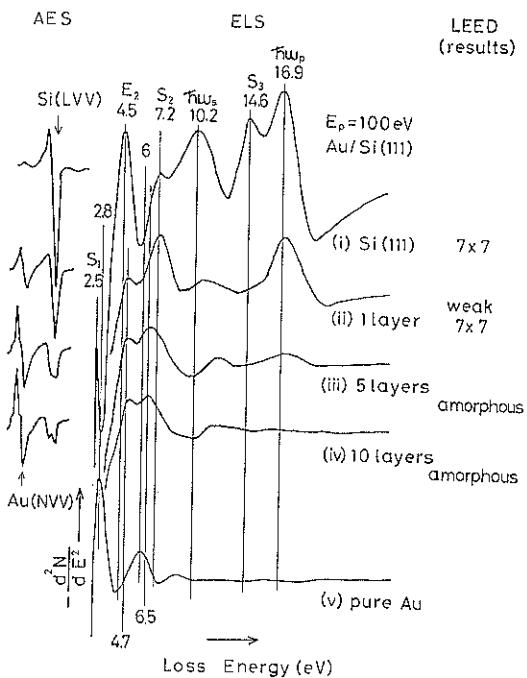


Fig. 5 ELS spectra from Au(film)/Si(crystal substrate) specimen at different stages of Au film coverage, i.e. 1, 5 and 10 monolayer(s) of Au film on silicon; ELS spectra from clean Si(111) and pure Au film are also shown. Si(LVV) Auger spectra with LEED results are also illustrated correspondingly to the ELS spectra. Primary electron energies were 100, 2000 and  $\sim 50$  eV for ELS, AES and LEED measurements, respectively.

ージェスペクトルは純粋 Si のそれ(92 eV に単一ピーク)であり、LEED 像は 7×7 構造である。ELS スペクトルはバルクプラズモン( $\omega_p$ )、表面プラズモン( $\omega_s$ )、3 つの表面準位(S<sub>1</sub>、S<sub>2</sub> および S<sub>3</sub>) およびバンド間遷移(E<sub>d</sub>) のピークから成っている。この表面に Au を少しずつ蒸着していくと、ELS スペクトルにおいて Si 清浄表面に特徴的な S<sub>1</sub>、S<sub>2</sub>、S<sub>3</sub> および  $\omega_s$  に対応するピークは急激に減少していく。一方、約 7.4 eV に新しいピーク(このピークは基板 Si (Fig. (i)) にも純粋 Au 膜 (Fig. (v)) にも在存しないピーク) が現われる (Fig. (ii))。このピークは (i) で S<sub>2</sub> のピークが在存した位置ではあるが、S<sub>2</sub> のピークは Au の蒸着量の増加に伴い強度が減少し、約 0.1 原子層で極小になった後、上記の新しいピーク(約 7.4 eV) が Au 蒸着量の増加と共に増大し始めるところから (ii) の約 7.4 eV のピークは Au 原子の蒸着による新しいピークであると結論された。また、この段階 (Fig. (ii)) でのもう一つの特徴

は、Si 基板の  $\text{K}\alpha_{\text{p}}$  のピークが依然として観測されることである。これは Au の単原子層の蒸着によって下地の Si 基板に顕著な化学変化を及ぼしていないことを示している。このことは、Fig. (ii) で Si のオージェスペクトルや LEED 像が変化しないことからも支持される。この特徴は Au の蒸着量が 2 原子層になんてても変化しない。この Au が 1~2 原子層蒸着している試料を約 970K まで加熱しても合金化反応は起らない。即ち、1~2 原子層の Au 膜は Si 基板上では界面合金化反応に対して非常に安定である。

ところが、Au 膜の厚さが 5~10 原子層になると Fig. (iii) および Fig. (iv) に示すように ELS, AES スペクトルおよび LEED 像に顕著な変化が現れる。LEED 像は (iii) の段階で完全消滅し、表面層には周期的構造のない（アモルファス状態である）ことを示している。ELS スペクトルには、約 5 原子層で 5.0 と 6.5 eV の新しいピークが成長し始め、一方約 7.4 と約 17 eV (Si のバルクプラズモン) のピーク強度が減少し、それは終に約 10 原子層で消滅する。また、Si オージェスペクト

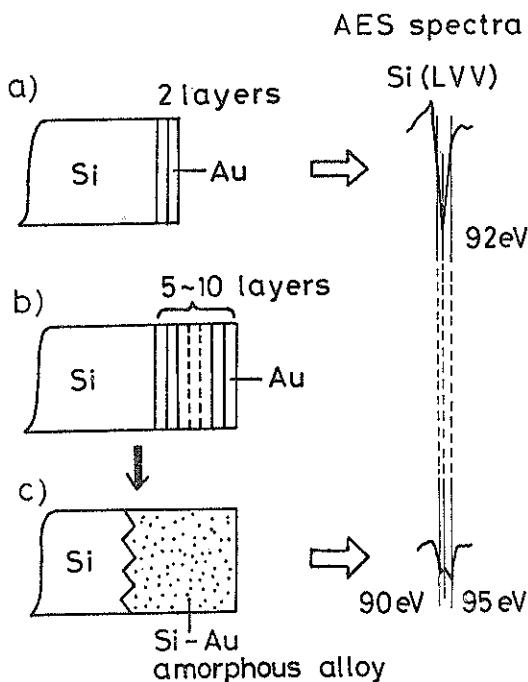
ルは Fig. (iii) で幅の広いピークに、(iv) では Au-Si 合金に特有の 90~95 eV の分裂ピークに変化し、Si 原子が Au 原子と金属結合している<sup>22), 23)</sup>こと、即ち、試料表面が室温で合金化していることを示している。従って、(iii), (iv) の段階における ELS スペクトルの 5.0 と 6.5 eV の新しいピークは、Au-Si 合金に特徴的な電子状態によるものと結論される (Au-Si の相図には合金相は存在しない、従ってこの合金は準安定相である)。

上記の実験から得られる結論を Fig. 6 に模式的に示す。Si(111) 基板の清浄表面に Au を 1~2 原子層蒸着させても Au-Si 表面で合金化反応は起らない。(Fig. 6 (a)) 興味深いことは、この Au 膜は Au-Si の共晶点が 640K と低いためにもかかわらず高温 (970K) においても安定である。しかしながら、Au 膜の厚さが 4~5 原子層以上になると Si 基板と Au 膜とは室温において急激に反応し試料表面に Au-Si 合金層が形成される (Fig. 6 (c))。

## (2) 高速イオンチャンネリング法による観察 (原子的構造)

M-S 界面形成の初期過程を原子的構造の変化という観点から調べるのに有効な手段として、高速イオンチャンネリング法がある<sup>24), 25)</sup>。最近高速イオンビームを超高真空中で測定が可能な試料室に組み合わせることによって、表面構造の研究がさかんに行われている<sup>26)~28)</sup>。まず、高速イオンチャンネリング法により表面構造を調べる原理について説明する。

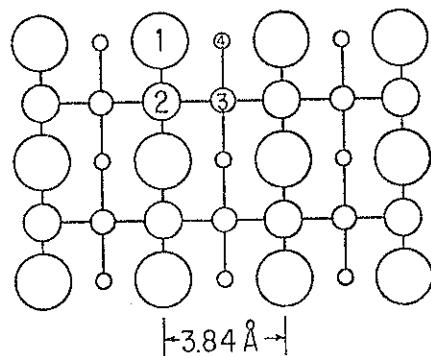
高速イオンビーム (数百 keV~数 MeV) を Si 単結



**Fig. 6** Schematic illustration of the present controlled deposition experiments of Au film on single crystal Si(111) substrate: a) 1~2 monolayer(s) of Au film deposition, no reaction with silicon up to  $\sim 700^\circ\text{C}$ . b) More than 5~10 monolayers of Au film quickly react with silicon to convert the metastable Au-Si alloy at room temperature.

## Si(100) Surface

### Top View



**Fig. 7** Bulk-like atomic structure of Si(100) surface. In case of  $\langle 100 \rangle$  incidence, four monolayers, indicated as 1, 2, 3 and 4, are exposed to the beam.

晶の(100)表面に垂直方向から打ち込むこと（これを<100>方向への軸合せ[alignment]という）を考えてみる。Fig. 7をみると、この結晶構成原子のうち、との方向からは①, ②, ③, ④で示されている第1, 2, 3および4層のSi原子のみが認められ、他のすべての原子は上記原子を第1原子とする<100>に平行な原子列(atomic row)に属していて、第1原子の影(shadow)になつて見えない。実際、ビームを打ち込むとその散乱過程に同様な現象が起こる。すなわち、シャドーイング現象<sup>25)</sup>と呼ばれる効果のため、このSi結晶によるビームの散乱に第1原子のみが大きく寄与する。従って、高速イオン散乱により第1原子が形成している)表面の構造を調べ得る可能性が出てくる。

さて、Si(100)面での原子密度は $6.8 \times 10^{14}$ 個/cm<sup>2</sup>だから、上記イオンビームに対して露出しているSi原子(第1原子)の数は $4 \times 6.8 \times 10^{14}$ 個/cm<sup>2</sup>ということになる。従って、これらによりラザフォード広角(実験室系で、入射方向から95°～170°の所に検出器がある)散乱を起こして検出されるイオンが、いわゆる表面ピーク(surface peak [略してS.P.])の強度(yield)を与えると考えられる。つまり<100>に平行なatomic row 1当たり1個のSi原子がS.P.に寄与するとして、そのyieldをL-値が1 atom/rowであると表現する。しかしこのyieldはatomic rowを構成している全原子が理想的なバルクの位置で停止している場合にのみ期待されるものである。実際は、i) 原子は格子(熱)振動している、ii) 表面構成原子は一般に理想的な位置からずれて再配列(reconstructionやrelaxation)を起こしている。このi), ii) のためシャドーイングは完全でなくなりS.P.は1 atom/rowより大きくなる。

次に、表面原子の再配列に基づくS.P.強度の増大を

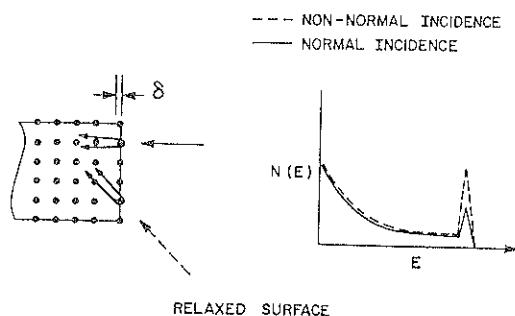


Fig. 8 Schematic illustrating the principle to detect (longitudinal) relaxation by aligned beam (normal incidence). By the beam with normal incidence, the surface peak intensity is nothing but that of ideal surface with no relaxation.

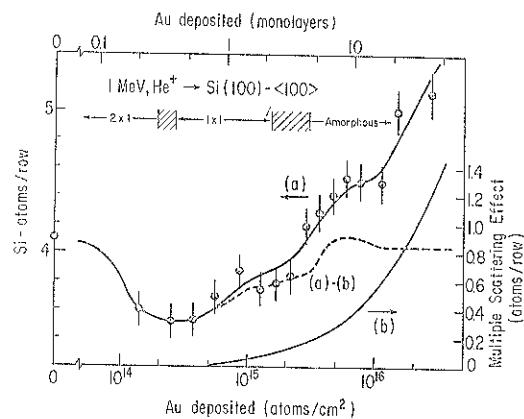


Fig. 9 Si(100) surface peak intensity as a function of average Au film thickness. Normal incidence. (a): measured intensity, (b): estimated multiple scattering effect. 1 atom/row = 4 monolayers =  $4 \times 6.8 \times 10^{14}$  Si/cm<sup>2</sup>.

説明する。再配列の有無は適當な方向から軸合せされたビームにより知ることができる。Reconstructionは考える面に平行な変位で定義されるので、この面に垂直方向に軸合せしたビームにより、また、relaxationは面に垂直な変位であるから、この面に斜方向から入射するようなビーム(Fig. 8)によりそれぞれの変位を知ることが可能となる。従って、再配列に伴う原子の変位ベクトルをいろいろの方向から軸合せしたビームによるS.P.強度から知ることが原理的に可能である。高速イオンチャンネリング法のこの原理をみれば分るように、この方法は、原子構造的な立場からM-S界面において反応が起こった(界面付近の半導体基板の構成原子が結晶位置、あるいは再配列位置から大きくなれる)かどうかを調べるのに非常に適した方法であるといえる。

さて、それでは、この方法をAu-Si系に適用した例を示そう。Fig. 9は、Si(100)清浄表面上にAuを蒸着していったときのAuの蒸着量(atoms/cm<sup>2</sup>)に対するSiの表面ピーク(S.P.)の強度の変化を示したものである<sup>29)</sup>。実験は超高真空中で行い、Si基板はフラッシュ法により清浄化を行った後、室温にまで冷却して行われた。Fig. 9における破線で示された曲線は、入射イオンの多重散乱による効果および蒸着されたAu膜による下地Si原子のシャドーイング効果[Fig. 9(b)]を補正した後の正味のS.P.強度の変化を示している。この種の実験では前述のL-値なる言葉をよく使う。すなわちL-値が1 atom/rowとは、上述のようにSi(100)表面に対しては、Siの4原子層分( $2.7 \times 10^{-15}$  Si/cm<sup>2</sup>)に対応する。

この S.P. 強度の変化は 3 つの段階に分けられる。まず、第 1 段階は蒸着 Au 膜が 0.5 原子層以下のときである。このとき、L-値は約 0.5 atom/row だけ減少する。これは再配列 ( $2 \times 1$  構造) していた Si の 2 原子層が元のパルクの格子位置にもどったことを意味する。この L-値の減少は、蒸着された Au 原子が Si の再配列表面を理想表面（再配列や格子緩和のない）状態にしたことに対応する。これは Si(100)- $2 \times 1$  表面に水素を吸着したときと同じ現象である<sup>26)</sup>。従って、この段階ではまだ合金反応は起っていない。

第 2 段階は Au が約 1 原子層蒸着された場合である。第 1 段階での Au 原子は Si 表面のダンギングボンドと結合していて、この結合状態は第 2 段階でも続くが、この際少し Si 原子の位置を変位させる。すなわち、L-値は最小値に比べて約 0.25 atom/row（約 1 原子層の Si）だけが増加するが、同時に測定する AES の結果および後で述べる 820K での高温蒸着とその高速チャンネリングの測定<sup>29)</sup>からこの段階でもまだ合金化反応は起こっていないことがわかった。すなわち、表面全体を被う 1 原子層の Au はダンギングボンドと結合することにより下地の 1 原子層分の Si 原子を変位せしめるのである。

これに対して、約 4 原子層の Au 膜が蒸着されると Si の L-値は急激に増加する。そして約 10 原子層の Au 膜の蒸着でこの値は飽和する。この L-値の急激な増加はアモルファス状の Au-Si 合金の形成が起こったことを示している。従って、Au 膜と Si 基板とが室温で合金反応を起こすためには Au 膜の膜厚が臨界値以上なければならないことを示している。そして、その臨界値は約 4 原子層であることがわかる。これは上述の Au-Si (111) 界面形成初期過程の電子状態の立場からの観測 (AES, ELS および LEED 法による) の結果と一致している。

また、このことは Au-Si の共晶温度 (640K) より約 470K も高い 820K に保った Si 基板上への Au の蒸着とその高速チャンネリングによる観測からも積極的に示された。1 原子層の Au はこの温度でも Si と反応することなく安定に存し、4 原子層の場合とは根本的に異なることがわかる。

以上見てきたように、界面形成の初期状態の電子的、原子構造的観測から Au-Si 系において、界面反応は室温においても容易におこるが、反応が起こるためにある臨界膜厚以上の金属膜が存しなければならないという事実が明らかになった。Au-Si 系は安定な合金（シリサイド）相をもたない組み合わせであるが、安定なシリサイドを形成する金属である Ni と Si の界面において

も Au-Si 系と同様に合金化反応を起こすためには、Ni 膜厚がある臨界値を越える必要のあることが示されている<sup>30)</sup>。平木は、この事実を基にして低温合金化反応の機構に対する一つのモデルを提案している<sup>31)</sup>。いずれにせよこの事実は M-S 界面における低温界面反応およびフェルミレベルピニングの機構を解明する上で重要な意味をもっている。

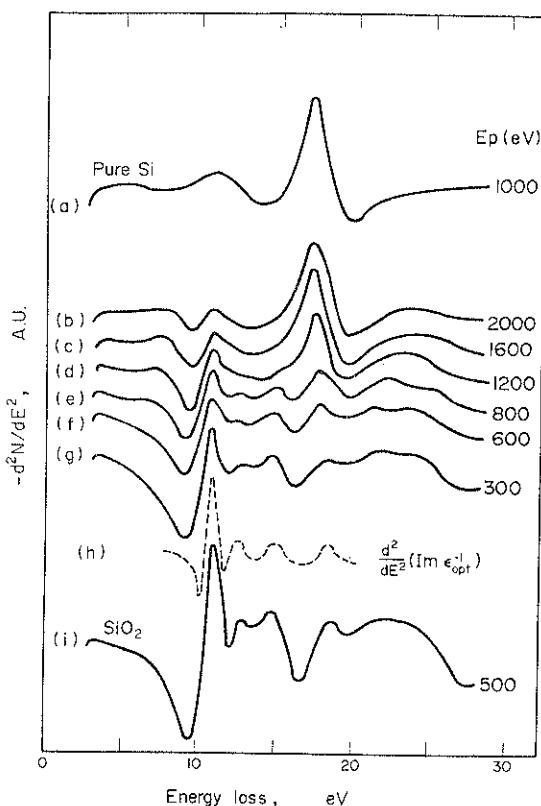
#### 4. 非破壊的な界面の観察 (Tunable ELS 法など)

3 章で述べたように、M-S 界面形成の初期過程の電子的、原子的構造の観察からある厚さ（臨界膜厚）以上の金属の蒸着膜は、半導体基板と合金化反応を起こさないが、それ以上厚く金属が蒸着されるとたちまち合金化反応が起こることが示された。言いかえると、これは、最初に臨界膜厚以下の金属膜により形成される金属原子の半導体表面への吸着とも考えられる M-S 表面が、その後、厚く金属が蒸着されることによって起こる合金化反応によって破壊され新たな界面が形成されるということである。この事実は、特にフェルミレベルピニング現象を解明する上において重要な意味を持っている。フェルミレベルピニング現象を解明する目的で M-S 界面形成の初期過程を詳しく調べる研究もさかんに行なわれてきた<sup>13), 32)</sup>。しかし、上述の事実は、このような研究方法だけでは、フェルミレベルピニング現象の解明には不十分であることを示している。すなわち、合金化反応を起こした後の M-S 界面がどういう状態になっているかを知らなければ、真にフェルミレベルピニング現象を解明することができないと見えるであろう。そのため、ある厚さ以上 (2~3 nm) の金属膜が蒸着された後の M-S 界面の状態を非破壊的に調べる方法が是非とも必要である。この目的を果たし得る可能性のある方法として、Tunable ELS 法<sup>33), 34)</sup> およびシンクロトロン放射 (SOR) を利用した光電子分光法<sup>35)</sup>が考えられる。すなわち、観測する深さを可変にすることによって界面に特有の状態を捕える方法である。

ここでは、Tunable ELS 法について少しづしく説明しよう。ELS 法は、プローブとして電子を用いているが、この電子はそのエネルギーによって試料からの脱出深さが異なっている<sup>36)</sup>。100 eV 以上の運動エネルギーを持つ電子はそのエネルギーが大きい程大きな脱出深さを持っている。即ち、大きい運動エネルギーを持つ電子は試料のより深くの情報を取り出してくることができるわけである。そして ELS 法の場合、AES や X線光電子分光法 (XPS) の場合とは異ってプローブとしての入射電子または、反射電子（エネルギー ロスをした電子を

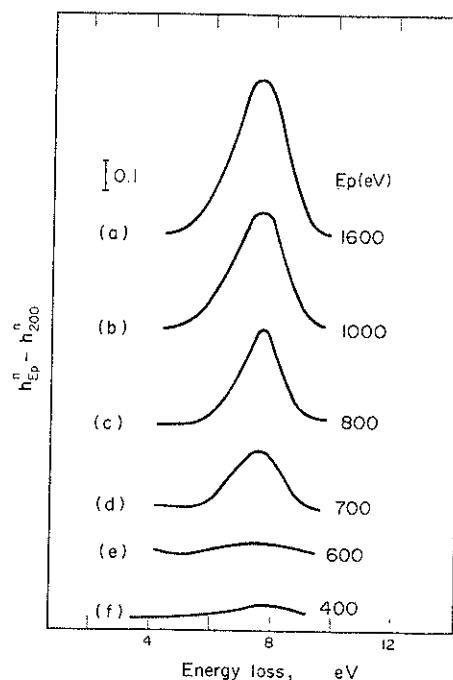
含む)のエネルギーを任意に選択することができるという利点を持っている。従って、ELS 法のもつこのプローブ電子の運動エネルギーの可変性を利用して、非破壊的に 1~数 nm 程度までの深さ方向の情報(depth information)を得ることができる。

ここでは、M-S 界面ではないが Si-SiO<sub>2</sub> 界面にこの Tunable ELS 法を適用した例を示す<sup>33)</sup>。SiO<sub>2</sub> 膜は、～50% フッ化水素液でエッチングした後脱イオン水で洗浄した Si ウェハーをドライ酸化して作ったものである。Fig. 10 に Si-SiO<sub>2</sub> (約 3.4 nm) 界面におけるエネルギーロススペクトルの入射電子の運動エネルギー ( $E_p$ ) 依存性を示す。スペクトルは二階微分  $-(d^2N(E)/dE^2)$  スペクトルである。**Fig. 10 (a), (i)** はそれぞれ純粋 Si ( $E_p=1$  keV), SiO<sub>2</sub> ( $E_p=500$  eV) のロススペクトルで



**Fig. 10** Typical ELS spectra in the second derivative form with various incident energies  $E_p$  of 300~2000 eV for an Si-SiO<sub>2</sub> (~34 Å thick) specimen [(b)~(g)], including the loss spectra of (a) pure Si and (i) thick SiO<sub>2</sub> at the top and the bottom, respectively. Broken line (h) shows the second derivative of the loss function derived from optical data, i.e.  $d^2[\text{Im}(1/\epsilon_{\text{opt}})]/dE^2$ . Note the similarity between (h) and (i).

ある。 $E_p=300$  eV の場合のスペクトルは、SiO<sub>2</sub> スペクトルとほとんど同じである。そして、 $E_p$  が大きくなるにつれて、下地の Si に特徴的なピークが重なって現われてくる (Fig. 10, (b)~(g))。 $E_p=200$  eV では、Si に近いスペクトルになっている (b)。これは、 $E_p$  が大きくなるほどより深くの情報まで含むようになるためである。従って、 $E_p$  が 600 eV から 1600 eV でのスペクトルは、大部分は SiO<sub>2</sub> 膜のスペクトルと下地 Si のスペクトルとの重ね合わせになっている。しかし、ロスエネルギー 9 eV 以下のスペクトルは、これらの重ね合わせただけでは説明できない。約 10 eV 付近に大きなへこみ (SiO<sub>2</sub> に特徴的なスペクトル) があるためにはっきりとしていないが、SiO<sub>2</sub> 膜、下地 Si どちらのスペクトルにもない新しいピークが現われている。このピークをはっきりさせるために、 $E_p>200$  eV のロススペクトルと  $E_p=200$  eV のその差をとった (Fig. 11)。この差をとるにあたって次の仮定を行なっている。(i)  $E_p=200$  eV のロススペクトルは純粋な SiO<sub>2</sub> のそれと一致している。(ii)  $E_p=200$  eV のロススペクトルは、SiO<sub>2</sub>



**Fig. 11** Defference spectra of the derivative ELS spectra,  $h^n_{E_p}$ , with various incident energies  $E_p$  from the spectrum,  $h^{n200}$ , with  $E_p=200$  eV for the specimen shown in Fig. 10. The peak height of  $h^n_{E_p}$  is normalized with the SiO<sub>2</sub> peak at 10.7 eV which is the most characteristic in the second derivative spectrum of SiO<sub>2</sub>.

と同じバックグラウンドを持っている。また、差は  $\text{SiO}_2$  の最もはっきりしたピークである 10.7 eV のロスピークの強度  $I(P_{\text{SiO}_2})$  (9.2~10.7 eV ピーク間の強度) で規格化してとられている。Fig. 11 に見られるように 7.7 eV に新しいピーク ( $P_{\text{int}}$ ) が現われていることがわかる。そしてこのピーク ( $P_{\text{int}}$ ) は  $E_p$  が大きくなる程大きくなっている。新しいピーク ( $P_{\text{int}}$ ) のこのようなふるまいからこのピークは Si-SiO<sub>2</sub> 界面に特徴的なロスピークであると考えられる。このロスピーク ( $P_{\text{int}}$ ) は入射電子の運動エネルギー  $E_p$  が大きい (1 keV または 1.6 keV) 時にも Si や  $\text{SiO}_2$  のプラズモン励起によるロスピークと比べてかなりの強度を持っていること (通常  $E_p \gtrsim 1 \text{ keV}$  では単一電子励起 [single electron excitation] によるロスが起こる確率は非常に小さい)。また Si

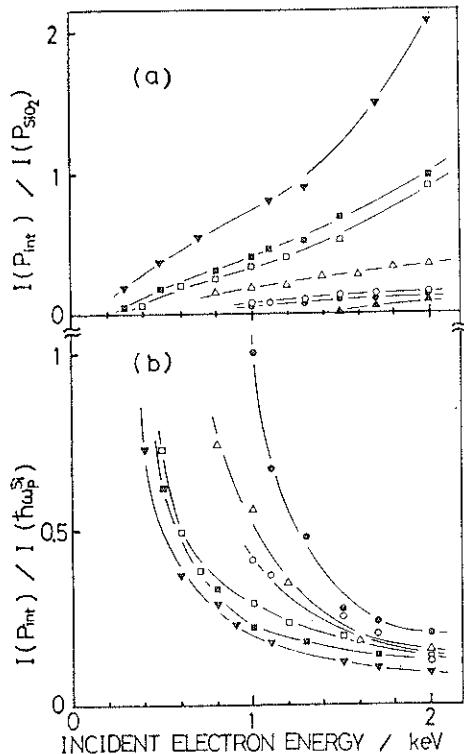


Fig. 12 Intensity variations of the  $P_{\text{int}}$  loss, defined in the text, with the incident electron energy  $E_p$  for specimens with various oxide thickness [Si(111): 13 Å (▼), 19 Å (■), 46 Å (▲), 59 Å (●); Si(100): 18 Å (□), 34 Å (△), 57 Å (○)]. The spectral height of the peak  $P_{\text{int}}$  is compared with (a) the most characteristic peak of  $\text{SiO}_2$  at 10.7 eV,  $P_{\text{SiO}_2}$ , and (b) the main signal of the Si substrate at  $\sim 17$  eV,  $\hbar\omega_p^{\text{Si}}$ .  $I(P_{\text{int}})$ ,  $I(P_{\text{SiO}_2})$  and  $I(\hbar\omega_p^{\text{Si}})$  are defined in the text.

と  $\text{SiO}_2$  の境界は理論的に約 7.7 eV の界面プラズモンが在存する条件を近似的に満たしていることから Si と  $\text{SiO}_2$  の界面プラズモン励起によるロスピークであると考えられる。

ロスピーク ( $P_{\text{int}}$ ) が  $\text{SiO}_2$  膜と基板 Si の界面にあることは、次の事実から更に明確となる。

Fig. 12 は、ロスピーク ( $P_{\text{int}}$ ) 強度  $I(P_{\text{int}})$  の  $\text{SiO}_2$  に特徴的なピーク強度  $I(P_{\text{SiO}_2})$  に対する比 (a)，あるいは純粋 Si のバルクプラズモン強度  $I(\hbar\omega_p^{\text{Si}})$  に対する比 (b) の  $E_p$  依存性をいろいろな厚さの  $\text{SiO}_2$  膜について示したものである。Fig. 12 (a) において比  $I(P_{\text{int}})/I(P_{\text{SiO}_2})$  は， $E_p$  が大きくなるにつれて大きくなっている。また， $\text{SiO}_2$  の膜厚が薄い程大きくなっている。このことは，ロスピーク  $P_{\text{int}}$  は  $\text{SiO}_2$  膜より下の情報であることを示している。一方，比  $I(P_{\text{int}})/I(\hbar\omega_p^{\text{Si}})$  は逆に  $E_p$  が大きい程小さく， $\text{SiO}_2$  膜厚が厚い程大きくなっている。これは，ロスピーク ( $P_{\text{int}}$ ) が基板 Si より上の情報であることを示している。従って，ロスピーク ( $P_{\text{int}}$ ) は， $\text{SiO}_2$ -Si 界面領域での電子励起によるロスピークであると結論できる。この例で見るよう，Tunable ELS 法は非破壊的に 1~数 nm くらいまでの深さの界面を調べるのに適していることがわかる。

一方，SOR を利用した光電子分光法においても励起光の光子エネルギーを連続的に変化させることができるのでこれを用いて，Tunable ELS 法の場合と同様にして観測する深さを可変にすることができる。ブリルソンらは，既に SOR を用いたこの種の方法を Au/GaAs(110) 界面での原子的スケールでの相互拡散を調べるためのプローブとして用いる試みをしている<sup>37)</sup>。SOR を利用した光電子分光法に関しては，いくつかの優れた解説<sup>35)</sup>があるのでそれらに譲ることにする。

このように，プローブの電子エネルギーによる脱出深さの違いを利用して非破壊的な 1~数 nm 程度の表面および界面の研究手段は今後さらに推し進められるであろう。また，章で述べたような M-S 界面形成の初期過程の観測も測定条件や観測手段をいろいろと変化させることによってさらに発展させられるであろう。例えば，半導体基板の温度を低温（液体窒素温度など）に保った場合の M-S 界面形成の初期過程の観測は，界面反応の機構解明に重要な手掛りを与えてくれるであろう。

いずれにせよ，M-S 界面に生じる現象——低温界面反応およびフェルミレベルピニング現象——の完全な理解はまだなされてはいない。しかし，LSI から超 LSI へという趨勢の中で M-S 界面での低温界面反応現象の解明は電子の信頼性，寿命などの点からますます重要な役割を果すものと期待される。従って，今後これらの測定手段および

手法を発展させ、あるいはさらに新しい方法を開発することによって一層の実験的、理論的研究の発展が待たれるところである。

## 文 献

- 1) R. W. Bower: *Appl. Phys. Letters*, **23** (1973) 99.
- 2) 例えば、Thin Films: Interdiffusion and Reactions, Ed. by J. M. Poate, K. N. Tu and J. W. Mayer, John Wiley and Sons (1978) を参照されたい。
- 3) 染野檀, 安盛岩男編: 表面分析, 講談社 (1976), および菅野卓雄, 御子柴宣夫, 平木昭夫: 表面電子工学 (1979).
- 4) A. Hiraki, K. Shuto, S. Kim, W. Kammura and M. Iwami: *Appl. Phys. Letters*, **31** (1977) 611.
- 5) A. Hiraki E. Lugujjo and J. Mayer: *J. Appl. Phys.*, **43** (1972) 3643.
- 6) A. Hiraki, S. Kim, W. Kammura and M. Iwami: *Appl. Phys. Letters*, **34** (1979) 194.
- 7) M. Iwami, S. Kim, W. Kammura and A. Hiraki: *Japan. J. Appl. Phys. Suppl.*, (1980) 467.
- 8) S. Kirtin, T. C. McGill and C. A. Mead: *Phys. Rev. Letters*, **22** (1969) 1433.
- 9) J. C. Phillips: *Solid State Commun.*, **12** (1973) 861.
- 10) 例えば、尾形仁士: 表面, **15** (1977) 383 および 岩見基弘, 平木昭夫: 表面, **17** (1979) 413 を参照されたい。
- 11) J. Bardeen: *Phys. Rev.*, **71** (1947) 717.
- 12) 例えば, D. E. Eastman and J. L. Freeouf: *Phys. Rev. Letters*, **34** (1975) 1624.
- 13) 例えば, I. Lindau, P. W. Chye, C. M. Garner, Pianetta, C. Y. Su and W. E. Spicer: *J. Vac. Sci. Technol.*, **15** (1978) 1332.
- 14) J. C. Inkson: *J. Phys.*, **C 6** (1973) 1350.
- 15) P. W. Anderson: Elementary Excitation in Solids, Molecules and Atoms, Part A, Plenum Press, (1974).
- 16) A. Okiji, H. Kasai and Terakawa: *J. Phys. Soc. Japan*, **44** (1978) 1275.
- 17) 平木昭夫: 金属学会会報, **11** (1972) 831.
- 18) M. J. Turner and E. H. Rhoderic: *Solid State Electron.*, **11** (1968) 291.
- 19) J. M. Andrews and F. B. Koch: *Solid State Electron.*, **14** (1971) 901.
- 20) K. Okuno, T. Ito, M. Iwami and A. Hiraki: *Solid State Commun.*, **34** (1980) 493.
- 21) H. Ibach and J. E. Rowe: *Phys. Rev.*, **B9** (1974) 1951.
- 22) K. Tanaka, M. Matsumoto and A. Hiraki: *Appl. Phys. Letters*, **27** (1975) 529.
- 23) K. Terakura: *J. Phys. Soc. Japan*, **42** (1976) 450.
- 24) E. Bøgh: "Channeling" ed. by D. V. Morgan (John Wiley & Sons, London, 1973) P435.
- 25) L. C. Feldman: "ISISS 1979 Surface Science, Recent Progress and Perspectives", CRC press, Inc. Ohio, 1980.
- 26) T. Narusawa, K. Kinoshita, W. M. Gibson: *Proc. 4th Intern. Conf. Solid Surfaces and 3rd Europ. Conf. Surface Science, Cannes*, (1980) 673.
- 27) T. Narusawa, W. M. Gibson and A. Hiraki: *Phys. Rev.*, (投稿中).
- 28) W. C. Turkenburg, W. Soszka, F. W. Saris, H. H. Kersten and B. C. Colenbrander: *Nucl. Instr. and Meth.*, **132** (1976) 587.
- 29) T. Narusawa, K. Kinoshita, W. M. Gibson and A. Hiraki: *J. Vac. Sci. Technol.*, **18** (1981) March/April.
- 30) K. L. Kobayashi, S. Sugaki, H. Daimon and Y. Murata: Technical Report of ISSP Ser. A, No. 1115 Feb. (1981).
- 31) A. Hiraki: *J. Electrochem. Soc.*, **127** (1980) 2662.
- 32) J. L. Freeouf, G. W. Rubloff, P. S. Ho and T. S. Kuan: *Phys. Rev. Letters*, **43** (1979) 1836.
- 33) T. Ito, M. Iwami and A. Hiraki: *Solid State Commun.*, **36** (1980) 695.
- 34) T. Ito, Y. Kataoka, M. Iwami and A. Hiraki: *Japan. J. appl. Phys.* **20 Suppl. 29-1**, (1981) 249.
- 35) 例えば、小林啓介: 分光研究, **29** (1980) 75.
- 36) 例えば, H. Ibach: "Electron Spectroscopy for Surface Analysis" ed. by H. Ibach (Springer-Verlag, Berlin, Heidelberg, New York, (1977) 4.
- 37) L. J. Brillson, R. S. Bauer, R. Z. Bachrach and Goran Hansson: *Appl. Phys. Letters*, **36** (1980) 386.