

プラズマを用いた誘電体薄膜の成長

安 田 幸 夫

豊橋技術科学大学工学部 〒440 愛知県豊橋市天伯町雲雀ヶ丘1の1

(1984年11月10日 受理)

Growth of Dielectric Films by Plasma Excitation

Yukio YASUDA

Toyohashi University of Technology, Faculty of

Engineering, Toyohashi 440

(Received November 10, 1984)

Recent research and development on plasma-enhanced growth of dielectric films are reviewed. The technology is classified into two kinds of main methods; one is plasma-enhanced chemical vapor deposition (plasma CVD) and the other is plasma-enhanced surface reaction. Most of plasma CVD films of SiN_x , SiO_2 and doped SiO_2 have been studied for the purpose of use for the passivation films and insulating films between interconnects in VLSI. In this paper are discussed correlations among growth conditions, atomic composition and bond structure in films, various film properties and effects on characteristics of applied devices. The technology of surface reaction is thought to be useful to the lowering of VLSI process temperature. The future trend of these methods is discussed in a view of the application to VLSI.

1. 序 論

プラズマ励起気相成長法 (Plasma-enhanced Chemical Vapor Deposition: 略して Plasma CVD) は, グロー放電によって化学的に活性なラジカルやイオンを生成し, 化学反応を促進することによって, 低温で薄膜を成長させる方法である。一方, プラズマ表面処理技術として, プラズマ励起によるラジカルやイオンと基板材料を反応させ, 表面に反応層を形成させる方法も最近注目され始めている。以上の様に, (1)プラズマ CVD 法と (2)プラズマ表面処理法に大別されるが, 両者とも電気的エネルギーによって化学的に活性な反応粒子を形成し, 熱エネルギーを抑制するものであるといえる。プラズマ促進反応技術は, 低温化と非熱平衡状態の利用によって特徴づけられる。したがって, 生成される薄膜に対してもこの特徴を生かすことによって今まで活用されて来たし, 今後の新しい応用もこの概念に基づいて活発に展開できよう。プラズマ CVD 法は, 現在までに様々な薄膜成長に使用されて来た。その主なものは, 誘電体膜 (SiN_x , SiO_x , PSG (Phosphosilicate Glass), BPSG

(Boro-Phospho-silicate Glass), 半導体膜 (a-Si, SiC_x , SiN_x , GaAs), および金属膜 (Al, W, Mo, WSi_2) である。これらの薄膜のプラズマ CVD に関する解説およびレビューはすでに刊行されている^{1), 2)}。本稿では, 誘電体膜に限り, 最近の研究の中から, その性質と特性, デバイスへの応用と問題点さらに新しい方法と将来展望について述べる。さらに, プラズマ表面処理 (窒化, 酸化) についても触れる。

2. プラズマ CVD 膜

以前の著者の解説¹⁾において, 次の様な議論とまとめを行なった。すなわち, プラズマ CVD 膜は非熱平衡状態のため, 単に実験条件である物理量を指定するだけでは統一した結果が得られず, 装置の種類・形状によって大きく変化する。したがって, 次の様な手法によって種々の結果をまとめ, 検討することが望ましい。

①成長方法および成長条件, ②プラズマ気体の定量化 (イオン, ラジカル, 励起分子・原子および電子の組成と各々の粒子のエネルギー分布), ③成長膜の組成, 原子結合状態および構造, ④成長膜の物理的, 電気的

および化学的性質, ⑤素子への応用における特性と効果。

この一連の関連を明らかにすることによって, プラズマ CVD の機構および膜の性質・素子特性を統一的に解明できよう。その時点において, ②のプラズマ診断さらに定量化技術の欠如のために十分な科学的考察は不充分であった。現時点において, 同診断技術はレーザーなどによる光学的方法を主体として発展はみているものの十分とはいえない。本報告においても, 上記思想に沿って, その後の技術の発展を検討する。

2.1 SiN_x 膜

SiN_x 膜は, LSI の表面保護膜としての応用の見地から活発に検討されている。SiN_x 膜の使用は水分に対する阻止能力があるため, 安価な合成樹脂パッケージの使用を可能にするものである。すなわち, 「PSG 保護膜-セラミック・パッケージ」の組合せから「SiN_x 保護膜-合成樹脂パッケージ」の組合せへの変換を意図したものである。Si₃N₄ 膜の熱 CVD は, 800°C 以上の成長温度を必要とするため, コンタクト領域において Si 基板と Al 配線層の固相反応が起り, pn 接合が破壊される。このため, プラズマ反応による低温化を利用して, 300°C 近傍の基板温度で SiN_x 膜の形成がなされる。しかし, 同膜は上述の様に, 非熱平衡状態の組成 (Si/N 比) および H 原子の混入において, 熱 CVD 膜と異なる非熱平衡状態の特徴を有する。この特徴は利害両面を有するものであり, 成長条件との関連でその使い分けで重要となる。

プラズマ SiN_x 膜の反応ガス系は, SiH₄-NH₃ 反応系が主であるが, SiH₄-N₂ 系および SiF₄ (SiF₂)-N₂ 系も検討されている。後者は後述する様に, 膜中の H 原子低減の見地から検討されている。以下に, 反応ガス系に分けて検討する。

2.1.1 SiH₄-NH₃ 反応系

SiH₄-NH₃ 反応系による SiN_x 膜の成長は, 最も多く報告されている。様々な成長条件の中, 主なものは SiH₄/NH₃ 流量比, 基板温度, 高周波パワー, キャリアガスの種類およびガス圧, などである。上述した手法において, ②のプラズマ診断を基礎にした報告はないので, ①-③, ③-④および③-⑤の関連において議論される。すなわち, ①の成長条件と④⑤の膜自身およびデバイスの性質の関連は, ③の Si/N 比, H 結合量 (N-H, Si-H) および H 原子含有量を介して検討される (文献 1) を参照)。

熱 CVD において, N/Si の化学当量比 (1.33) を得るには, NH₃/SiH₄ 流量比が 300 以上必要である³⁾。それに対して, プラズマ CVD では同流量比が 3~5 で良

い。すなわち, NH₃ ガスの熱分解度の低さを強制的に電氣的に分解させていることになる。これによって, 反応温度を下げ, NH₃ 使用量を少なくして済む長所が生まれる。

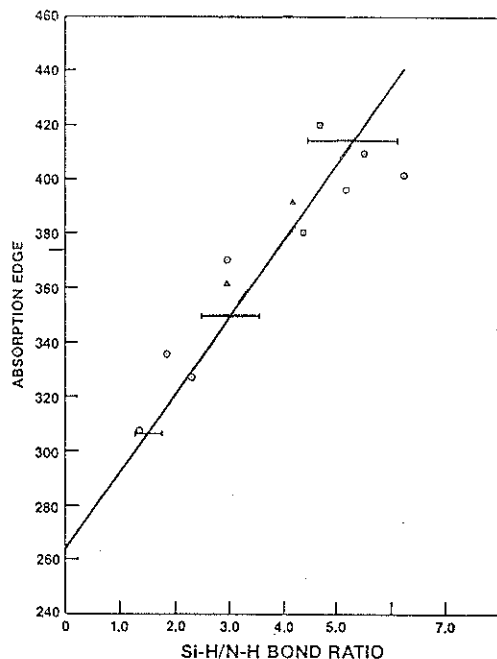


Fig. 1 Correlation of absorption edge with Si-H/N-H ratio. Symbol designations are the same as is Fig. 2.

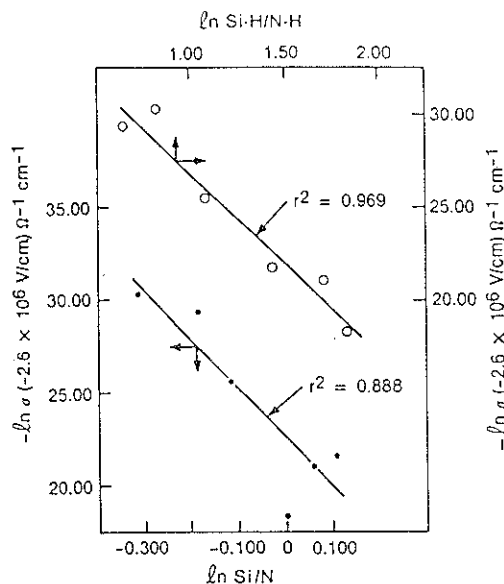


Fig. 2 Comparing the correlation of σ with Si/N and Si-H/N-H ratio.

膜の組成 (Si/N 比, H 含有量) および結合状態 (Si-H, N-H) によって, 様々な膜の性質が決定される。G. M. Samuelson ら⁴⁾ は, 膜の組成 Si/N 原子比および Si-H/N-H 結合比が膜の物理的, 電気的性質に与える効果を検討した。3 種類の実験条件 ((1) 異なった反応室, (2) SiH_4/NH_3 比を変化, および (3) SiH_4/NH_3 比一定の下で濃度を変化) の下で, 膜中の組成と H 結合を変化させた。その結果, 吸収端 (禁制帯幅に対応), 屈折率, 電気伝導度および動力学的誘電率は, Si/N 比より

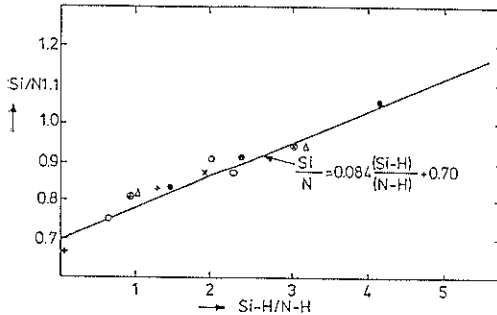


Fig. 3 Si/N ratio vs. Si-H/N-H ratio: ●, ○, △ radial flow reactor (●—10 kHz, ○—110 kHz, △—50 kHz [$\text{SiH}_4\text{-N}_2$]) parallel plate furnace reactor: +—400 kHz 300°, ⊕—400 kHz 500°, ×—3 MHz 300°C, ⊗—3 MHz 500°C).

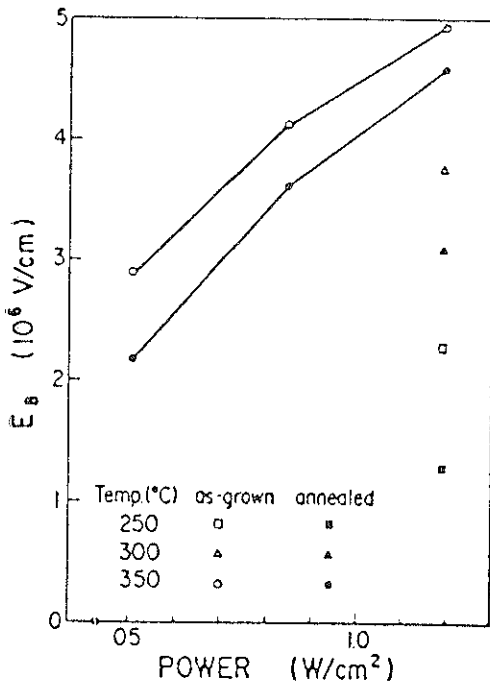


Fig. 4 Dielectric strength as a function of rf power density.

むしろ Si-H/N-H 比と良い相関を示すことを観察した。Fig. 1 および Fig. 2 は, 各々吸収端および電気伝導度に対する結果を示している。

W. A. P. Claassen ら⁵⁾ は, $\text{SiH}_4\text{-NH}_3$ ガス系に N_2 , Ar, または H_2 ガスを添加する効果を検討した。この結果, 上記添加ガスによって膜中の水素含有量は殆んど変化しないことおよび屈折率と Si/N 比および Si-H/N-H 比はともに比例関係にあること, を報告している。また, Si-H/N-H と Si/N 比は, 種々の高周波周波数 (10 KHz~3 MHz), 基板温度 (300°C, 500°C), 反応室および反応ガス系 ($\text{SiH}_4\text{-NH}_3$, $\text{SiH}_4\text{-N}_2$) の相違にかかわらず一定の比例関係にあることを示した (Fig. 3)。

これらの結果は統一的に一致する段階に達していないが, プラズマ CVD の特性を決定する因子に対する重要な知見が得られており, プラズマ CVD 膜の定量化と基礎的および応用面での発展に対する重要な方向である。膜の組成, 結合状態に対する究明は, AES (Auger Electron Spectroscopy) および ELS (Electron Energy Loss Spectroscopy) によって検討されており^{6), 7)}, 今後の詳細な知見と解析が期待される。

基礎的現象として, また実用面からの重要なものとして, 電気的特性が挙げられる。SiN_x 膜の電気伝導機構は以前から詳しく調べられている。60°C 以上では Poole-Frenkel 電流であり, それ以下ではトンネル電流が支配的であることが知られている^{8), 9)}。Fig. 4 および Fig. 5 は各々, rf パワーに対する破壊電界強度およびトラップの障壁高さを示す¹⁰⁾。rf パワーの増加とともに破壊電界強度は増加し, トラップ準位も深くなることおよび熱処理によって両者とも減少することがわかる。基板温度の増加に対しても両者とも増加することを観察した⁹⁾。これらの現象は H 結合の離脱と膜の構造の完全度によって説明される。H 結合の離脱崩壊は電気的特性

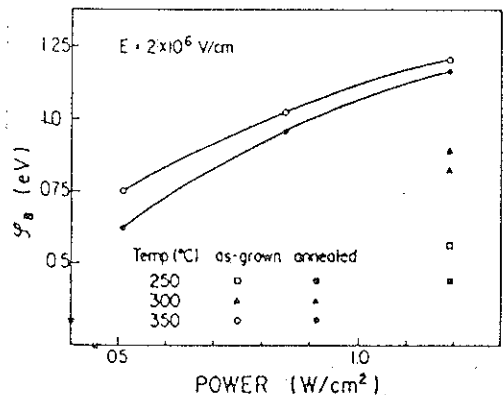


Fig. 5 Barrier height as a function of power density.

の劣化を招く。また、Si が過剰な膜における熱処理は原子の再配列によって Si-Si 結合や欠陥を形成し、伝導度の増大をもたらす。したがって、絶縁性の高い膜の成長には、高いパワーと成長温度が望ましい。なお、H 結合のない Si の非結合手は $\sim 1 \times 10^{18}$ 個/cm² 程度である。

同膜の表面保護膜としての応用は、Si に限らず化合物半導体 (GaAs, InSb) に対しても検討されている^{11), 12)}。この応用の見地からみた重要な因子は、内部応力やピンホール密度である。Fig. 6 は GaAs 上の SiN_x 膜の内部応力に対する基板温度依存性を示す¹¹⁾。基板温度の増加とともに圧縮応力から伸張応力に変化してゆくことがわかる。一方、基板温度に対するピンホール密度は Fig. 7 に示す様に、基板温度の増加とともに一桁減少し、ある値で飽和する現象を示している¹³⁾。

以上、種々の実験結果を紹介したが、これらの相互関係に対して以前の報告も併せて考えても、統一的な結果は得られない。実験条件、組成・構造および性質・特性

の関連をみても、相違している状態である。この状況はプラズマ状態の定量化がない段階ではやむを得ないものと考えられる。ここで述べた関係は、一般的傾向と理解し、各々の実験装置における結果を集積することが必要である。

2.1.2 SiH₄-NH₃ 以外の反応ガス系

後述する様に、プラズマ CVD-SiN_x 膜を MOS・LSI に応用した場合、MOS デバイス特性の変動がある。このことが同膜が加速度的に使用されない唯一の問題点といえる。この原因の一つとして H⁺ イオンの存在が考えられ、反応ガスを変えてできるだけ H 原子を除去する方法が検討されている。その反応ガス系として (1) SiH₄-N₂ および (2) SiF₄(SiF₂)-N₂-H₂ がある。

SiH₄-N₂ 反応系に対して、H. Dun ら¹⁴⁾は種々の成長条件 (基板温度, rf パワー, SiH₄/N₂ ガス圧) に対して、成長速度, Si/N 比, H 結合量 (N-H, Si-H), 組成 (Si, N および O at%) および屈折率が調べられた。その結果は、Table 1 にまとめられている。同表にみられる様に、Si/N 比の減少 (化学当量比への接近) は基板温度と rf パワーの増加およびガス圧力の減少によってもたらされる。rf パワーの増加とガス圧力の減少は N ラジ

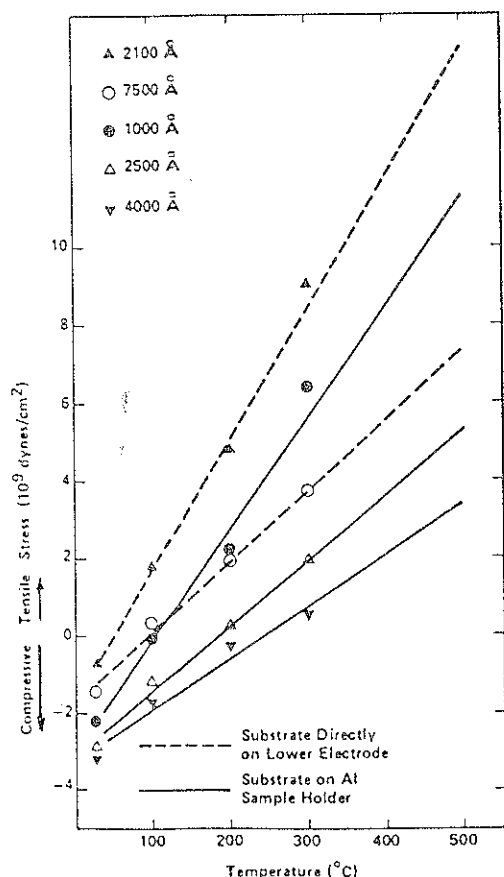


Fig. 6 Stress in films of plasma-SiN on GaAs measured at different temperatures. The drawn curves have been extrapolated to the deposition temperature of 500°C.

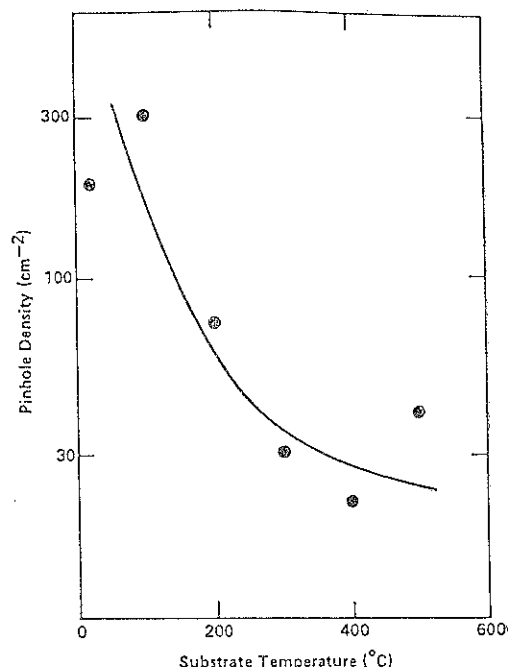
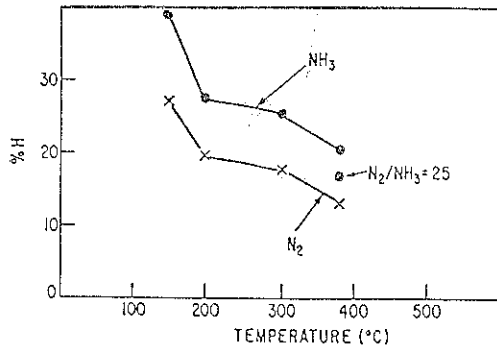


Fig. 7 Effect of substrate temperature on the pinhole density of 1000 Å thick films of plasma-SiN_x on Si. Deposition conditions: RF power 150 W, chamber pressure 0.9 Torr. Gas flow rates: Ar=200 sccm, SiH₄=6 sccm, NH₃=44 sccm.

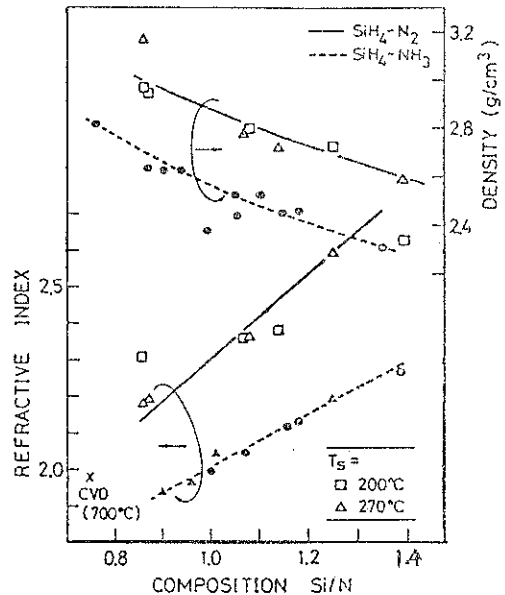
Table 1 Dependence of deposition rate, composition, H bonds and refraction index of plasma SiN_x films using SiH₄/N₂ mixture on various growth conditions.

Growth condition	Deposition Rate	Si/N ratio	Si at. %	N at. %	Total H	Si-H	N-H	Refraction Index n
Substrate Temperature ↑	↘	↘	→	↗	↘	→	↘	↗
RF power ↑	↗	↘	↘	↗	→	↘	↗	↘
SiH ₄ /N ₂ ↑	↗	↗	↗	↘	↗	↗	↘	↗
Total Pressure ↑	↗	↗	↗	↘	→	↗	↘	↗

**Fig. 8** The H content vs deposition temperature for plasma-deposited silicon nitrides made with mixtures of NH₃ and silane and with mixtures of N₂ and silane. One sample was prepared at 380°C with a mixture of NH₃, N₂, and silane.

カルの生成を促進するということによって理解される。また、H含有量についてみると、基板温度の増加および SiH₄/N₂ 流量比の減少がH量を減少させることおよび rf パワーと圧力には殆んど依存しないことがいえる。**Fig. 8** は SiH₄-NH₃ 系および SiH₄-N₂ 系による SiN_x 膜中のH含有量を基板温度に対して示す¹⁵⁾。すべての温度に対して N₂ を使用した方がH量が約 10% 少ない。

以上述べて来た膜の組成と関連して、膜の特性を検討する。**Fig. 9** は、SiH₄-N₂ および SiH₄-NH₃ 反応系における屈折率および密度を Si/N 比の関数として示す¹⁶⁾。Si/N 比の増加とともに屈折率は増加し、密度は減少する現象は両反応系で同じである。しかし、同じ Si/N 比に対して、SiH₄-N₂ 系の方が大きい値を示す。これはH含有量、H結合量また SiH/N-H 結合比の相違によることが考えられる。さらに **Fig. 10** は Si/N 比に対する比抵抗を示す¹⁴⁾。化学当量比 (Si/N=0.75) で最も高い比抵抗を示すことがわかる。rf パワーの増大とともに Si/N 比が増大するのに対応して、誘電体としての特性は増大する (**Fig. 11**)¹⁷⁾。基板温度 300°C、

**Fig. 9** Refractive index and density as a function of Si/N ratio of silicon nitride by SiH₄-N₂ (solid lines) and SiH₄-NH₃ (dashed lines) plasma CVD's.

N₂/SiH₄=10~20, rf パワー 0.8 W/cm² および圧力 4~6 Torr において、1×10¹⁶ Ω-cm 以上の比抵抗および 6 MV/cm の破壊電界強度が得られた。N₂/SiH₄ の減少とともに半導体的性質となり、N₂/SiH₄=0.5~1 において高い光伝導度特性を示す様になる¹⁸⁾。H含有量の増加とともにパッファ溶液によるエッチ速度が増大すること¹⁵⁾ したがって、SiH₄-N₂ 反応系の方がエッチ速度が小さいこと¹⁶⁾が報告されている。

プラズマ CVD に対して、マイクロ波 (2.45 GHz) ECR (Electron Cyclotron Resonance) 励起プラズマを用いた新しい方法が開発されている¹⁹⁾。同方法は、基板に N₂ プラズマを輸送することによってなされるものである。このプラズマ流は高い励起プラズマであり、また

20 eV のイオンによって基板が衝撃される。このため、
良質の SiN_x 膜、 SiO_2 膜が基板の加熱なしで形成でき

ることおよび 10^{-4} Torr の低圧で成長可能であることな
どの特長がある。Fig. 12 は $\text{SiH}_4\text{-N}_2$ 反応系による
 SiN_x 膜の BHF エッチ速度を示す様に、常温の成長温
度で 800°C CVD 膜より小さい値を示した。

$\text{SiF}_4\text{-N}_2\text{-H}_2$ 反応系の成長において、F 原子の含有量

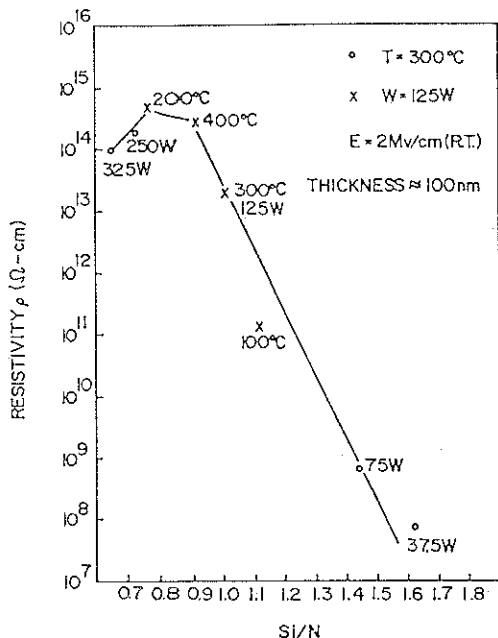


Fig. 10 The film resistivity measured at room temperature with a field of 2 mV/cm plotted as a function of Si/N ratio. ○ = Changing the rf power and fixing the substrate temperature at 300°C; × = changing the substrate temperature and fixing the rf power at 125 W.

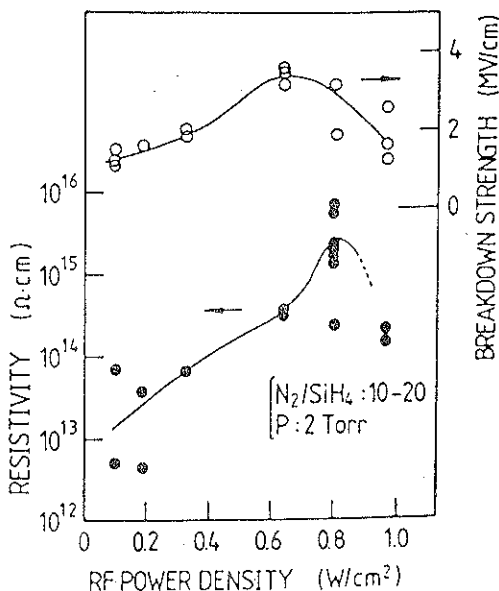


Fig. 11 Resistivity and breakdown strength as a function of RF power density.

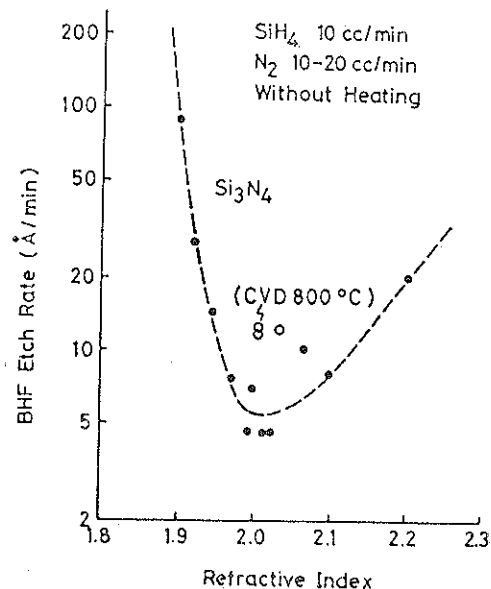


Fig. 12 Si_3N_4 film etch rates with BHF solution. BHF, 50% HF: 40% NH_4F = 15: 85, 20°C.

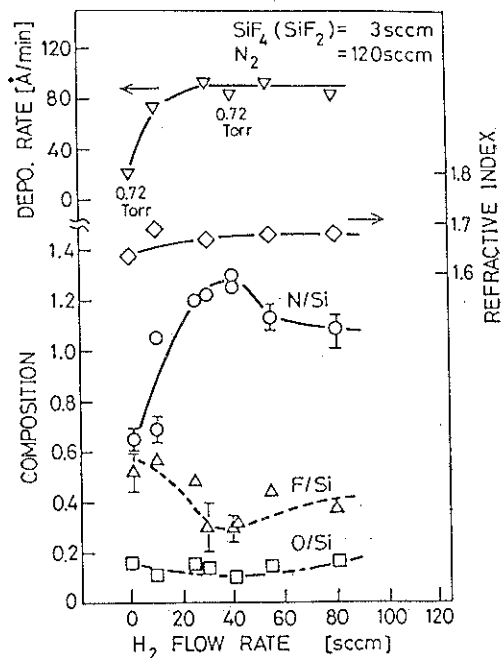


Fig. 13 Deposition rate, refractive index and composition versus H_2 flow rate.

は 25 at.% にも達すること, H原子は N-H 結合の形で取り込まれるが 640°C まで安定に存在することおよび $N_2/SiF_4=10\sim15$ においても $N/Si\approx 0.8$ 程度であることなどが調べられた²⁰⁾。膜の誘電特性は, 比抵抗 $7\times 10^{16} \Omega\cdot\text{cm}$, 破壊電界強度 10 MV/cm および低トラップ密度と優れていることが報告された。一方, $SiF_2-N_2-H_2$ 反応系における成長は, 反応炉内で SiF_2 を生成することによってなされる²¹⁾。すなわち, 1165°C に熱した固相 Si と SiF_4 が接することによって $SiF_4+Si\rightarrow 2SiF_2$ が作られる。同成長の特長は, SiF_4 による成長と比較して, (1) 成長速度を高めること, (2) N/Si 比を増加し (化学当量比が得られる), F と O 含有量を減少させること, (3) H_2 ガスなしで成長が可能なこと, などが挙げられる (Fig. 13)。これらの膜に対する特性および表面保護膜としての特性については, 今後の課題である。

2.2 SiO_2 , PSG および BPSG 膜

プラズマ CVD- SiO_2 膜および doped SiO_2 (PSG, BPSG) は, プラズマ SiN_x 膜と同様, 表面保護膜および層間絶縁膜としての使用に立脚して調べられている。Table 2 は, それらの主な実験条件を示している¹²⁾。プラズマ SiO_2 膜の成長は, SiH_4+N_2O によってなされており, 300°C 以下の低温で可能である。成長速度は基板温度, rf パワーおよび SiH_4 濃度の増加とともにほぼ比例して増加する^{22), 23)}。同成長の基本的特性をみると, 低温成長, 良好な段差被覆度および低い H 含有量 (5~10 at.%) が挙げられる²³⁾。

プラズマ PSG 膜は SiH_4+N_2O 反応系に PH_3 ガスを添加することによって形成される²⁴⁾。成長膜中の P 濃度は PH_3 流量に比例して増加する。常圧 CVD 膜と比較して, プラズマ PSG 膜の特長は熱処理による欠陥の発生が少ないこと, 良好な段差被覆性および残留圧縮応力の制御性である。Fig. 14 に, P濃度の増加とともに圧縮応力が減少する様子がみられる。これは P濃度の増加とともに塑性すべりが生じやすくなるためと解釈される。以上の特性は LSI への応用に対して望ましいもの

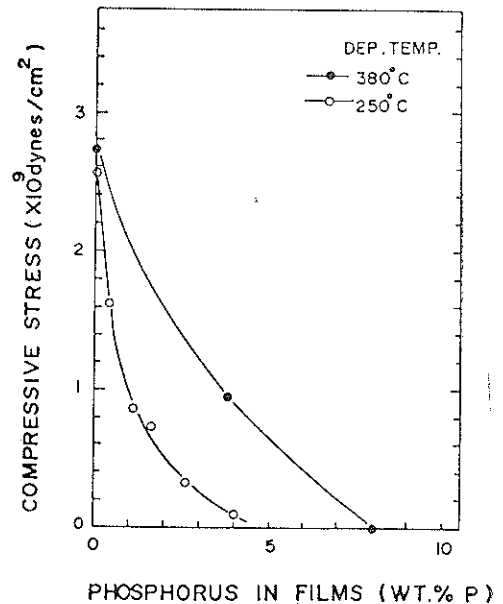


Fig. 14 Absolute value of the film stress in P-PSG as a function of phosphorus concentration.

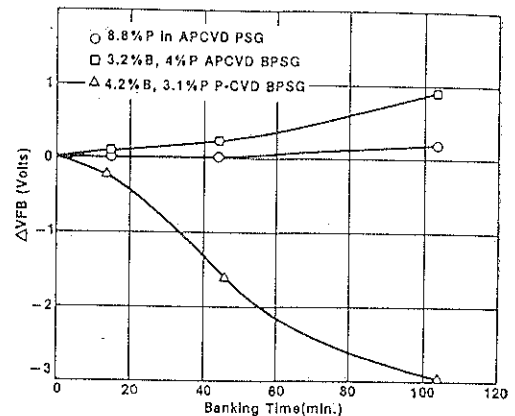


Fig. 15 Plot of flat band voltage shift with the baking time of glasses contaminated by Na.

Table 2 Deposition conditions of various plasma CVD films.

Measurement	Film	P-SiN	P-SiO	P-PSG (4 mol%)
Reactor System		Plasma CVD	Plasma CVD	Plasma CVD
Reaction Gases		SiH_4-NH_3	SiH_4-N_2O	$SiH_4-PH_3-N_2O$
Temperature (°C)		200~300	300~400	300~400
Pressure (Torr)		0.2	1.0	1.0
Uniformity (%)		± 7	± 7	± 7
Depo-Rate ($\text{nm}\cdot\text{min}^{-1}$)		30	50~300	50~300

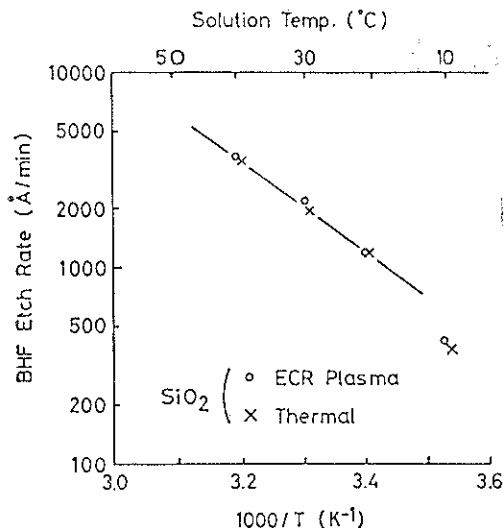


Fig. 16 SiO₂ film etch rates with BHF solution. BHF, 50% HF: 40% NH₄F=15: 85.

である。Na 阻止能は、常圧 CVD 膜と同じである。

プラズマ BPSG の成長も試みられている²⁵⁾。BPSG の使用目的は、PSG の欠点を改良することにある。すなわち、上述の様に P 濃度の増加は塑性流れを起しやすくなり、LSI 表面を滑らかにするため、Al 配線の断線防止に有利である²⁶⁾。しかし、同時にエッチ速度が大きくなることや表面への水分吸着が著しくなることの欠点が現れる²⁷⁾。これに対して、BPSG の場合 B 濃度と P 濃度を独立に制御することによって、塑性流れの特性を維持した状態でエッチ速度を制御できる。しかし、常圧 CVD 膜と比較して、Na の阻止能が悪いことは致命的であり、今後の検討が必要である (Fig. 15)²⁵⁾。

マイクロ波 ECR 励起プラズマを用いた SiO₂ 膜は、エッチ速度でみる限り熱酸化膜と同じ特性をもっている (Fig. 16)^{19), 28)}。同方法は、O₂ ガスを励起したプラズマを基板に輸送し、基板表面で SiH₄ ガスと反応させる方法である。VLSI プロセスの低温化などに対する一つの方向として期待される。

2.3 半導体デバイスへの応用

LSI および化合物半導体デバイスへのプラズマ CVD 膜の応用が精力的に進められている。その主な応用は前述した様に低温成長の活用にある。LSI についてみると、Al 配線後は基板温度を 450°C 以下に抑える必要があることから、表面保護膜および配線層間絶縁膜として高い利用価値を有する。現在、表面保護膜としてパイポーラ LSI に対しては普及しているが、MOS・LSI に対しては大きな進展がみられない。この原因は MOS デ

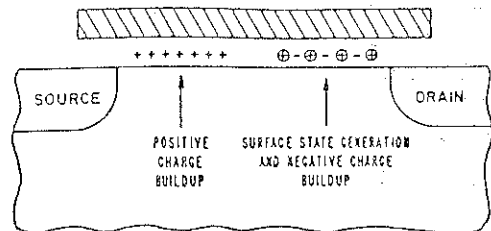


Fig. 17 Model of positive charge build-up and surface state generation in MOS devices covered by plasma CVD-SiN_x films.

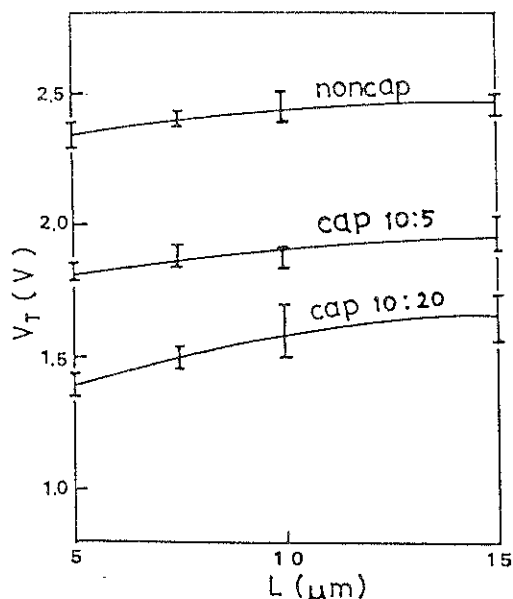


Fig. 18 Threshold voltages for channel length of n-channel MOS devices uncovered and covered by plasma SiN_x films. (SiH₄/NH₃=10/5 and 10/20)

バイス特性に与える不安定性である。一方、MOS・LSI の多層配線技術を生み出す原動力ともなっている。化合物半導体デバイスにおいても、熱的に不安定であることおよび半導体表面を電気的に不活性にする誘電体材料がないことから、プラズマ CVD 法の利用が検討されている。以下に、デバイス応用の見地から表面保護膜および多層配線層間絶縁膜としての応用をみる。

2.3.1 表面保護膜への応用

LSI 表面保護膜の主な役割は、(1) Na などのアルカリ金属の阻止および (2) 水分の阻止である。前者はイオンとしてゲート絶縁膜に存在し、MOS トランジスタに不安定性をもたらし、後者は Al 配線を腐蝕、断線させる。SiN_x 膜は両者に対して阻止能力がある。—

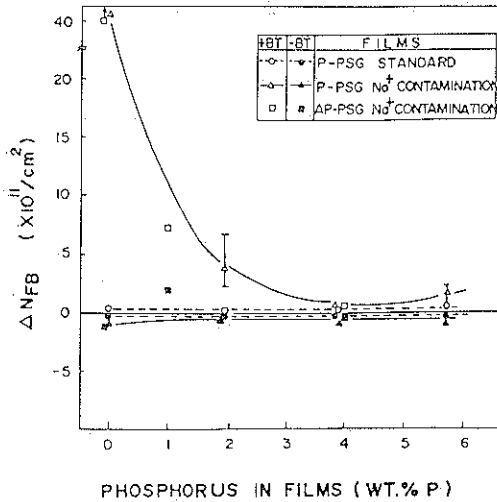


Fig. 19 ΔN_{FB} as a function of phosphorus concentration at positive and negative bias stressing.

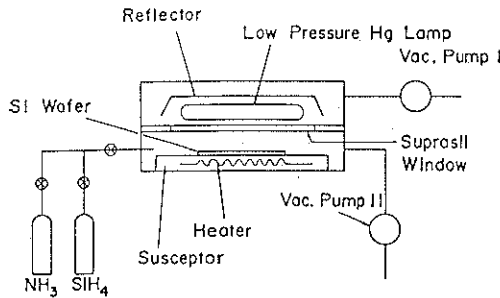


Fig. 20 Direct photolysis photo-CVD system.

方 PSG は Na に対する阻止能をもつが、水分に対して無力である²⁷⁾。したがって、 SiN_x 膜は高い利用価値があるが、プラズマ SiN_x 膜使用は現在 MOS デバイスの不安定性の問題を残している。R. C. San ら²⁹⁾は MOS 特性の変動を指摘し、Fig. 17 に示すモデルを提案した。同モデルはソース側における正電荷の導入およびドレイン側における負電荷の導入と界面準位の生成である。著者ら³⁰⁾は MOS デバイス特性に与える効果を詳細に検討した。Fig. 18 にプラズマ SiN_x 膜の被覆による MOS トランジスタのしきい値電圧の変動を示す。同図から同膜を被覆することによって負方向に変化しており、正電荷が導入されたことを示唆している。しかも、その変化量は SiN_4/NH_3 の比によって相違しており、 NH_3 量の大きいほどしきい値電圧の変化は大きい。

プラズマ PSG 膜における Na の阻止能力は P 濃度の増加とともに増大するが、その能力は常圧 CVD-PSG

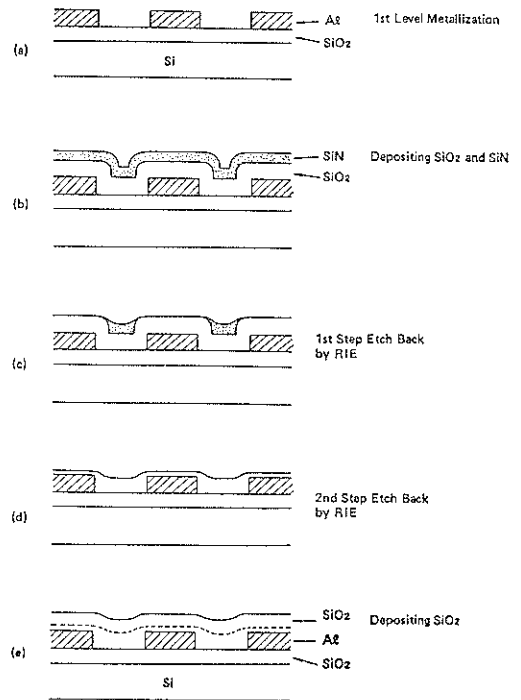


Fig. 21 Process sequence of leveling of dielectric film for multi-level interconnection, using plasma processes.

膜と同一であることが示された (Fig. 19)²⁴⁾。

プラズマ CVD 法は、プラズマ中の高エネルギー粒子による放射線損傷およびイオンの浸入によって、半導体デバイス特性を変化させる心配がある³¹⁾。一方、MNOS 構造における測定から、プラズマ SiN_x 膜中の正電荷密度および界面単位密度は 450°C までのアニール温度とともに減少することなどが報告されている³²⁾。さらに、損傷低減の見地から、Hg の紫外放電光 (波長 185 nm) 励起を用いた光 CVD 法が検討されている³³⁾。同 SiN_x 膜はプラズマ SiN_x 膜に比べて膜内のトラップ密度が小さいなどの特長を有していることが報告されている。Y. Numasawa ら³⁴⁾は Fig. 20 に示す装置によって直接光分解を用いた $\text{SiH}_4\text{-NH}_3$ の反応による成長を行なった。この方法は、光感光剤として反応室内に Hg 蒸気を導入してないため、成長膜への汚染、公害および健康上の問題などの点で望ましい。これによって $100 \text{ \AA}/\text{min}$ の成長速度が得られており、その構造・組成はプラズマ CVD のものと同等であるとしている。また、表面電荷密度およびリーク電流においてプラズマ CVD 膜より優れていると報告している。

2.3.2 多層配線への応用

VLSI における配線の占有面積の増大、配線の複雑

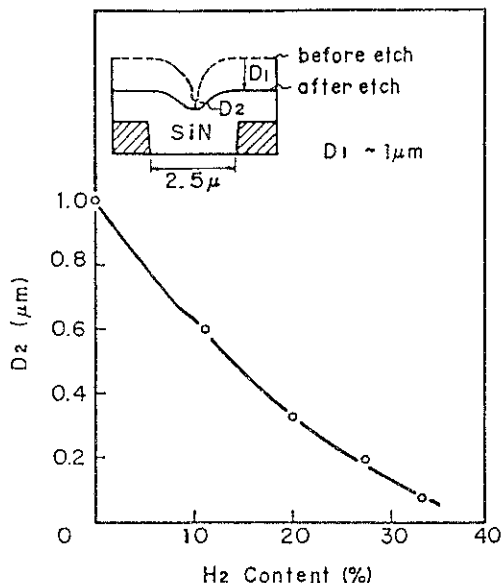


Fig. 22 Etch rate characteristic of narrow deep regions (D_2) as a function of H_2 content in CF_4+H_2 etchant.

化および高速化に伴う配線抵抗の問題は、低抵抗である金属の多層配線を必然的に要求して来る。しかしながら、多層になるにつれて表面の段差も増大し、Al スパッタ膜が断差部で断切れを起す確率が増大するため、VLSI の歩留りが減少する。多層配線が長年切望されながらその実用化が遅れて来たのは、十分に信頼性のある技術が開発されなかったためである。多層配線を達成するためには、層間絶縁膜の表面平坦化技術が望まれる。プラズマ CVD 膜は、断差部分の被覆性に優れた特長を有しており、その活用が精力的になされて来た。以下に

多層配線用として実用化されている最近の技術を紹介する。

この技術は、プラズマ CVD 法と反応性イオンエッチング (RIE) を駆使し、その特長を生かしたものである³⁵⁾。Fig. 21 にその工程が示される。まず 1 層目の Al 配線の上に、CVD- SiO_2 膜およびプラズマ SiN_x 膜を形成する。次に CF_4+H_2 ガス系によって RIE を行なうと、Fig. 22 にみられる様に段差の溝部のエッチ速度が平坦部に比べて小さいため、溝部のみで SiN_x が残る。この現象は H_2 流量の増加につれて顕著になることから、エッチング時における $(CF_2)_n$ ポリマーの付着度の相違によると考えられる。さらに、エッチバックを行なった後 SiO_2 を成長させると、平坦な層間絶縁膜が得られる。本方法はエッチングと膜の合成の両機能が共存するプラズマの特性を活用したものであり、プラズマ応用技術開発の一つの指針を与えている。

3. プラズマ表面反応膜

プラズマを用いた表面反応による誘電体膜の成長は、半導体表面を窒化または酸化する低温プロセスとして検討されている。同技術も、VLSI 製造プロセスの低温化および熱に弱い化合物半導体のデバイスプロセスの低温化と特性改良を目的として開発されている。

Si 表面の窒化は、 Si_3N_4 の誘電率が高いことに注目し、MOS デバイスの SiO_2 に代るゲート絶縁膜として研究が進められている。すなわち、MOS デバイスの微細化とともにゲート絶縁膜の容量 (ϵ/t) を大きくする必要があるが、膜厚 (t) の減少は下限があり、誘電率 (ϵ) を大きくできれば有効である。Si の窒化を純粋に熱的に行なう場合は、極めて高い温度においても 100 Å 以

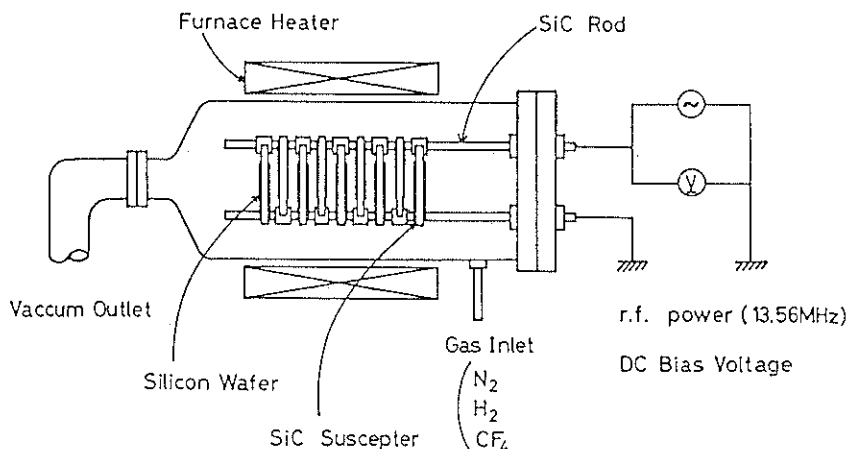


Fig. 23 Schematic diagram of experimental apparatus for plasma anodic nitridation.

下の膜厚が得られるにすぎない。 NH_3 ガスプラズマを用いても 1050°C , 150 分間で $100 \text{ \AA}$ 程度であり³⁶⁾, N_2 プラズマの場合は 1145°C , 10 時間で $40 \text{ \AA}$ 膜厚である³⁷⁾。M. Hirayama ら³⁸⁾ は $\text{N}_2\text{-H}_2$ ガス系によるプラズマ陽極窒化を報告した。Fig. 23 に示す装置によって, 900°C , 390 分間, 直流バイアス 150 V の条件で

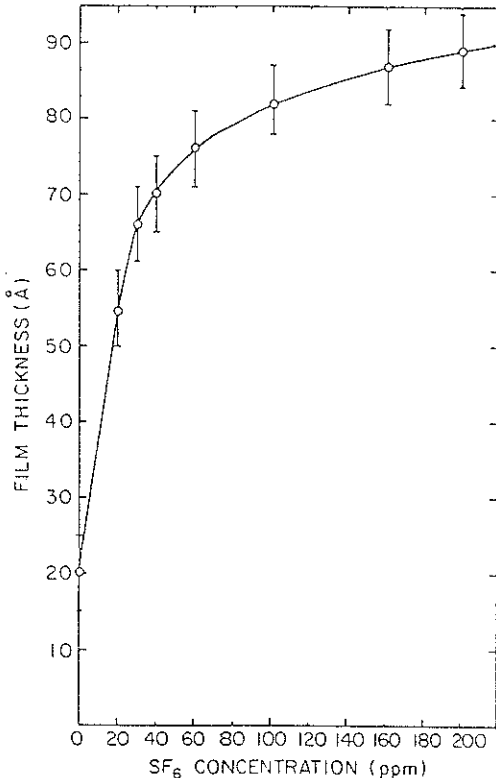


Fig. 24 Variation of film thickness with SF_6 concentration for films grown at 1100°C for 60 min.

$630 \text{ \AA}$ 以上の膜厚の Si_3N_4 膜を得た。直流バイアスによって促進されることを報告している。また, O_2 中熱処理後に 6 MV/cm の破壊電界強度を得た。

R. V. Giridhar ら³⁹⁾ はマイクロ波励起 N_2 プラズマによる窒化を実験し, しかも少量の SF_6 ガスを添加することによって窒化が促進されることを見出した (Fig. 24)。

プラズマ励起による Si 表面の酸化は, VLSI の低温化プロセスの一つとして位置づけられる。この場合, 熱酸化膜に匹敵する特性をもつことが必要である。プラズマ陽極酸化は, V. Q. Ho ら⁴⁰⁾ によって広く調べられている。A. K. Ray ら⁴¹⁾ は Fig. 25 に示す装置を用いて rf 励起 ($0.5\sim 3 \text{ MHz}$) O_2 プラズマによる Si の酸化を検討した。 O_2 ガスが 10^{-2} Torr 以上でプラズマ酸化が起るが, この場合プラズマに面していない Si 表面の方が酸化速度が大きいという不可解な現象が起った。酸化速度が圧力, rf パワーと周波数および基板温度に対して調べられた。最も良い特性は 500°C で得られ, 1100°C の熱酸化膜と競合し得る電気的特性 (固定電荷, 界面準位, 破壊電界強度) を有した (Table 3)。このことはプ

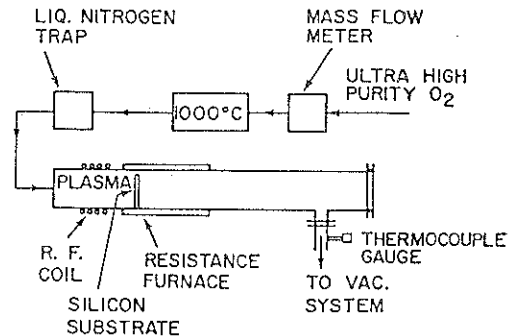


Fig. 25 Schematic diagram of the experimental plasma oxidation system.

Table 3 Properties of plasma SiO_2 grown at 500°C compared to thermal SiO_2 grown at 1100°C

Properties	Plasma SiO_2 500°C growth temperature	Thermal SiO_2 1100°C growth temperature
Etch rate in 1 : 9 BHF (nm/min)	74-76	75
Refractive index	1.461-1.465	1.462
Stress (dynes/cm ²)	$1.5\sim 1.6\times 10^9$	$3.1\sim 3.4\times 10^9$
Fixed charge (No./cm ²)	$2\sim 6\times 10^{10}$	2×10^{10}
Interface states (No./cm ² eV)	$2\sim 6\times 10^{10}$	2×10^{10}
Retention time (sec)	~ 100	> 500
Breakdown strength (MV/cm)	4-8	10
Boron depletion	Absent	Present
Bird's beak effect	Absent	Present
Oxidation-induced defects	Absent	Present

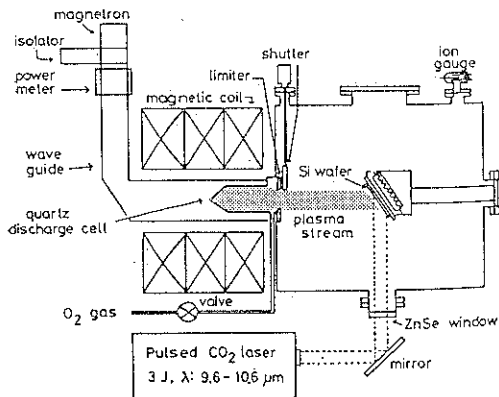


Fig. 26 Microwave plasma stream transport system with laser irradiation.

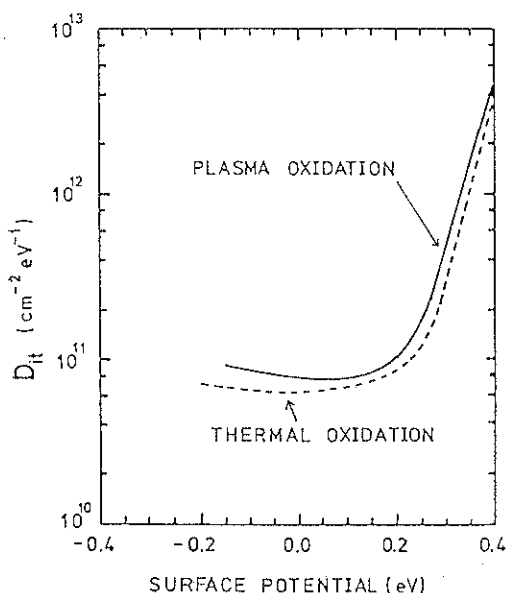


Fig. 27 Dependence of interface state density for $\text{SiO}_2\text{-Si}$ interface upon surface potential. Solid line shows plasma oxidized one and broken line shows thermally oxidized interface.

ラズマによる低温化プロセスに明るい見通しを与えている。

マイクロ波 ECR 励起 O_2 プラズマによる Si の酸化が最近調べられ始めた。K. Miyake は⁴²⁾ Fig. 26 に示す様に 2.45 GHz で励起した O_2 プラズマを Si 基板表面に輸送し、700°C、1 時間で 230 Å の SiO_2 膜を成長させた。Si-SiO₂ 界面単位密度は Fig. 27 に示す様に、1000°C の熱酸化膜と同等であることがわかる。マイクロ波励起 O_2 プラズマは高い励起状態の O 原子や O_2^+ イオンを含んでいる。このプラズマ酸化機構は、Mott-

Cabrera モデルによって説明された⁴³⁾。すなわち、プラズマのセルフバイアスによって酸素イオンが酸化膜を通過し、界面で酸化に寄与するドリフトモデルである。酸化の活性化エネルギーは 0.37 eV であった。また、700°C で成長した酸化膜の稠密度は熱酸化膜と同等であることがエッチ速度からいえる。同技術も、VLSI プロセスの低温化のみならず、レーザー加熱による“ファネスレス”技術さらに自動化技術への発展をもたらすことが期待される。

4. おわりに

最近のプラズマ励起プロセスによる誘電薄膜の成長に関する研究開発および技術について、総合的に議論した。プラズマ技術は反応が最も効率的に起る方法であるが、高いエネルギー粒子およびイオンによる損傷の問題などがある。今後はプラズマの特長を生かし、その欠点を封じ込む技術の開発がなされてゆくであろう。現在、光化学反応を用いた光励起が注目されている⁴⁴⁾。しかし、プラズマと比較してそのエネルギー効率は極めて悪いため、プラズマ励起と光励起の相補的利用が一つの開発方向である。また、マイクロ波励起プラズマは高い励起状態の原子や分子を含んでおり良質の反応膜の生成が可能であること、またプラズマ流の輸送によって基板への損傷を減少できることによって、高いポテンシャルと可能性を有するものである。プラズマ CVD およびプラズマ表面反応に対して今後が期待できる。

プラズマ表面反応は、VLSI の低温化、薄膜化および化合物半導体デバイス用誘電薄膜の開発などに対して有効な方法を提供するであろう。

これらの技術に対する新しい芽を育てると同時に、プラズマ診断技術の開発とそれを用いた反応機構の研究および制御技術の確立などその基礎固めも平行して進めなければならない。基礎研究と技術開発、基礎固めと新しい発展が相まって進める必要が痛感される。

文 献

- 1) 安田幸夫: 応用物理 50 (1981) 638.
- 2) 吉見武夫: 「薄膜ハンドブック」(学術振興会編) オーム社 東京 p. 235.
- 3) R. S. Bailey and V. J. Kapoor: J. Vac. Sci. Technol., 20 (1982) 484.
- 4) G. M. Samuelson and K. M. Mar: J. Electrochem. Soc. 129 (1982) 1773.
- 5) W. A. P. Claassen, W. G. J. N. Valkenburg, F. H. P. M. Habraken and Y. Tamminga: *ibid.* 130 (1983) 2419.
- 6) H. H. Madden: *ibid.* 128 (1981) 625.
- 7) R. Hezel and N. Lieske: J. Appl. Phys. 53

- (1982) 1671.
- 8) A. K. Sinha and T. E. Smith: *ibid.* **49** (1978) 2756.
 - 9) S. Yokoyama, N. Kajihara, M. Hirose and Y. Osaka: *ibid.* **51** (1980) 5470.
 - 10) M. Maeda and Y. Arita: *ibid.* **53** (1982) 6852.
 - 11) C. Blaauw: *ibid.* **54** (1983) 5064.
 - 12) F. Olcaytug, K. Riedling and W. Fallmann: *Thin Solid Films* **67** (1980) 321.
 - 13) C. Blaauw: *J. Electrochem. Soc.* **131** (1984) 1114.
 - 14) H. Dun, P. Pan, F. R. White and R. W. Douse: *ibid.* **128** (1981) 1555.
 - 15) R. Chow, W. A. Lanford, W. Ke-Ming and R. S. Rosler: *J. Appl. Phys.* **53** (1982) 5630.
 - 16) S. Fujita, N. S. Zhou and A. Sasaki: *Jap. J. Appl. Phys.* **22** (1983) L 100.
 - 17) K. Katoh, M. Yasui and H. Watanabe: *ibid.* **22** (1983) L 321.
 - 18) H. Watanabe, K. Katoh and M. Yasui: *ibid.* **23** (1984) 1.
 - 19) S. Matsuo and M. Kiuchi: *ibid.* **22** (1983) L 210.
 - 20) S. Fujita, H. Toyoshima, T. Ohishi and A. Sasaki: *ibid.* **23** (1984) L 144.
 - 21) S. Fujita, H. Toyoshima, T. Ohishi and A. Sasaki: *ibid.* **23** (1984) L 268.
 - 22) J. R. Hallahan: *J. Electrochem. Soc.* **126** (1979) 930.
 - 23) A. C. Adams, F. B. Alexander, C. D. Capio and T. E. Smith: *ibid.* **128** (1981) 1545.
 - 24) A. Takamatsu, M. Shibata, H. Sasaki and T. Yoshimi: *ibid.* **131** (1984) 1865.
 - 25) I. Avigal: *Solid State Technol.* (日本版) **Dec. 1983** (1983) 43.
 - 26) A. C. Adams and C. D. Capio: *J. Electrochem. Soc.* **128** (1981) 423.
 - 27) M. Noyori and Y. Nakata: *ibid.* **131** (1984) 1109.
 - 28) S. Matsuo and Y. Adachi: *Jap. J. Appl. Phys.* **21** (1982) L 4.
 - 29) R. C. Sun, J. T. Clemens and J. T. Nelson: *IEEE, IRPS* (1980) p. 244;
R. B. Fair and R. C. Sun: *IEEE, ED-28* (1981) 83.
 - 30) Y. Watanabe, S. Zaima and Y. Yasuda: in preparation.
 - 31) Y. Chung and C. Y. Chen: *J. Vac. Sci. Technol.* **B1** (1983) 799.
 - 32) R. Hezel, K. Blumenstock and R. Schörner: *J. Electrochem. Soc.* **131** (1984) 1679.
 - 33) M. Hatanaka, H. Ito, H. Abe and H. Nakata: "Ext. Abst. 15th Conf. Solid State Devices and Materials" Tokyo (1983) p. 117.
 - 34) Y. Numasawa, K. Yamazaki and K. Hamano: *Jap. J. Appl. Phys.* **22** (1983) L 792.
 - 35) 巴月良一, 守屋孝彦, 嶋昇平, 柏木正弘: 電子通信学会 SSD 81-72 (1981) p. 29.
 - 36) T. Ito, I. Kato, T. Nozaki, T. Nakamura and H. Ishikawa: *Appl. Phys. Lett.* **38** (1981) 370.
 - 37) H. Nakamura, M. Kaneko, S. Matsumoto, S. Fujita and A. Sasaki: *ibid.* **43** (1983) 691.
 - 38) M. Hirayama, T. Matsukawa, H. Arima, Y. Ohno, N. Tsubouchi and H. Nakata: *J. Electrochem. Soc.* **131** (1984) 663.
 - 39) R. V. Giridhar and K. Rose: *Appl. Phys. Lett.* **45** (1984) 578.
 - 40) V. Q. Ho and T. Sugano: *Thin Solid Films* **95** (1982) 315.
 - 41) A. K. Ray and A. Reisman: *J. Electrochem. Soc.* **128** (1981) 2460; 2466.
 - 42) K. Miyake, S. Kimura, T. Warabsako, H. Sunami and T. Tokuyama: *J. Vac. Sci. Technol.* **A2** (1984) 496.
 - 43) S. Kimura, E. Murakami, K. Miyake, T. Warabisako and H. Sunami: "Ext. Abst. 16th (Internat.) Conf. Solid State Devices and Materials" Kobe (1984) p. 467.
 - 44) Y. Hoiike, M. Sekine, K. Horioka, T. Arikado and H. Okano: *ibid.* (1984) p. 441.