

原 著 論 文 (2)

## n 型 Si 表面近傍における電子トラップの発生

太田 英二・柿下 和彦・李 喜栄・佐藤 徹哉・坂田 亮

慶應義塾大学理工学部計測工学科 〒223 横浜市港北区日吉 3-14-1

(1989 年 3 月 6 日 受理)

### Electron Traps in the Surface Region of n-Type Silicon

Eiji OHTA, Kazuhiko KAKISHITA, Hee-Young Lee,  
Testuya SATO and Makoto SAKATA

Department of Instrumentation Engineering, Faculty of Science and  
Technology, Keio University  
14-1, Hiyoshi 3-chome, Kouhoku-ku, Yokohama-shi 223

(Received March 6, 1989)

Electron traps introduced into the surface region of n-type silicon by Schottky diode fabrication have been investigated with regard to the spatial distribution of the traps and the effect of annealing and etching. Concentrations of the electron traps exponentially decrease into those of the bulk of Au/n-Si Schottky barrier diodes. The trap distribution broadens during a series of isochronal annealing. The broadening of trap concentration profiles can be interpreted in terms of the diffusion of mobile point defects associated with the electron traps. The effect of etching on the trap profiles shows that the point defects are driven into the bulk during the etching process. It is suggested that the electron traps are associated with hydrogen introduced into the silicon surface during etching.

### 1. はじめに

Si 結晶の素子作成領域である表面近傍数  $\mu\text{m}$  までの不純物分布または欠陥中心を調べるために、Si 表面に金属を接触させることによりショットキー障壁を作成することが多い。また、この方法はエッチング法と併用することにより、バルク内部の電気的に活性な欠陥中心の検出および測定に用いられている。バルク内部の性質を抵抗測定または Hall 効果測定で調べるときには試料全体の平均的性質が得られるが、ショットキー障壁を用いる方法では不純物中心などの分布を空間的に分解して知ることができる。しかしながら、ショットキー障壁を形成するには表面に金属電極を形成せねばならず、表面からの汚染などショットキー障壁形成プロセスの影響を受けることがある。また不純物と欠陥中心の反応のため、目的とする欠陥中心の濃度の増減または空間的分布が変

化することも考えられる。

n 型 Si においては金 (Au) をショットキー金属として用いることが多い。Si 結晶の清浄な極表面では、金は Si との反応性に富むことが知られている<sup>1)</sup>。また、金を初めショットキー障壁形成のために用いられる金属は Si 結晶中で大きな拡散係数をもち<sup>2)</sup>、しかもバンド・ギャップの中央付近に“深い準位”を形成して少数キャリア寿命など結晶の電気的性質に影響を与える<sup>3)</sup>。しかしその拡散係数は高温でこそ大きいが、室温程度では  $\mu\text{m}$  のオーダーにわたって巨視的距離を拡散するような現象はあまり知られていない。すなわち、ショットキー界面のごく近傍ではショットキー金属との反応による金属元素の侵入により、ショットキー障壁のバリア高さなどに影響を与えることもありうるが、深さ数  $\mu\text{m}$  までの領域における欠陥には影響を及ぼさないと考えられている。

また、ショットキー障壁の形成によって測定対象となる欠陥中心の空間的分布は変わらず、生成・消滅などの

欠陥反応は生じないと考えられてきた。

しかしながら、半導体表面への金属蒸着の方法として、最も穏和な方法の一つと思われる抵抗加熱蒸着法によって欠陥中心が導入されることを、Auret ら<sup>4)</sup>が報告している。抵抗加熱蒸着法はスパッタリング法、電子ビーム蒸着法などの高エネルギー粒子・イオン・反射電子などの表面への入射がほとんどなく、高エネルギー粒子等の入射による欠陥発生の可能性は小さいと考えられる。

抵抗加熱蒸着中に半導体表面に飛来するものは、フィラメントから放出される熱電子・光・熱輻射そして蒸着金属の凝集・凝固によって放出される潜熱である。これらの刺激によりショットキー金属と半導体の合金化反応が促進されることを考えられる。また、III-V 族半導体では表面に金属あるいは酸素などの原子が吸着されることにより、表面直下に欠陥中心が発生することが知られている<sup>5)</sup>。しかし、欠陥中心が  $\mu\text{m}$  オーダーの領域にわたって半導体内部に生成するとの報告は、Auret ら<sup>4)</sup>以外にはない。

Auret ら<sup>4)</sup>は抵抗加熱蒸着法で作製したショットキー・ダイオードを用いて、1つの正孔トラップと3つの電子トラップを検出し、それぞれ Si 結晶表面近傍で濃度が高く、表面からの深さと共に指数関数的に減少すること、そして 200°C より低い温度における熱処理により、それらの濃度は増加した後、減少・消滅することを報告している。Auret ら<sup>4)</sup>はこれらのキャリヤ・トラップがショットキー金属の抵抗加熱蒸着過程で発生しているのに対して、Ohta ら<sup>6)</sup>はこのキャリヤ・トラップの発生がショットキー金属の蒸着過程に先立つ過程、すなわち表面のエッチング過程の影響を受けることを示した。

そこで、本論文ではショットキー・ダイオードの作製により n 型 Si 中に形成される電子トラップ中心の空間分布、熱処理効果およびエッチングの効果を調べ、表面近傍に発生する電子トラップ中心の成因を検討した。

## 2. 実験方法

試料として 3~5  $\Omega\cdot\text{cm}$  の電気抵抗率を持つ Cz 法無軸位 n 型 Si ウェーハーを用いた。Si ウェーハーをエッチングするかまたは HF 液に浸した後、金を抵抗加熱蒸着することにより、ショットキー・ダイオードを作製した。

Si 中の電子トラップを検出するためには、DLTS 法<sup>7,8)</sup>を用いた。また接合の逆バイアス電圧を変化させることにより、電子トラップの濃度プロファイルを得た。用いた DLTS 装置は Lock-in 型<sup>9)</sup>であり、主とし

METAL n-Si

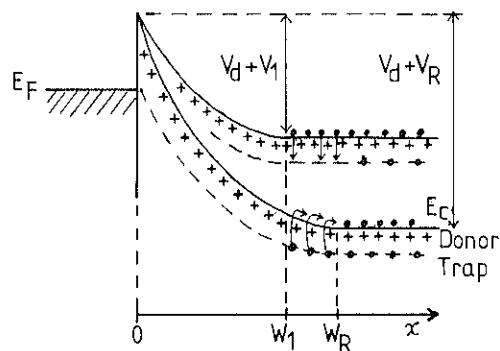


Fig. 1 Schematic diagram for the conduction band and a trap level in a n-Si Schottky barrier diode under reverse bias conditions.

て 40 Hz で動作させた。

DLTS 法では接合容量の変化を測定する。n 型 Si ショットキー・ダイオードに逆バイアス電圧  $V_R$  が印加されている場合を Fig. 1 に示す。ショットキー接触の面積を  $A$ 、空乏層の幅を  $W_R$  として、この接合容量は次式で与えられる。

$$C_R = \epsilon A / W_R \quad (1)$$

ここで  $\epsilon$  は誘電率である。空乏層幅  $W_R$  は接合の拡散電位を  $V_d$  として、次式で決められる。

$$V_d + V_R = - \int_0^{W_R} [q \cdot N^+(x) \cdot x / \epsilon] dx \quad (2)$$

ここで  $N^+(x)$  は表面から深さ  $x$  における正に帯電した欠陥中心の濃度である。逆バイアス電圧を一時的に  $V_t (< V_R)$  に減少させることにより（このときの空乏層幅を  $W_t$  とする）、 $W_t$  と  $W_R$  の間にある電子トラップは伝導帶の電子を捕獲する (Fig. 1)。再びバイアス電圧を  $V_R$  とすることにより、電子トラップに新たに捕獲された電子は熱励起されて再び伝導帶に放出され、空乏層外に掃き出される。このとき、電子トラップをアクセプタとして電子の放出率を  $e_n$  と表すと、位置  $x$  における正電荷の実効的な密度は、

$$\begin{aligned} N^+(x, t) &= N_{D^+}(x) - N_t(x, t) \\ &= N_{D^+}(x) - N_t(x) \cdot \exp(-e_n t) \end{aligned} \quad (3)$$

となる。ここで  $N_{D^+}$  はドナー濃度、 $N_t$  は電子トラップの濃度である。トラップからの電子放出にともなって、空乏層中の電荷が変化し、したがって接合容量もまた変化することとなる。 $x$  の位置にある  $\Delta x$  の幅の領域に存在して電子を捕獲しているトラップ中心から電子放出が生じると、これにともなう空乏層端の変化が小さいとして次式が成立する。

$$W_R \cdot N^+(W_R) \cdot \Delta W_R = x \cdot N_t(x, t) \cdot \Delta x \quad (4)$$

一方、(1)式の対数微分をとることにより、電子放出に伴う接合容量変化が(5)式のように得られる。

$$\Delta C_R/C_R = -\Delta W_R/W_R = -x \cdot N_t \cdot \Delta x / W_R^2 N^+(W_R) \quad (5)$$

またバイアス電圧の変化が有限であるため有限の厚さの領域における電子トラップが接合容量変化に寄与する。この効果を考慮すると(6)式が得られる。

$$\frac{\Delta C_R}{C_R} = -\frac{1}{W_R^2 N^+(W_R)} \int_{W_1}^{W_R} N_t(x) \cdot x \cdot dx \quad (6)$$

$W_R$  と  $W_1$  の間の濃度が一定と近似すると、(6)式は次のように書ける。

$$\begin{aligned} \frac{\Delta C_R}{C_R} &= -\frac{1}{2 W_R^2 N^+(W_R)} (N_t \cdot (W_R^2 - W_1^2)) \\ &= -\frac{N_t}{2 N^+(W_R)} \left( 1 - \left( \frac{W_1}{W_R} \right)^2 \right) \\ &= -\frac{N_t}{2 N^+(W_R)} \left( 1 - \left( \frac{C_R}{C_1} \right)^2 \right) \quad (7) \end{aligned}$$

すなわち  $N^+(W_R)$  が  $1/C^2 - V$  プロットによりわかれば、接合容量変化から電子トラップ濃度を求めることができる。観測領域の深さは(1)式を用いて接合容量から計算できる。また、電子トラップ濃度の空間分布は、逆バイアス電圧を変化させて空乏層幅を変えることにより得られる。電子トラップ濃度が空間的に指數関数的に分布している場合のモデル計算では、(7)式は数 % の誤差で、もとの分布を再現する。

### 3. 結果と検討

n型 Si に金 (Au) を抵抗加熱蒸着することによって作製したショットキー・ダイオードに3種の電子トラップが観測された。これらの電子トラップは伝導帯に比較的近いエネルギー準位をもつ。伝導帯の下 0.16 eV, 0.14 eV, および 0.12 eV。以後それぞれ  $E(0.16)$ ,  $E(0.14)$  および  $E(0.12)$  と表示する。Fig. 2 はこれらの電子トラップからの電子放出による DLTS 信号を示している。電子トラップが1つの場合、DLTS 信号は1つのピークをもつ曲線となるが、Fig. 2 の場合には、破線で示されるような3つのトラップ準位に分解できる。このピークの高さは、接合容量の過渡応答における容量変化に対応し ( $\Delta C_R$ )、これより(7)式を用いてトラップ濃度を求めることができる。電子トラップ濃度の深さ方向プロファイルを Fig. 3 に示す。電子トラップはショットキー界面近くで濃度が高く、表面からの深さとともに指數関数的に減少する。それゆえ、ここで検出している電子トラップ準位はその濃度プロファイルが指數関数的であることとそのエネルギー準位から、Auret<sup>4)</sup> の報告している欠陥と同じであることがわかる。

この電子トラップの空間分布を次式で特徴づける。

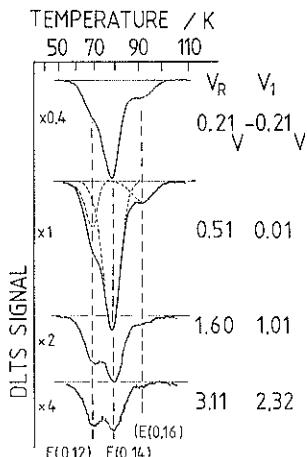


Fig. 2 DLTS spectra for a Au/n-Si Schottky barrier diode, the surface of which was etched off before resistive evaporation. Dashed curves illustrate the decomposition of a complex spectrum to three electron traps.

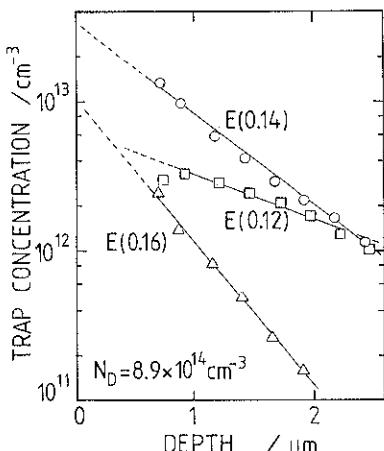


Fig. 3 Depth profiles for three electron traps just after Schottky diode fabrication. Concentrations of the traps exponentially decrease into the bulk.

$$N_t(x) = N_{t0} e^{-x/x_0} \quad (8)$$

$N_{t0}$  は指數関数分布のプロファイルを表面まで外挿したもの（表面濃度）であり、 $x_0$  は電子トラップの侵入深さである。

電子トラップの濃度プロファイルは熱処理により変化する。この熱処理による変化をしらべるため、室温から 170°C まで約 30 度毎に 20 分間の等時熱処理を行った。観測された電子トラップのうち最大の濃度をもつ  $E(0.14)$  トラップのプロファイルの等時熱処理の結果を Fig. 4 に示す。電子トラップ  $E(0.14)$  のプロファイルは温度上昇とともにバルク内部に広がる。すなわち、表

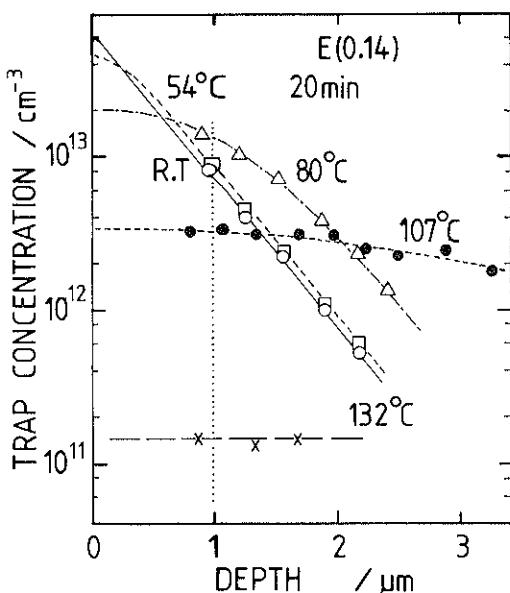


Fig. 4 Depth profiles of  $E(0.14)$  trap after 20 min isochronal annealing. Curves are the profiles calculated from eq. (9) with a initial condition of the profile at room temperature.

面付近では濃度の減少が、バルク内では濃度の増加が生じる。ある深さ（たとえば深さ  $1\text{ }\mu\text{m}$ ）におけるトラップ濃度は室温から  $80^\circ\text{C}$  まで増加するが、 $100^\circ\text{C}$  以上の温度では減少し、 $150^\circ\text{C}$  以上では検出できなくなる。この等時熱処理の結果は Auret ら<sup>4)</sup>の報告と一致する。

熱処理により電子トラップの濃度プロファイルが拡がることから 2 つの可能性が考えられる。第 1 に、熱処理温度において平衡濃度が存在しこれに近づくように電子トラップが減少または増加すること、そして第 2 には電子トラップを形成する点欠陥が熱拡散することである。しかし等温熱処理において熱処理時間を長くしても電子トラップの濃度は減少し続け、平衡濃度は存在しそうになく第 1 の可能性を除くことができる。

そこで空間の各点の濃度に比例した点欠陥の消滅を考慮した拡散を考える。考慮すべき拡散方程式は<sup>10)</sup>,

$$\left( \frac{\partial}{\partial t} - D \frac{\partial^2}{\partial x^2} - \alpha \right) N_t(x, t) = 0 \quad (9)$$

である。 $D$  は拡散係数、 $\alpha$  は電子トラップの消滅速度に関する定数である。ダイオード形成直後の室温におけるトラップ・プロファイルを初期条件  $N_t(x, 0)$  とし、境界条件として熱処理中には表面における点欠陥の濃度勾配をゼロとするノイマン条件を採用する。指數関数的な電子トラップのプロファイルを初期条件として計算した結果を Fig. 4 に曲線で示す。Fig. 4 における濃度プロファイルが拡散を仮定した計算によってよく再現されるこ

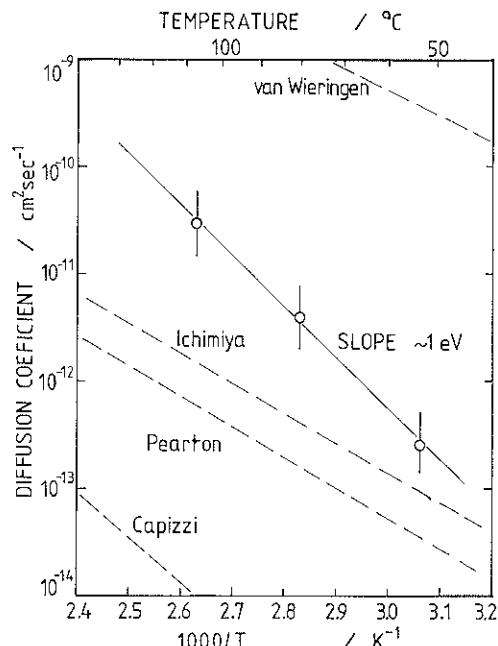


Fig. 5 Temperature dependence of diffusion coefficient for  $E(0.14)$  trap. Dashed lines indicate diffusion coefficient of hydrogen in Si, referred to van Wieringen et al.<sup>16)</sup>, Ichimiya et al.<sup>14)</sup>, Pearson<sup>13)</sup>, and Capizzi et al.<sup>16)</sup>

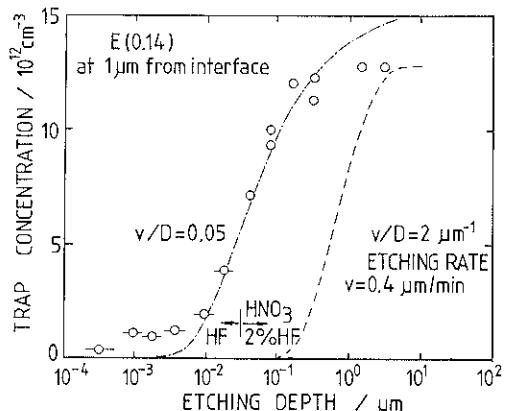


Fig. 6 Effect of etching depth on the concentration of  $E(0.14)$  at  $1\text{ }\mu\text{m}$  from surface. Dashed and dot-dashed curves are calculated with eq. (10).

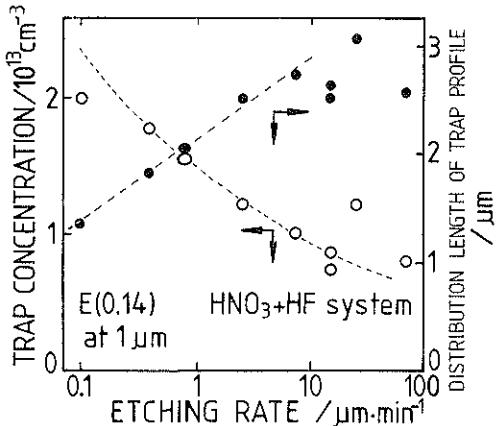


Fig. 7 Effect of etching rate on  $E(0.14)$  trap concentration at  $1\text{ }\mu\text{m}$  from surface and distribution length of the profile.

アイルに及ぼすエッティングの効果を調べた。Fig. 6 に表面から  $1\text{ }\mu\text{m}$  の深さにおける  $E(0.14)$  トランプ濃度のエッティング深さ依存性を示す。エッティング液には HF および  $\text{HNO}_3(50):\text{HF}(1)$  を用いた。エッティング深さの増加と共にトランプ濃度は次第に増加し、 $0.1\text{ }\mu\text{m}$  のエッティング深さにおいて飽和している。この現象は、表面で発生した点欠陥がエッティングの進行と共にバルク内部に移動して電子トランプを形成することによって定性的に理解できる。

電子トランプ中心のプロファイルはエッティング深さだけでなく、エッティング速度にも依存する。Fig. 7 には、 $\text{HNO}_3+\text{HF}$  系混酸による  $2\text{--}3\text{ }\mu\text{m}$  のエッティング後における電子トランプ濃度およびトランプの侵入深さを示す。 $\text{HNO}_3+\text{HF}$  系において  $\text{HNO}_3$  が過剰で反応減速剤が加えられていない場合、エッティング速度は HF 濃度に比例する<sup>11)</sup>。界面から  $1\text{ }\mu\text{m}$  における濃度はエッティング速度と共に減少し、トランプの侵入深さは増加する。すなわち、電子トランプを形成する点欠陥が表面で発生しバルク内部に移動すると考えると、エッティング速度による侵入深さの増加はその点欠陥の移動がエッティング・プロセスによって促進されることを示している。

エッティング中の欠陥の移動を見積るために以下の仮定をしてモデル計算を行った。

①電子トランプを形成する点欠陥はエッティング界面で発生し、表面濃度 ( $N_0$ ) は時間に依存しない。

②この点欠陥はエッティング中にその濃度勾配に従ってバルク内部に拡散する。

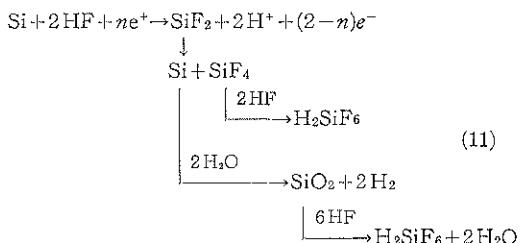
この場合エッティング中であるので、境界移動を伴う 1 次元の拡散方程式を解くこととなる。その解は次式で与えられる<sup>10)</sup>。

$$N_t(x, t) = \frac{1}{2} N_0 \left[ \left( 1 - \operatorname{erf} \left( \frac{x + vt}{\sqrt{4D}t} \right) \right) + \left( 1 - \operatorname{erf} \left( \frac{x - vt}{\sqrt{4D}t} \right) \right) \exp(-vx/D) \right] \quad (10)$$

ここで、 $x$  はエッティング界面からの深さ、 $D$  は拡散係数、 $v$  はエッティング速度 (Fig. 7 における  $\text{HNO}_3(50):\text{HF}(1)$  では  $v=0.4\text{ }\mu\text{m/min}$ ) である。(10)式で表されるプロファイルは  $t \rightarrow \infty$  で指数関数となるので、電子トランプの指数関数的プロファイルを表すのに都合がよい。Fig. 3 の  $E(0.14)$  トランプの濃度プロファイルが  $t \rightarrow \infty$  に近い条件にあると仮定すると、そのプロファイルの傾きから得られる拡散係数  $D$  はおよそ  $10^{-10}\text{ cm}^2/\text{sec}$  となる。これを用いて計算した表面から  $1\text{ }\mu\text{m}$  のトランプ濃度を、Fig. 7 の破線で示した。曲線の形は実験結果とよく似ているが、この場合  $0.1\text{ }\mu\text{m}$  のエッティング深度ではトランプがほとんど検測されないこととなる。拡散係数  $D$  を  $10^{-9}\text{ cm}^2/\text{sec}$  程度にすると、Fig. 7 に示されている実験結果の立ち上がりを一点鎖線のように再現することができるが、これを用いて計算される電子トランプ・プロファイルの侵入深さは非常に大きくなり実験結果と一致しなくなる。すなわちここで考えたような単純な拡散では電子トランプを形成する点欠陥のバルク内部への侵入を十分に説明することはできない。

上に述べたエッティングは室温で行われた。Fig. 5 における電子トランプの拡散係数を室温まで外挿すると  $D=10^{-14}\text{ cm}^2/\text{sec}$  となる。これと比較すると、エッティング中には電子トランプを形成する点欠陥の移動は  $10^4\text{--}10^5$  倍に促進されていることが分かる。

表面から電子トランプを形成する点欠陥が導入されるならば、その起源はエッティング反応に伴うものと考えられる。ところがエッティング溶液に、Si 中において大きな拡散係数を持ついくつかの金属イオンを加えても検出される電子トランプの電気的特性に差異はないので、エッティング中に金属イオンが Si 中に侵入することよりもむしろエッティング反応そのものが重要であると思われる。 $\text{HNO}_3+\text{HF}$  系による Si のエッティング反応では、Si 表面に局部的に陽極と陰極が発生し、それぞれの部分で電気化学的な酸化・還元反応が進行する。陽極では正孔 ( $e^+$ ) の供給により、以下の反応が生じる<sup>12)</sup>。



一方陰極では酸化剤である  $\text{HNO}_3$  が還元される<sup>12)</sup>。



すなわち反応にともなって陽極で発生する水素が Si 表面に侵入する可能性が高い。

Si 中の水素については拡散係数<sup>2, 13~16)</sup>および不純物のパッシベーション効果<sup>17, 18)</sup>が報告されている。Fig. 5 にはこれまでに得られている Si 中の水素の主な拡散係数も示した。本実験で得られた拡散係数はこれまでに報告されている拡散係数のばらつきの範囲内にある。しかし、Si 中の水素は伝導帯の下 0.45 eV にドナー準位を形成するとの報告<sup>16)</sup>があるが、本研究においては観測されなかった。

Si 中に侵入した水素は不純物などと結合して、不純物などを電気的に不活性にするパッシベーション効果がある。n 型 Si をエッチングした後、ショットキー・ダイオードを形成すると、電子トラップが観測されるとともに表面付近数  $\mu\text{m}$  の領域においてイオン化不純物濃度の減少がみられた。そして 150°C 以上の熱処理によって電子トラップ濃度を減少・消滅させると表面付近のイオン化不純物濃度はバルク内部のレベルまで回復した。これは水素によるパッシベーション効果と似ている。

以上のように、電子トラップの導入にはエッチング・プロセスが重要な役割を果たし、その際導入される水素が電子トラップ形成の一つの原因になり得ることが示唆された。しかし電子トラップの濃度とそのプロファイルは、同じロットの Si ウェーハーでは再現性があるが、電気抵抗率などの予め知られている特性が同じであっても異なったロットのウェーハーではそれらは異なることが多い。さらに特性の異なったウェーハーでは濃度プロファイルは大きく異なることが観測される。それゆえ、この電子トラップの発生には、明らかには示されていない Si ウェーハーの特性も関連している。またパッシベーションに似た効果を生じることは、電子トラップを形成する点欠陥が半導体中の不純物などと相互作用して、DLTS 法などによる半導体中の深い準位の測定に大きな影響を及ぼすことを示している。

#### 4. まとめ

ショットキー・ダイオードの作製により n 型 Si 表面近傍に発生する電子トラップの成因を検討するために、電子トラップの空間分布とそれに及ぼす熱処理の効果およびエッチングの効果を調べた。観測された電子トラップはショットキー障壁形成直後には指數関数的な濃度プロファイルを持つ。このプロファイルは熱処理によりバルク内部に向かって拡がる。これは、電子トラップを形成する点欠陥が容易に移動し、熱処理中に拡散すると考

えることによって説明された。また濃度プロファイルへのエッチングの効果から、エッチング中には点欠陥の移動が促進されることが示された。更に電子トラップを形成する欠陥は、エッチング中に Si に侵入する水素に関連していることが示唆された。

謝辞 エッチングの電気化学について貴重な時間を割いて教えて頂きました美浦 隆博士に感謝します。

#### 文 献

- 1) T. Narusawa, S. Komiya and A. Hiraki : Appl. Phys. Lett. **22**, 389 (1973).
- 2) S. M. Hu : "Atomic Diffusion in Semiconductors", ed. by D. Shaw (Plenum London and New York, 1973) p. 217.
- 3) A. G. Milnes : "Deep Impurities in Semiconductors" (John Wiley & Sons, 1973) p. 217.
- 4) F. D. Auret, R. Kleinhenz and C. P. Schneider : Appl. Phys. Lett. **44**, 209 (1984).
- 5) W. E. Spicer, I. Lindau, P. R. Skeath and C. Y. Su : Appl. Surf. Sci. **9**, 83 (1981).
- 6) E. Ohta, K. Kakishita, H.-Y. Lee, T. Sato and M. Sakata : J. Appl. Phys. **65** (to be published).
- 7) D. V. Lang : J. Appl. Phys. **45**, 3023 (1974).
- 8) G. L. Miller, D. V. Lang and L. C. Kimerling : Ann. Rev. Mater. Sci. **7**, 377 (1977).
- 9) G. L. Miller, J. V. Ramirez and D. A. H. Robinson : J. Appl. Phys. **46**, 2638 (1975).
- 10) 今村 勤：“物理とグリーン関数”，岩波全書 308.
- 11) D. R. Turner : J. Electrochem. Soc. **107**, 810 (1960).
- 12) D. R. Turner : "The electrochemistry in semiconductors", ed. by P. J. Holmes (Academic Press, London and New York, 1962) p. 155.
- 13) S. J. Pearton : 13th Int. Conf. on Defects in Semiconductors, ed. by L. C. Kimerling and J. M. Parsey, Jr. (Publication of the Metal. Soc.) **14a**, 737 (1985).
- 14) T. Ichimiya and A. Furuiichi : Int. J. Appl. Radiat. Isotopes **19**, 573 (1968).
- 15) A. van Wieringen and N. Warmoltz : Physica **22**, 849 (1956).
- 16) M. Capizzi and A. Mittiga : Physica **146B**, 19 (1987).
- 17) A. Mogro-Campero, R. P. Love and R. Schubert : J. Electrochem. Soc. **132**, 2006 (1985).
- 18) S. J. Pearton, A. M. Chantre, L. C. Kimerling, K. D. Commins and W. C. Pantremont-Smith : "Oxygen, Carbon, Hydrogen and Nitrogen in Crystalline Silicon", ed. by J. C. Mikkelsen, Jr., S. J. Pearton, J. W. Corbett and S. J. Pennycook, Mat. Res. Soc. Symp. Proc. **59**, 475 (1986).