

III-V 族化合物半導体の表面・界面

長谷川 英 機

北海道大学工学部電気工学科 〒060 札幌市北区北 13 条西 8 丁目

(1989 年 8 月 31 日 受理)

Surfaces and Interfaces of III-V Compounds Semiconductors

Hideki HASEGAWA

Department of Electrical Engineering, Faculty of Engineering, Hokkaido University
Kita-13, Nishi-8, Kita-ku, Sapporo 060

(Received August 31, 1989)

半導体のつくる表面・界面は、半導体デバイスの基本構成要素であり、デバイスの微細化・多層化の進展とともに、その原子・分子レベルでの理解と工学的制御がより重要となる。ここでは、III-V 族化合物半導体の種々の表面・界面に関する研究の現状を、主として実験的立場から概観している。

まず、表面、半導体-半導体界面、金属-半導体界面、絶縁体-半導体界面のそれぞれについて個別に述べた後に、最後にこれらの表面・界面に相互に関連性が存在することを指摘し、これを説明する界面のモデルについて概要を述べている。清浄表面の原子配列、半導体-半導体界面のバンド不連続、ショットキー障壁とオーム性接触、表面不活性化、界面におけるフェルミ準位のピンニングなどをとり上げその理解と工学的制御の現状を述べるとともに、界面の代表的モデルである“統一欠陥モデル”、“MIGS モデル”、“統一DIGS モデル”、“実効仕事関数モデル”について議論している。

1. はじめに

III-V 族化合物半導体材料は、元素の組み合わせとその組成に無限ともいえる自由度をもち、バルク諸物性を広範囲に変化できるという単体では得難い特徴を備えている。また、これらの半導体間にヘテロ（異種）接合界面を形成することにより、ポテンシャル障壁や量子井戸を実現することができる。最近の分子線エピタキシャル成長（MBE）法と有機金属気相成長（MOVPE）法の進歩は著しく、原子層・分子層レベルで制御された半導体ヘテロ接合の設計・製作を可能とした。

化合物半導体は、種々の発光・受光デバイス、光・電子集積回路、GaAs ショットキーゲート電界効果トランジスタ（MESFET）を用いたマイクロ波素子やアナログおよびデジタル集積回路、高移動度トランジスタ（HEMT）やヘテロ接合バイポーラートランジスタ（HBT）といった種々のデバイスの製作に利用されている。さらに、デバイス研究の先端では、異種物質の多層薄膜を用いた原子・分子レベルの尺度をもつ超微細閉じ

こめ構造における電子の量子波動やそれと光子との相互作用を利用した新しい原理に基づく電子デバイスの可能性が探索されつつある。このような新しい原理のデバイスでは、超微細シリコンデバイスの性能の限界を打破する可能性が期待される。

ところで、半導体の自由表面、半導体-半導体界面、金属-半導体界面、絶縁体-半導体界面は、あらゆる半導体デバイスおよびその集積化構造の基本構成要素である。化合物半導体においても、既存のデバイスや集積回路において、デバイスの動作原理、オーム性電極や配線、デバイス間の分離において、これら表面・界面の性質がたくみに利用されている。さらに、今後の研究開発の1つの動向である薄膜多層微細構造を用いた電子や光子の量子波デバイスにおいては、表面・界面の相対的重要性がさらに増大し、その挙動を理解し制御することがますます重要となろう。しかるに、高度な先端技術の一つである半導体技術においても、表面・界面は理論的にも実験的にも困難な点や複雑な状況を含み、その性質の学問的理解および工学的制御は十分に満足のいく状況に到達し

てはいない。極言すれば、真に十分な理解と制御が達成されているのは、注意深く形成された半導体同種（ホモ）接合のみともいえるのである。しかし、それと同時に、上述のような表面・界面の重要性を反映して、近年この分野に関する研究は、多くの研究者の興味を引き、急速な進展を示しつつあるのも事実である。

本稿の目的は、Ⅲ-V族化合物半導体のつくる表面・界面に関する研究の現状について、主として実験的立場から概観を試みることにある。具体的には、表面、半導体-半導体界面、金属-半導体界面、絶縁体-半導体界面について個別的に述べ、最後にこれら表面・界面の相互の関連性と界面のモデルについて概観する。

2. 化合物半導体の表面

半導体表面は便宜上、1) 清浄表面 (clean surface) と2) 現実的表面 (real surface) とに分けられることが多い。清浄表面は、何らの不純物も付着していない表面であり、実験的には超高真空中で半導体をへき開することによって得られる。また、分子線エピタキシー法などの清浄環境下での結晶成長表面もこれに近い。一方、現実的表面は化学エッチされた面など、大気にさらされた表面であり、通常、数 $10\text{\AA}$ 程度の自然酸化膜に覆われているとともに、雰囲気中の原子・分子・イオンが、表面に吸着したり界面に取り込まれている可能性がある。

これらの表面では、その近傍に局在した電子状態が出現する。これには、バルクのバンド構造の禁制帯のなかにあるものと、エネルギー固有値がバルクのバンド内にあって共鳴状態にあるものとが考えられる。通常、両者を総称して、表面準位と呼ぶが、前者を表面準位、後者を表面共鳴準位と区別することもある。表面準位は、表面の物理・化学的性質やそれを用いた半導体のデバイスの性能や信頼性に大きな影響を与えることが知られている。

半導体の清浄表面の原子配列や電子状態に関しては、基礎科学の立場から、多くの理論的および実験的研究がなされてきている。原子をバルク結晶の格子位置に固定したまま切り出した仮想的表面を理想表面という。実際の清浄表面では、表面の原子のダングリングボンドが相互作用し、原子が理想表面とは異なる2次元の周期配列をとる方がエネルギー的に安定となることが多い。この形態には、理想表面と異なる対称性を示す表面再構成 (surface reconstruction) や、理想表面の対称性を保ったまま原子の相対位置が変位する表面緩和 (surface relaxation) がある。これらは、結晶の種類や面方位、ステップの有無、熱処理、吸着原子層の有無および吸着原子の種類、被覆量に強く依存する。表面における原子の

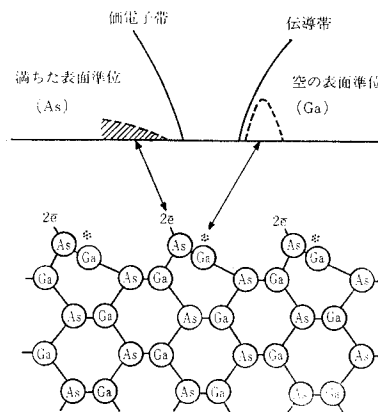


図 1 GaAs(110) 清浄面における表面緩和と電子状態。

再配列の著名な例として、長年議論されている Si(111) 面の、 7×7 の再構成をあげることができよう¹⁾。

Ⅲ-V 族化合物半導体はその多くがせん亜鉛鉱構造をとり、へき開面は(110)面となる。図 1 に GaAs の(110) 清浄表面の原子配列を模式的に示した。Ga および As 原子位置が変位する表面緩和が生じているが、これはせん亜鉛鉱構造をとるⅢ-VおよびⅡ-VI化合物半導体のへき開面に共通の特徴であることが見いだされている²⁾。一方、MBE 成長などで工学的に重要な(001) 面では、表面のストイキオメトリーにより、表面再構成が複雑に変化することが知られている。例えば、通常の GaAs の MBE 成長が行なわれる As 安定化面では、 (2×4) の再構成が認められる。これに対応する原子配列のモデルとしては、図 2 (a) の“非対称ダイマー (asymmetric dimer) モデル”³⁾と図 2 (b) の“ダイマー消失 (missing dimer) モデル”⁴⁾が提案されていたが、最近の走査型トンネル顕微鏡による直接観測⁵⁾は後者を支持している。後者によれば、As 安定化面の As の被覆率は 100% ではなく 75% となる。

表面における原子の2次元の周期配列を反映して、電子的には、2次元ブリルアン帯内の2次元の波数ベクトルで記述される表面準位バンドが形成される。これは、表面に垂直な方向では、表面近傍に局在しているが、表面の面内方向では2次元の波数ベクトルをもって広がるブロッホ状態となっている。表面準位の波数とエネルギーの分散関係は、角度分解光電子分光法 (ARPES) 等によって測定される。一般に、半導体の清浄表面では、禁制帯内に表面準位バンドが現れ、表面のフェルミ準位を強くピンニング (固定) することが知られている。ただし、GaAs や InP の(110) 面では、禁制帯内に表面準位が存在しないことが知られている。これは、緩和のない

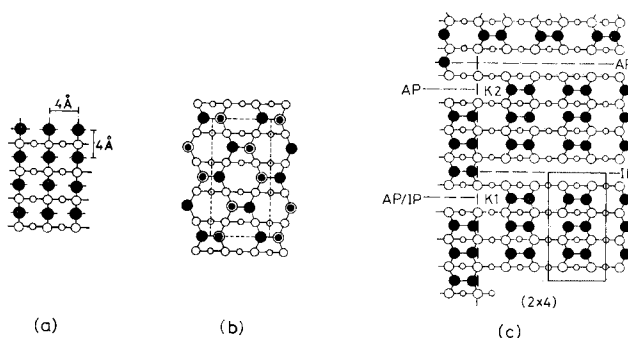


図 2 GaAs(001) As 安定化面の (2×4) 表面構成のモデル。●○：As 最上層（両者で高さが異なる），○：Ga 最上層，○：As 第 2 層）。(a)再構成のない場合；(b)非対称ダイマーモデル；(c)ダイマー消失モデル；IP：in phase missing dimer boundary；AP：anti-phase missing dimer boundary。

表面に存在する表面準位バンドのエネルギーが、図 1 に示すような表面緩和により価電子帯内部および伝導帯内部へシフトするためと解釈されている²⁾。

一方、自然酸化膜で覆われた現実的表面においても、禁制帯内に表面準位（厳密には界面準位）が現れ、フェルミ準位がピンニング^{6,7)}されるが、この表面準位は、上述のような面内で広がったブロッホ状態を形成するものでなく、局在状態と考えられている。X線光電子分光 (XPS) 法などによる研究によれば、自然酸化膜の組成は表面処理の条件により、複雑に変化するとともに、V族元素の析出等が認められる⁸⁻¹²⁾。また、フェルミ準位の位置も表面処理により複雑に変化するが、自然酸化膜の構造・組成と明確な対応を示すとは限らない¹²⁾。また、表面準位の起源も明かとなっていない。超高真空中で GaAs(110) 清浄界面にわずかな量の酸素を吸着させた状態に関する走査型トンネル顕微鏡観察によれば、吸着酸素はアクセプター形の表面準位を形成し、n形のみにバンドの曲がりを生じせしめるという¹³⁾。一方、カバレッジ数 $10\text{\AA}$ の酸化膜をもつ現実的表面では、n形、p形のいずれでもピンニングが生ずることが知られ、その性質は後述する絶縁体-半導体界面の性質に近い。

3. 半導体-半導体界面

半導体-半導体界面は、同種（ホモ）接合界面と異種（ヘテロ）接合界面とに分けられるが、理想的なホモ接合界面はよく理解されている。半導体ヘテロ接合界面における最も基本的な量は、理想的な界面を形成した両側でバンドがどのように相互配置するかを示すバンド不連続 (band discontinuity, band off-set) の大きさである。これについては、バンド不連続が電子親和力差によ

って決まるとする“電子親和力則”¹⁴⁾が長い間定説として暗黙の内に受け入れられてきた。一方、実験的には、ヘテロ接合形成の結晶成長技術が未熟の頃には、界面の急峻性が乏しく、また、界面準位によりフェルミ準位がピンニングされるのが常であり、界面は理想からほど遠く、バンド不連続を精密に議論するには至らなかった。

しかし、近年のエピタキシャル成長技術の進展により、急峻でしかも界面でのフェルミ準位ピンニングのないヘテロ接合が形成できるようになると、バンド不連続の精密測定が可能となり改めてその決定機構が問われるようになった¹⁵⁾。バンド不連続は、電気的測定 (C-V 法, I-V 法)、光電子分光、量子井戸からのフォトルミネセンスなどによって測定される。図 3 に X線光電子分光法により価電子帯不連続を測定する原理¹⁶⁾を示す。各材料について、内殻準位と価電子帯との結合エネルギー差を測定するとともに、薄い上部層をもつヘテロ接合について、内殻準位の結合エネルギー差 ΔE_{CL} を測定すると、

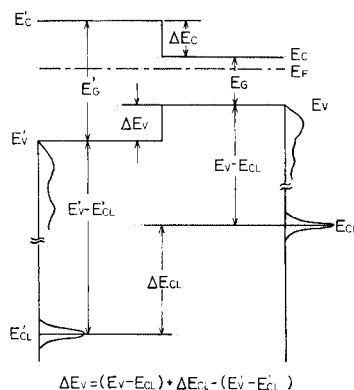


図 3 XPS 法によるバンド不連続の測定の原理。

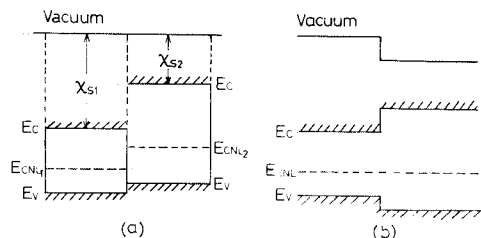


図 4 半導体ヘテロ接合のバンド不連続のモデル。
(a)電子親和力則; (b)電荷中性準位によるバンド不連続。

ΔE_v が算出できる。この測定では、表面におけるフェルミ準位ピンニングによるバンドの曲がりの影響を考慮する必要がある¹⁷⁾。

これまでの実験によれば、測定精度の範囲内で、バンド不連続の大きさは、界面の面方位やその両側の伝導形、ドーピングに依存しない。そして、A, B, C の 3 つの異なる半導体でヘテロ接合を作るとき、次の推移律 (transitivity rule) が成り立つ¹⁸⁾。

$$\Delta E_i(A/B) + \Delta E_i(B/C) + \Delta E_i(C/A) = 0 \quad (i=c, v) \quad (1)$$

ここに、 $\Delta E_i(A/B)$ は、A/B 界面に伝導帯 ($i=c$) または価電子帯 ($i=v$) のバンド不連続である。

上述の結果は、バンド不連続がバルクのバンド構造で定まるあるエネルギーの差分として表せることを示唆している。図 4 (a) に示すように、従来の“電子親和力則”は、このエネルギーとして電子親和力 χ_s をとったものである。しかし、ごく最近の 4-5 年間のうちに、図 4 (b) に示すように各半導体にはそのバンド構造で定まる固有のエネルギー基準である電荷中性準位 (charge neutrality level, CNL) が存在し (図 4 (a) の E_{CNL1} , E_{CNL2})、それを界面で一致させるように、バンドが相互配置するとする考え方が、より多くの支持を受けるようになった^{19,20)}。これによれば、バンド不連続は電荷中性準位を基準としたバンド端の位置の差となる。電荷中性準位の概念は、Flores and Tejedor²⁰⁾によって 1979 年に提案されていたが、最近になって、Tersoff¹⁹⁾によって“ミッドギャップエネルギー (midgap energy)”として再提案され、注目をうけるようになったものである。著者ら²¹⁾および Harrison and Tersoff²²⁾は、この特性エネルギーが、強結合近似においては sp^3 混成軌道エネルギーに対応すると提案した。また、Cardona は、これが“誘電的ミッドギャップエネルギー”であるとし、その位置の決定法を提案している²³⁾。界面で電荷中性準位の一致が生ずる機構として、界面において価電子帯および伝導帯の波動関数が相互に侵入する結果、電荷中性準位に差があると、界面近傍の原子がその差を平均的な

ポテンシャル差として感じて、それを界面近傍での電荷移動により誘電的にスクリーニングするという説明がされている^{19,20,22-24)}。しかし、第一原理から出発して (*ab initio*)、個別的な界面について厳密な理論計算を行なった結果²⁵⁻²⁷⁾では、このような直観的説明は必ずしも正当化されておらず、今後のつめが必要と考えられる。

次に半導体-半導体界面の界面準位について述べる。AlGaAs/GaAs 界面のように、完全な格子整合をとり連続エピタキシャル成長される少数の半導体ヘテロ界面においては、禁制帯内の界面準位の形成はほぼ無視できる程度で、界面はほぼ理想に近い。したがって、それに伴うフェルミ準位のピンニングなどの現象は起こらない。しかし、結晶成長が中断されるとか、格子定数に不整合が存在するなど、結晶成長にじょう乱が加わる場合に得られるヘテロ界面のふるまいは理想からずれたふるまいを示す。例えば、分子線エピタキシー (MBE) 法や有機金属気相エピタキシャル成長 (MOVPE) 法による再成長界面や、格子不整合系を臨界膜厚を越えて連続成長した界面においては、C-V 法によると、異常なキャリアの空乏・蓄積があらわれること²⁸⁻³³⁾が知られており、従来より問題となっている。この原因として、浅い準位をつくる不純物や深い準位をつくる不純物の界面でのとりこみや再拡散、析出、格子欠陥による深い準位の形成などがあげられていたが、確たる根拠はなかった。著者らは、最近この異常性が、界面に、エネルギーに対し U 字形の密度分布を示す連続界面準位が形成されたことによる C-V 特性の歪を反映したものであるという解釈を提出した³⁴⁾。図 5 にこのような解釈に基づく半導体-半導体界面の界面準位密度分布の測定例を、後述する絶縁体-半導体界面のそれと比較して示す。さらに、GaAs/Si,

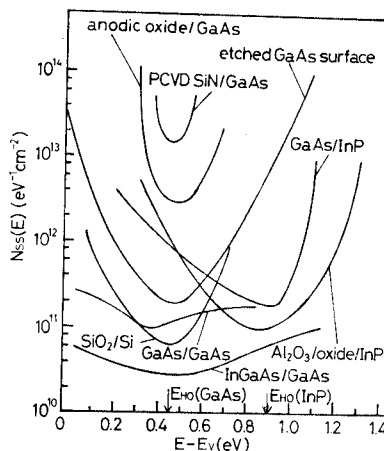


図 5 半導体-半導体界面、絶縁体-半導体界面、化学エッチ面の界面準位密度の測定例。

GaAs/InP 界面のように、格子不整合の大きい界面においては、高密度の界面準位が現われ、フェルミ準位は強くピンニングされる。このような理想からずれたヘテロ接合における界面準位の起源やフェルミ準位のピンニングに関するモデルとしては、“統一欠陥モデル”，“実効仕事関数モデル”，“統一 DIGS モデル”があるがこれらについては後述する。

4. 金属-半導体界面

金属と半導体とを接触させると、界面にショットキー障壁 (Schottky barrier) と呼ばれるポテンシャル障壁が形成され、その結果、この障壁を含むショットキー接合は整流性をもつ。障壁高は、電流-電圧特性、逆方向電流の温度依存性、逆方向の空乏層容量とバイアス電圧の関係、内部光電子放出などから測定される³⁵⁾。

Schottky は、障壁高 ϕ_{Bn} は、金属の仕事関数 ϕ_m と半導体の電子親和力 χ_s の差で与えられると考えた (ショットキー極限)³⁶⁾。しかし、現実には厚い金属膜を持つ Si, Ge や GaAs のショットキー障壁高は、ほとんど金属の仕事関数 ϕ_m によらない。すなわち、金属-半導体界面の界面定数 S を、 $S = d\phi_{Bn}/dX_m$ (X_m は金属の電気陰性度であり、 ϕ_m とは、 A, B を定数として、 $\phi_m = AX_m + B$ の関係がある) で定義すると $S < 0.1$ となるのである³⁷⁾。これはなんらかの機構で、表面のフェルミ準位が禁制帯の特定の位置 E_0 にピンニングされる (バーディーン極限) ためと解釈される。一方、半導体材料によって、 S の値は大きく変化する。例えば、II-VI 半導体の ZnSe や ZnS では、 $S \sim 1$ が観測されている³⁷⁾。

ここ数 10 年にわたって、ピンニングの機構や S の半導体材料依存性に関して、多くのモデルや解釈が提出されてきたが、いまだに最終的な決着をみていない。この間に提出されたピンニング機構に関する主要なモデルや知見として、“表面準位説”³⁸⁾，“界面層モデル”³⁹⁾，“経験的 (2/3) E_g ピンニング説”⁴⁰⁾，“MIGS (metal-induced gap state) モデル”⁴¹⁻⁴³⁾，“界面反応モデル”^{44, 45)}，“コモンアニオン則”⁴⁶⁾，“統一欠陥モデル”⁴⁷⁾，“電子-電子スクリーニングモデル”⁴⁸⁾，“実効仕事関数モデル”⁴⁹⁾，“統一 DIGS (disorder-induced gap state) モデル”^{50, 51)}，“VIGS (virtual gap state) モデル”⁵²⁾などが挙げられる。これらのモデルの主要なものについては後に述べる。

半導体デバイスに外部から電源を供給したり、電気信号を出し入れする場合には、非整流性の金属-半導体接触が必要とされる。これを、オーム性接触という。オーム性接触の良さは、その接触抵抗で評価される。オーム性接触を得る場合、半導体材料とその伝導形と金属との組み合わせによって、(1)ショットキー障壁が形成され

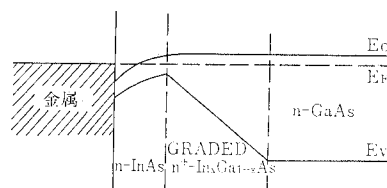


図 6 InGaAs を利用したノンアロイ接触の例。

ない、あるいは障壁が熱エネルギーで十分越えられる高さの場合と、(2)熱エネルギーでは越えがたい障壁が形成される場合とがある。(1)の場合、オーム性接触は容易に形成される。(2)の場合に、オーム性接触を得るには、半導体表面に薄い高ドーパ層を形成し、ショットキー障壁の厚さを薄くし、キャリアがトンネル効果により自由に通過できるようにすればよい。具体的にはドナーないしアクセプターを含む金属 (多層) 膜を半導体上に形成し、短時間合金化熱処理 (アロイング) を行う。これにより、界面に、ドナーないしアクセプターを多量に含む薄い半導体再結晶層が形成されると期待される。実用的には、このような合金化法が広く用いられている。高濃度のドーピングが可能な Si 材料では、オーム性接触の形成は比較的容易であるが、化合物半導体ではかならずしも容易でなく、多くの合金系が検討され、実用されている⁵³⁾。代表的例として、n 形 GaAs, InP に対する Au-Ge-Ni, p 形 GaAs, InP に対する Au-Zn が挙げられる。いずれにしても、実際に合金化を行なった後の界面近傍の金属学的状況は複雑であり、期待通りに高ドーパ再結晶層が形成され、それを介してオーム性接触が得られているかは、学問的にはあまり明らかになっていない。さらに、合金化熱処理は再現性、信頼性に乏しいので、適当なヘテロ接合を利用して、上述の (2) を (1) に変換し、合金化の必要性をなくするノンアロイ接触の試みもある。図 6 に、GaAs に対し、 $\text{In}_x\text{Ga}_{1-x}\text{As}$ グレーディング層を用いたノンアロイ接触の例を示した⁵⁴⁾。

5. 絶縁体-半導体界面

すでに述べたように、数多くのダングリングボンドをもつ表面は、本質的に活性であり、外部の原子・分子・イオンを吸着しやすく、また、その状況を反映して表面の電子状態は鋭敏に変化する。そこで、絶縁膜で半導体の表面を覆い、ダングリングボンドを適切に終端し禁制帯内の表面準位の発生を抑制するとともに、表面の性質が外部雰囲気に対して不活性となるようにすることを、表面不活性化 (surface passivation) という。半導体デバイスや集積回路では、半導体の表面近傍を利用するので、表面不活性化は非常に重要な技術である。また、表面不活性化された絶縁体-半導体界面の最も高度な応用

として、金属-酸化物-半導体、あるいは、より一般的に金属-絶縁体-半導体構造を用いた MOS あるいは MIS 形電界効果トランジスタ (MISFET あるいは MISFET) を挙げることができる⁵⁵⁾。MIS (MOS) 構造では金属電極の電位によって、半導体の表面のバンドの曲がりを蓄積、空乏、反転状態に変化させ、半導体表面におけるキャリアの種類や密度を広い範囲にわたって変化させることが出来る。強い蓄積や反転の状態では、キャリアは表面に形成される狭いポテンシャルの井戸に閉じ込められ、表面量子化現象⁵⁶⁾が生じる。

当然ながら、表面不活性化膜-半導体界面において、半導体の禁制帯中に量子状態が存在しないのが望ましい。表面不活性化においては、界面準位の制御が重要なポイントになる。しかし、現実の界面では、一般に、禁制帯内に界面準位が発生する。清浄表面の表面準位バンドと異なり、この界面準位は、通常、界面の面内および面に垂直方向のいずれにも局在した波動関数をもつ。その状態密度である界面準位密度のエネルギー分布 ($N_{ss}(E)$, 単位: $\text{cm}^{-2} \cdot \text{eV}^{-1}$) の測定例が図5に示されている。また、図5には、すでに述べた半導体-半導体界面および XPS 法によるバンドの曲がりの測定から推定された化学エッチ面上の分布⁵⁷⁾も示されている。著者らの研究¹²⁾によれば、化合物半導体の界面準位は、一般に禁制帯内でエネルギーに対しU字形の連続分布を示し、密度の大小は半導体の種類、絶縁体の種類とその形成法に強く依存する。しかし、図5からもわかるように、密度の最小を与えるエネルギー位置 E_{Ho} は半導体の特性量であり、後述するように分布の電荷中性点である。

界面準位密度分布は、MIS容量素子の容量-電圧(C-V)曲線や、小信号アドミタンスの測定により決定できる。代表的な方法⁵⁸⁾に、高周波極限の C-V 曲線に注目する Terman 法、逆に準静的 C-V 曲線を用いる Quasi-Static 法、小信号コンダクタンスの周波数依存性を測定するコンダクタンス法がある。また、界面準位がキャリアを捕獲・放出する過渡現象に着目する DLTS 法⁵⁹⁾や ICTS⁵⁹⁾法も用いられる。

絶縁膜の形成法には、高温熱酸化、高圧低温酸化、プラズマ酸化、陽極酸化、光励起酸化などで半導体自身の表面を酸化する酸化法と、半導体表面上に熱 CVD (chemical vapor deposition)、プラズマ CVD、光励起 CVD、スパッタリング、真空蒸着、スピンコーティング、ラングミュア-プロジェクト法などで外部から絶縁体薄膜を堆積する堆積法とがある^{60,61)}。シリコンの表面不活性化膜としては、高温熱酸化法による SiO_2 膜が最も優れた特性を示し、適切な酸化および熱処理により、 N_{ss} の最小値は $10^{10} \text{cm}^{-2} \cdot \text{eV}^{-1}$ 台に到達する⁶²⁾。その他、

シリコン技術では、用途に応じて、各種 CVD 法による SiO_2 膜や Si_3N_4 膜がよく用いられる。

一方、化合物半導体の表面不活性化は一般により困難であり、界面準位密度を応用上十分な程度に低減できるような表面不活性化技術は確立していない^{12,60,61)}。III-V 族半導体はV族元素の蒸気圧が高く、絶縁膜を高温で形成すると半導体表面のストイキオメトリが乱されるので、低温プロセスを用いなければならない。また、化合物半導体自身の酸化膜は、一般に、熱的安定性や化学的安定性に乏しい。例えば、陽極酸化法やプラズマ酸化法などの低温プロセスにより形成される GaAs や InP の酸化膜は、緻密で良好な絶縁特性をもつが、酸やアルカリに弱く、かつ 350°C 以上でV族元素が解離するという弱点をもつ。

ことに、GaAs や AlGaAs の GaAs系材料では、界面準位の制御が困難なことが経験的に知られている。これらの材料では、前述の E_{Ho} が禁制帯の下半分内に位置し、伝導帯側に高密度の界面準位が形成され、不活性化膜の種類や形成プロセスに工夫を加えてもそれを十分に低減できない。このため、界面のフェルミ準位が禁制帯の中央より下側にピンニングされ、半導体表面に空乏層が形成され、ことにn形材料ではその幅が大きい。この現象により、MISFET の実現は現状では困難である。また、その他の高速デバイスや光デバイスにおいても、この現象を考慮に入れた設計が必要とされる。例えば、GaAs MESFET を用いた大規模集積回路 (LSI) は、セルフアライン構造により表面空乏層の幅を低減することによってはじめて実現可能となった⁶³⁾。また、AlGaAs/GaAs ヘテロ接合バイポーラートランジスタの動作に表面再結合が大きな影響を及ぼすという報告もある⁶⁴⁾。

これに対して、InP 材料では界面準位の制御がより容易であることがわかっている。形成条件を最適化した種々の不活性化膜において、 N_{ss} の最小値として、 $10^{11} \text{cm}^{-2} \cdot \text{eV}^{-1}$ 程度が得られるとともに、nチャネルMISFET の試作例も多数報告されている⁶¹⁾。InP で nチャネル素子が作り易い一つの理由として、界面準位密度の最小値が小さいことの他に、 E_{Ho} が禁制帯の上半分にあることを挙げることができる。

ところで、これまでのアプローチは、多くの場合化学エッチされた現実的表面に、できるだけ低温で損傷の少ないプロセスで絶縁膜を形成するものであった。すなわち、膜形成初期の表面にはすでにフェルミ準位のピンニングが存在することになる。過去における膨大な量の文献^{12,60,61)}は、こうした表面不活性化のアプローチには限界があることを示している。最近になって表面・界面の工学的制御の重要性が再認識されるにつれて、化学的表面

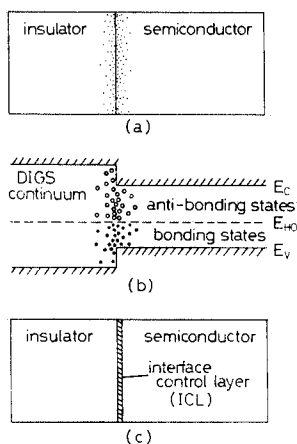


図7 “統一 DIGS モデル” と界面制御層。

(a) ボンドの乱れ; (b) 電子のモデル;

(c) 界面制御層。

処理により表面フェルミ準位のピンニングを解消（アンピンニング）しようとする試みがいくつか報告されている。この例として、光化学酸化^{57,65-72}，硫化処理^{64,72-84}，アンモニアガス中の光化学処理⁸⁵，塩化水素ガス雰囲気中の光化学処理^{57,69,70}，有機金属雰囲気⁸⁶にさらすなどがあげられる。しかし、これまでに報告されている“アンピンニング”の証拠は、多くの場合バンド端フォトルミネセンス（PL）の発光強度の増大，フォトルミネセンスの寿命時間の増大，ヘテロ接合バイポーラートランジスタの電流増幅率の増大と言った間接的な測定に基づいており、直接的に界面準位の減少を確認したものではないので、さらに慎重な検討を必要としよう。実際、著者らは PL 測定の他に、表面電流輸送の測定や表面再結合の計算機シミュレーションを行い、上述のうち塩化水素ガス処理以外ではピンニングが低減されていない可能性を示唆した^{12,57,68-70}。

さらに、界面の自然酸化膜を排除し、かわりに適切な“界面制御層”を導入し、半導体から絶縁体への遷移を円滑にしようとする試みが最近なされている。後述する“統一 DIGSモデル”の立場からの“界面制御層”の概念を図7に示した。この層により界面近傍のボンドの乱れを除去しようとする試みである。このような界面制御層として、GaAs に対し Si 超薄膜層を用いる⁸⁷⁻⁹⁰，InGaAs に対して Si 超薄膜層を用いる^{90,91}，InP に対し陽極酸化リン酸インジウム層 $\text{In}(\text{PO}_3)_3$ を用いる⁹²⁻⁹⁴などが報告されている。ことに InGaAs に MBE Si 超薄膜を用いる試みは有望であり、ドレイン電流のドリフトがほぼ除去された MISFET が試作された⁹⁵。

6. 表面・界面の相関と界面のモデル

歴史的には、従来、これまで述べてきたこれらの表面・界面は個別の研究者によって個別に研究される傾向があったといえる。しかし、最近、これらの表面・界面に相互に関連性があることが次々と指摘され、それに基づき、種々の界面のモデルが提案され、界面の性質が一層深く理解されつつある。これまでに発表された界面相互の相関と、それを説明する界面のモデルについておおまかにまとめると、次のようになる。

- (1) 異種原子を吸着した清浄表面のフェルミ準位位置の相互相関→“統一欠陥モデル”
- (2) 金属-半導体界面のショットキー障壁と半導体ヘテロ接合界面のバンド不連続の相関→“MIGS モデル”
- (3) 絶縁体-半導体界面、および半導体-半導体界面の界面準位の電荷中性点と金属-半導体界面のフェルミ準位位置の相関→“統一 DIGS モデル”
- (4) 半導体-半導体界面と金属-半導体界面のフェルミ準位位置の相関→“実効仕事関数モデル”

現状では、これらの相関や“モデル”については理論的にも実験的にも多くの問題点が含まれており、どのモデルが正しいと断定できる状態にはなっていない。以下に、これらについてその概要を記す。

上の(1)の相関は、超真空中でへき開した化合物半導体(110) 清浄表面に関する Spicer ら^{7,47}の一連の研究に基づく。これによれば、図8に示すように、これらの清浄表面に単原子層以下の酸素を吸着させた場合と、電気陰性度の異なる種々の金属を堆積させた場合で、フェ

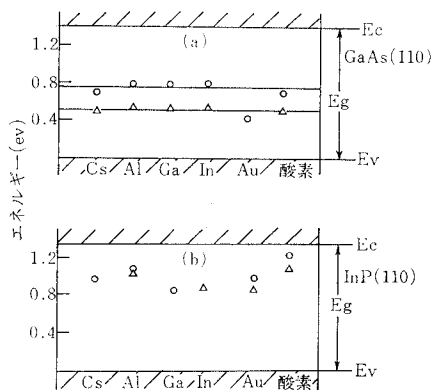


図8 化合物半導体 (110) 面に金属を堆積した場合および酸素を吸着した場合のフェルミ準位の位置。(a) GaAs; (b) InP。

ルミ準位のピンニング位置が同じとなる。ただし、ここでいうピンニング位置とは、カバレッジを増しつつ、光電子分光法でフェルミ準位の位置の変化を調べ、観測可能な範囲での最終到達位置を求めたものである。この最終位置は、半導体の種類および伝導形で異なる。Spicerらは、これに基づき、金属-半導体界面および絶縁体-半導体界面の界面準位に関する“統一欠陥モデル”を提案した。これによれば、界面形成プロセスにより、半導体表面に上述のフェルミ準位最終位置に対応するエネルギー準位をもつドナー形あるいはアクセプター形の欠陥準位が形成され、フェルミ準位がピンニングされる。これら欠陥は表面の化学量論的組成に関連するものと考えられ、その具体的な内容としては、当初Ⅲ族やⅤ族元素の空孔が想定されたが、後にダングリングボンドやアンチサイトなども検討された。ごく最近では、GaAsの場合、Asのアンチサイト欠陥に関連の深いことが知られるEL2のつくる2つの準位がこのピンニングを引き起こすと報告されている⁹⁶⁾。しかし、いずれにせよこうした欠陥準位は、バンドの曲がりからその存在を推定したものであり、実際に何らかの方法で欠陥準位を直接的に検出し、そのエネルギー位置や密度分布、捕獲・放出の動的パラメータを実験的に決定したものではない。また、欠陥準位のエネルギー位置も、現実の厚い金属膜をもつショットキー接合のフェルミ準位位置とは異なっている。しかし、こうした不満足な部分はあるものの、“統一欠陥モデル”は、界面におけるフェルミ準位ピンニング現象を理解するための1つの有力な視点を提供している。

次に、上述の(2)の相関は、ヘテロ接合のバンド不連続が電荷中性準位の一致により定まると同様に、金属-半導体界面の障壁高は金属のフェルミ準位と半導体の電荷中性準位を一致させるようにして決定されるというものであり、 Tersoff によって提案された^{19, 22, 43)}。また、この相関は、金属の波動関数が半導体の禁制帯中にしみこみ、界面のフェルミ準位をピンニングするというMIGSモデルによって説明された。“MIGSモデル”は、界面における波動関数の侵入という点で最近のヘテロ接合のモデルと類似しているが、歴史的にはより古く1965年Heineによって提案された⁴¹⁾。その後、Loui and Cohenは、擬ポテンシャル法に基づくショットキー接合のスーパーセル計算によってこのモデルを支持する結論を得ている⁴²⁾。

“MIGSモデル”の特徴は、金属-半導体界面のフェルミ準位ピンニングが、上述の“欠陥の形成”や以下に述べる“結晶の乱れ”や“Ⅴ族元素の析出”など外因性のものではなく、理想的な界面でも生ずる真性な機構と考える

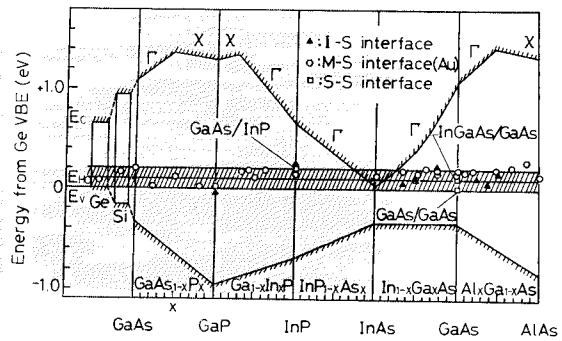


図9 絶縁体-半導体界面、金属-半導体界面、半導体-半導体界面の相関。(E_{HO}は真空準位から、ほぼ5.0 eVに位置する。)

点にある。このモデルは、Auを障壁とするショットキー障壁高を定量的によく説明する。しかし一方、障壁高の電気陰性度依存性(S)や、化学エッチ面などMIGSの侵入長(1.5-4Å)⁴²⁾より厚い自然酸化膜をもつ界面でのピンニングを説明しにくい。さらに、ごく最近、MBE成長GaAs(001)面上に、Asチャップ除去後低温で金属を堆積するとピンニングが消失し、ショットキー極限が実現するという実験結果が報告されており⁹⁷⁾、これが事実であれば、“MIGSモデル”ではまったく説明できない。

上述の(3)の相関は、著者らによる絶縁体-半導体界面や半導体-半導体界面の界面準位密度分布の系統的な測定結果に基づくものである^{12, 34, 50, 51)}。これによれば、すでに述べたように、分布はU字形を示し密度の絶対値そのものは界面形成法に強く依存するものの、密度が最小となるエネルギー位置E_{HO}は分布の電荷中性点であり、半導体固有の位置である。しかも、それは金属-半導体界面のフェルミ準位ピンニング位置と一致する。図9に、この相関を示した。図9では、Katnani and Margaritondoの光電子放出のデータ⁹⁸⁾から各材料の価電子帯上端位置をGeを基準として示し、次にそれを基準として上述のエネルギー位置をプロットしてある。図からわかるように、これらは±0.1 eVの精度で一致し、真空準位よりほぼ5.0 eVの位置にある。著者らは、この相関を図7(a), (b)に示した“統一DIGSモデル”により説明した。すなわち、現実の界面では、界面形成時に界面におけるボンドの形式や形態の違いを反映して、界面近傍の原子が乱雑な応力をうけ乱雑な配列を余儀なくされると考える。この原因としては、ボンド長やボンド角の不整合の他に、種々の点欠陥や不整合転位の発生や選択的化学反应の影響が含まれる。このような乱雑な応力を受けたボンドでは、ボンドの結合状態と反結合状態の分離が不十分となり、界面近傍では禁制帯内に、図7

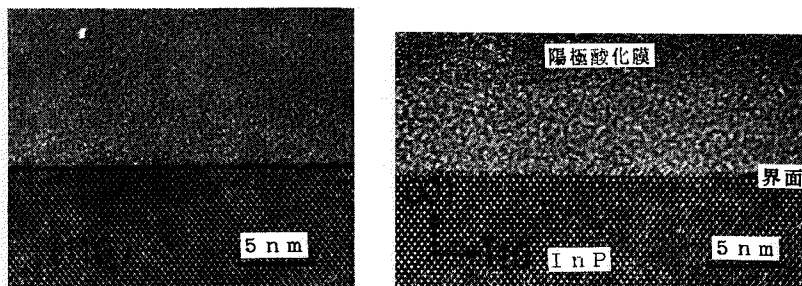


図 10 化合物半導体-絶縁体界面の断面 TEM 観測の例。(a)陽極酸化膜/GaAs 界面；(b)陽極酸化膜/InP 界面。

(a), (b)に示すようにエネルギー的および空間的に連続分布する界面準位である DIGS 連続体が形成される。この界面準位は、ドナー的な結合状態とアクセプター的な反結合状態の連続準位からなり、その両者の境界である電荷中性点は、 sp^3 混成軌道エネルギー E_{HO} で与えられる。乱れがなければ界面準位は発生しない一方、乱れが大きいたまは準位密度が大きく、フェルミ準位は E_{HO} に強くピンニングされることになる。界面近傍の格子乱れの存在は、絶縁体-半導体界面について、断面 TEM 像やラザフォード後方散乱法で実際に観測された^{99,100)}。図 10 に、断面 TEM 像の観測例を示した。また、空間分布する界面準位による電子の捕獲・放出過程により、界面が示す電氣的なヒステリシス現象が定量的に説明されている^{101,102)}。

最後に、上述の(4)の相関は、金属-半導体界面のフェルミ準位ピンニング位置と、非理想的な半導体ヘテロ接合におけるフェルミ準位ピンニング位置が同じ(理想的なヘテロ接合では、ピンニングは生じない)ことに注目したものである。Woodall and Freeouf は、この相関を“実効仕事関数モデル”^{49,103)}で説明し、かつ GaAs の光化学酸化^{65,66)}にも関連づけている。これは、As や P を含むⅢ-V 族化合物半導体上に界面を形成すると、界面に元素上の As や P のクラスターが析出し、この析出層の示す実効の仕事関数がフェルミ準位のピンニング位置を決定すると考えるものである。このモデルで、As や P の析出層が、約 5 eV の実効の仕事関数をもつと考えれば、図 9 の界面の相関は、Si, Ge を除いて一応説明されることになる。GaAs とその酸化物界面では、 As_2O_3 が不安定であり、GaAs と反応して元素状の As を生ずることが熱酸化膜やプラズマ酸化膜に関する実験や熱力学的計算により古くから知られている¹⁰⁴⁾ ことなどからして、このモデルのようなクラスターが存在する可能性は高い。しかし、これがピンニング現象と関係しているか否かは現状では明かでない。すなわち、このモデルは、析出層は現象論的にある仕事関数をもつと仮定

されているだけで、この層の電子的状態や状態密度、ピンニングの具体的機構は明らかにされていないのである。

7. おわりに

以上、半導体表面、半導体-半導体界面、金属-半導体界面、絶縁体-半導体界面の研究の現状を述べ、最後に界面の相関とモデルについて概観した。清浄界面で認められる整然とした原子配列と異なり、埋没した界面 (buried interface) での現象は非常に複雑であり、混沌とした状況にあるといえる。しかし、工学的な立場からすると、明らかに後者がより重要である。しかも、すでに述べたように、今後の化合物半導体デバイス技術の研究開発の 1 つの動向は、原子・分子レベルで制御された薄膜多層超微細構造における電子や光子の示す量子波動現象を応用して、原理的に新しい“量子波”デバイスを構築する方向にある。このため、埋没界面の学問的理解と工学的制御がますます重要となることは疑いない。

このような観点から、著者の浅学非才を省みず、敢えて大胆な概観を試みた次第である。広くしかも日進月歩する分野であるため、多くの誤解や視点の偏りが含まれているものと危惧され、大方の叱正をお願いしたい。このつたない解説が一人でも多くの研究者がこの分野に興味をもって頂くよすがとなればと期待する次第である。

最後に、ここに述べた研究のうち、著者らの研究成果は、文部省科学研究補助金特別推進研究“化合物半導体-絶縁体界面の物性と応用に関する研究 (#60065002)”¹²⁾ の補助によるものであることを付記し、北海道大学工学部研究グループの大野英男、阿部 寛、芳賀哲也、高橋平七郎の諸氏に謝意を表する。

文 献

- 1) 高柳邦夫：応用物理 **56**, 45 (1988)；高柳邦夫：表面科学 **10**, 217 (1989)。
- 2) 例えば C. B. Duke: Appl. Surf. Sci. **11/12**, 1 (1989)；C. B. Duke and Y. R. Young: J. Vac. Sci. Technol. **B 6**, 1440 (1988)；およびこれらの

参考文献.

- 3) J. H. Neave, B. A. Joyce, P. J. Dobson and N. Norton: Appl. Phys. **A 31**, 1 (1983).
- 4) D. J. Chadi: J. Vac. Sci. Technol. **A 5**, 834 (1987).
- 5) M. D. Pashley, K. W. Habern, W. Friday, J. M. Woodall and P. D. Kirchner: Phys. Rev. Lett. **60**, 2176 (1988).
- 6) 例えば R. W. Grant, J. R. Waldrop, S. P. Kowalczyk and E. A. Krant: J. Vac. Sci. Technol. **19**, 477 (1981).
- 7) W. E. Spicer, P. W. Chye, P. R. Skeath, C. Y. Su and I. Lindau: J. Vac. Sci. Technol. **16**, 1422 (1979).
- 8) G. P. Schwartz, G. J. Gualtieri, G. W. Kammetott and B. Schwartz: J. Electrochem. Soc. **126**, 1737 (1979).
- 9) N. Newman, W. E. Spicer, T. Kendelewicz and I. Lindau: J. Vac. Sci. Technol. **16**, 1422 (1979).
- 10) J. F. Wager, D. L. Ellsworth, S. M. Goodnick and C. W. Wlmsen: J. Vac. Sci. Technol. **19**, 513 (1981).
- 11) A. Guibarch, L. Harison, G. Pelous, G. Hollinger and P. Pertosa: J. Appl. Phys. **55**, 1139 (1984).
- 12) 長谷川英機: 文部省科学研究費特別推進研究 (昭和 60-62 年度, # 60065002) “化合物半導体-絶縁体界面の物性と応用に関する研究” (1989).
- 13) J. A. Strosio and R. M. Feensta: J. Vac. Sci. Technol. **B 6**, 1472 (1988).
- 14) R. L. Anderson: Solid State Electron. **5**, 341 (1962).
- 15) 例えば “Heterojunction Band-line up”, ed. by G. Margaritendo (Editorial Jaca Book spa., Milano, 1988).
- 16) E. A. Kraut, R. W. Grant, J. R. Waldrop and S. P. Kowalczyk: Phys. Rev. **B 28**, 1965 (1983).
- 17) H. Ohno, H. Ishii, K. Matsuzaki and H. Hasegawa: J. Cryst. Growth **95**, 367 (1988).
- 18) 例えば “VLSI Electronics: Microstructure Science” Vol. 10; Surfaces and Interfaces in VLSI”, ed. by N. G. Einspuch and R. S. Bauer (Academic Press, 1985) Chapter 4 (H. Kroemer).
- 19) J. Tersoff: Phys. Rev. **B 30**, 4874 (1984).
- 20) F. Flores and C. Tejedor: J. Phys. **C 12**, 731 (1979).
- 21) L. He, H. Hasegawa, T. Sawada and H. Ohno: Jpn. J. Appl. Phys. **27**, 512 (1988).
- 22) W. A. Harrison and J. Tersoff: J. Vac. Sci. Technol. **B 4**, 1068 (1986).
- 23) M. Cardona and N. E. Christensen: Phys. Rev. **B 35**, 6182 (1987).
- 24) M. Jaros: Phys. Rev. **B 37**, 7112 (1988).
- 25) C. G. Van de Walle and R. M. Martin: Phys. Rev. **B 35**, 8154 (1987).
- 26) N. E. Christensen: Phys. Rev. **B 37**, 4528 (1988).
- 27) A. Munoz, J. Sanchez-Dehesa and F. Flores: Phys. Rev. **B 35**, 6468 (1987).
- 28) N. J. Kawai, C. E. C. Wood and L. F. Eastman: J. Appl. Phys. **53**, 6208 (1982).
- 29) N. J. Kawai, T. Nakagawa, T. Kojima, K. Ohta and M. Kawashima: Electron. Lett. **20**, 47 (1984).
- 30) Y. Iimura, T. Shiraishi, H. Takasugi and M. Kawabe: J. Appl. Phys. **61**, 2095 (1987).
- 31) D. L. Miller, R. T. Chen, K. Elliot and S. P. Kowalczyk: J. Appl. Phys. **57**, 1922 (1985).
- 32) H. Sugiura and H. Asai: Jpn. J. Appl. Phys. **24**, 1493 (1985).
- 33) T. F. Koech, E. Marshall, G. J. Scilla, R. Potemski, C. M. Ransom and M. Y. Hung: J. Cryst. Growth **77**, 539 (1986).
- 34) E. Ikeda, H. Hasegawa, S. Ohtsuka and H. Ohno: Jpn. J. Appl. Phys. **27**, 180 (1988).
- 35) S. M. Sze: “Physics of Semiconductor Devices”, 2nd ed. (Wiley, New York, 1981) Chapter 5.
- 36) W. Schottky: Phys. Rev. **41**, 570 (1940).
- 37) S. Kurtin, T. C. McGill and C. H. Mead: Phys. Rev. Lett. **22**, 1433 (1969).
- 38) J. Bardeen: Phys. Rev. **71**, 717 (1947).
- 39) A. M. Cowley and S. M. Sze: J. Appl. Phys. **36**, 3212 (1965).
- 40) C. A. Mead and W. G. Spitzer: Phys. Rev. **134**, A 713 (1964).
- 41) V. Heine: Phys. Rev. **138**, 1689 (1965).
- 42) S. G. Louie and M. L. Cohen: Phys. Rev. B, **13**, 2461 (1976).
- 43) J. Tersoff: Phys. Rev. Lett. **52**, 465 (1984).
- 44) J. M. Andrew and J. C. Phillips: Phys. Rev. Lett. **35**, 56 (1975).
- 45) L. J. Brillson: Phys. Rev. Lett. **40**, 260 (1978).
- 46) J. O. McCaldin, T. C. McGill and C. A. Mead: Phys. Rev. Lett. **36**, 56 (1976).
- 47) W. E. Spicer, I. Lindau, P. R. Skeath and C. Y. Su: J. Vac. Sci. Technol. **17**, 1019 (1980).
- 48) J. C. Inkson: J. Phys. **C 5**, 2599 (1972).
- 49) J. M. Woodall and J. F. Freeouf: J. Vac. Sci. Technol. **19**, 794 (1981).
- 50) H. Hasegawa and T. Sawada: Thin Solid Films **103**, 119 (1983).
- 51) H. Hasegawa and H. Ohno: J. Vac. Sci. Technol. **B 4**, 1130 (1986).
- 52) W. Mönch: J. Vac. Sci. Technol. **B 6**, 1270 (1988).
- 53) 例えば, 生駒俊明 (監修): “最新化合物半導体ハンドブック” (サイエンスフォーラム) 第 3 章第 6 節.
- 54) J. M. Woodall, J. L. Freeouf, G. D. Pettit, T. N. Jackson and P. Kirchner: J. Vac. Sci. Technol. **19**, 626 (1981).
- 55) S. M. Sze: “Physics of Semiconductor Devices”, 2nd ed. (Wiley, New York, 1981) Cha-

- pter 7 and 8.
- 56) F. Stern: *Crit. Rev. Solid State Sci.* **4**, 499 (1974).
- 57) H. Hasegawa, T. Saitoh, S. Konishi, H. Ishii and H. Ohno: *Jpn. J. Appl. Phys.* **27**, 2177 (1988).
- 58) M. Schultz and N. M. Johnson: *Appl. Phys. Lett.* **31**, 622 (1977).
- 59) E. Yamaguchi: *Jpn. J. Appl. Phys.* **21**, 1628 (1982).
- 60) 長谷川英機, 沢田孝幸: *応用物理* **50**, 1289 (1981).
- 61) 伊藤良一監修: “化合物半導体デバイスハンドブック” (サイエンスフォーラム, 1986) p. 314.
- 62) E. H. Nicollian and J. B. Brews: “MOS (Metal Oxide Semiconductor) Physics and Technology” (John Wiley and Sons, 1982).
- 63) N. Yokoyama, T. Ohnishi, H. Onodera and M. Abe: *Tech. Digest Int. Electron Device Meeting* (1981) p. 80.
- 64) C. J. Sandroff, R. N. Nottenburg, J. C. Bishoff and R. Bhat: *Appl. Phys. Lett.* **51**, 33 (1987).
- 65) S. D. Offsey, J. M. Woodall, A. C. Warren, P. D. Kirchner, T. I. Chappell and G. D. Pettit: *Appl. Phys. Lett.* **50**, 475 (1986).
- 66) A. C. Warren, S. D. Offsey, J. M. Woodall, P. D. Kirchner, T. I. Chappell and G. D. Pettit: *J. Vac. Sci. Technol.* **B 4**, 1115 (1986).
- 67) N. A. Ives, G. W. Stupian and M. S. Leung: *Appl. Phys. Lett.* **50**, 256 (1987).
- 68) T. Sawada, H. Hasegawa and H. Ohno: *Jpn. J. Appl. Phys.* **26**, L 1871 (1987).
- 69) H. Hasegawa, H. Ishii, T. Sawada, T. Saitoh, S. Konishi, Y. Liu and H. Ohno: *J. Vac. Sci. Technol.* **B 6**, 1184 (1988).
- 70) T. Saitoh, H. Hasegawa and H. Ohno: 2nd Int. Conf. on Formation of Semiconductor Interfaces (ICFSI) (1988) (to be published in *Appl. Surf. Sci.*).
- 71) S. M. Beck and J. E. Wessel: *Appl. Phys. Lett.* **50**, 149 (1987).
- 72) C. W. Wilmsen, P. D. Kirchner, J. M. Baker, D. T. McInturff, G. D. Pettit and J. M. Woodall: *J. Vac. Sci. Technol.* **B 6**, 1180 (1988).
- 73) E. Yablonovitch, C. J. Sandroff, R. Bhat and T. Gmitter: *Appl. Phys. Lett.* **51**, 439 (1987).
- 74) B. J. Skromme, C. J. Sandroff, E. Yablonovitch and T. Gmitter: *Appl. Phys. Lett.* **51**, 2022 (1987).
- 75) M. S. Carpenter, M. R. Melloch, M. S. Lundstrom and S. P. Tohin: *Appl. Phys. Lett.* **52**, 2157 (1988).
- 76) P. D. DeMoulin, S. P. Tobin, M. S. Lundstrom, M. S. Carpenter and M. R. Melloch: *IEEE Electron. Dev. Lett.* **ED 19**, 368 (1988).
- 77) P. S. Besser and C. R. Helms: *Appl. Phys. Lett.* **52**, 1707 (1988).
- 78) D. Liu, T. Zhang, R. A. LaRue, J. S. Harris and T. W. Sigmon: *Appl. Phys. Lett.* **53**, 1059 (1988).
- 79) J. F. Fan, H. Oigawa and Y. Nannichi: *Jpn. J. Appl. Phys.* **27**, L 1331 (1988).
- 80) C. J. Sandroff, M. S. Heage, L. A. Favrow, C. C. Chang and J. P. Harbison: *Appl. Phys. Lett.* **54**, 362 (1989).
- 81) C. J. Sandroff, M. S. Hegde and C. C. Chang: *J. Vac. Sci. Technol.* **B 7**, 841 (1989).
- 82) M. S. Carpenter and M. R. Melloch, B. A. Cowans and W. N. Delgass: *J. Vac. Sci. Technol.* **B 7**, 845 (1989).
- 83) R. Iyer, R. R. Chang and D. L. Lile: *Appl. Phys. Lett.* **53**, 134 (1988).
- 84) C. W. Wilmsen, K. M. Geib, J. Shin, R. Iyer, D. L. Lile and J. J. Pouch: *J. Vac. Sci. Technol.* **B 7**, 851 (1989).
- 85) N. Yoshida, K. Mizuguchi, T. Murotani and K. Fujikawa: *Extended Abstracts of 1986 Int. Conf. on Solid State Devices and Materials* (1986) p. 133.
- 86) H. Ishi, H. Ohno, K. Matsuzaki and H. Hasegawa: *J. Crystal Growth* **95**, 132 (1989).
- 87) 赤沢正道, 石井宏辰, 松崎賢一郎, 石井敦司, 大野英男, 長谷川英機: 第 49 回応用物理学会学術講演会講演予稿集 (1988) 6 a F 4/III.
- 88) S. Tiwari, S. L. Wright and J. Batey: *IEEE Electron. Dev. Lett.* **9**, 488 (1988).
- 89) G. G. Fountain, S. V. Hattangady, D. J. Vikavage, R. A. Rudder and R. J. Markunas: *Electron. Lett.* **24**, 1135 (1988).
- 90) H. Hasegawa, M. Akazawa, K. Matsuzaki, H. Ishii and H. Ohno: *Jpn. J. Appl. Phys.* **27**, L 2265 (1988).
- 91) H. Hasegawa, M. Akazawa, H. Ishii and K. Matsuzaki: *J. Vac. Sci. Technol.* **B 7**, 870 (1989).
- 92) T. Sawada, H. Hasegawa, H. Ohno and S. Itagaki: *Extended Abstracts of 1984 Int. Conf. on Solid State Devices and Materials* (1984) p. 367.
- 93) Y. Robach, J. Joseph, E. Bergignat, B. Commere, G. Hollinger and P. Viktorovitch: *Appl. Phys. Lett.* **49**, 1281 (1986).
- 94) H. Ishii, H. Ohno and H. Hasegawa: 2nd Int. Conf. on Formation of Semiconductor Interfaces (ICFSI) (1988) (to be published in *Appl. Surf. Sci.*).
- 95) M. Akazawa, H. Hasegawa and E. Ohue: *Extended Abstracts of 21st Conf. on Solid State Devices and Materials* (1989) p. 229.
- 96) W. E. Spicer, T. Kendrlwicz, N. Newman, R. Cao, C. Mccants, Z. L. Weber and E. R. Weber: *Appl. Surf. Sci.* **33/34**, 1009 (1988).
- 97) R. E. Viturro, S. Chang, J. L. Shaw, C. Maihiot, L. Brillson, A. Terrasi, Y. Hwu, G. Margariondo, P. D. Kirchner and J. M. Woodall: *J.*

- Vac. Sci. Technol. **B 7**, 1007 (1989).
- 98) A. D. Katnani and G. Margaritondo: J. Appl. Phys. **54**, 2522 (1983).
- 99) H. Hasegawa, Li He, H. Ohno, T. Sawada, T. Haga, Y. Abe and H. Takahashi: J. Vac. Sci. Technol. **B 5**, 1097 (1987).
- 100) H. Hasegawa, H. Ohno, H. Ishii, T. Haga, Y. Abe and H. Takahashi: 2nd Int. Conf. on Formation of Semiconductor Interfaces (ICFSI) (1988) (to be published in Appl. Surf. Sci.).
- 101) Li He, H. Hasegawa, T. Sawada and H. Ohno: J. Appl. Phys. **63**, 2120 (1988).
- 102) Li He, H. Hasegawa, T. Sawada and H. Ohno: Jpn. J. Appl. Phys. **27**, 512 (1988).
- 103) J. L. Freeouf and J. M. Woodall: Surf. Sci. **168**, 518 (1986).
- 104) 文献 60) の記述および参考文献参照.