

GaAs(001)表面近傍の結晶欠陥の制御による 表面 Fermi 準位の制御

廣田幸弘・前田文彦・渡辺義夫・荻野俊郎

NTT 基礎研究所 〒243-01 神奈川県厚木市森の里若宮 3-1

(1997年3月4日受付; 1997年6月20日掲載決定)

Control of Surface Fermi Level Position by Controlling Crystal Defects near the GaAs(001) Surface

Yukihiro HIROTA, Fumihiko MAEDA, Yoshio WATANABE and Toshio OGINO

NTT Basic Research Laboratories

3-1 Morinosato-Wakamiya, Atsugi, Kanagawa 243-01

(Received March 4, 1997; Accepted June 20, 1997)

The effects of crystal defects near the surface on the position of surface Fermi level (E_{FS}) are investigated using photoluminescence (PL) measurements and synchrotron radiation photoelectron spectroscopy (SRPES). For the lightly Si-doped GaAs(001) surface, PL measurements reveal that after heating to 500°C a layer with lower PL peak intensities related to gallium vacancies than those of the bulk exists just under the thermal degraded layer. SRPES shows that E_{FS} moves upward to 1.1–1.17 eV above the valence band maximum when this thermal degraded layer is removed by chemical etching. The excess arsenic on the surface, which is formed by rinsing the etched surface with deoxygenated and deionized water, is evaporated by heating in ultra-high vacuum (UHV). After evaporation of excess arsenic on the surface by heating, the etching-depth dependence of E_{FS} for a sample pre-heated in UHV correlates with the existence of this defect concentration layer. These results suggest that the position of E_{FS} for GaAs(001) surface is strongly influenced by crystal defects near the surface.

1. はじめに

これまでに化合物半導体の表面・界面を制御するため様々な試みが行われてきた。これは、表面・界面の電子状態を制御することが、従来の電子および光デバイス特性の向上をもたらすばかりか、新しい機能デバイスを創出する上にも重要なためである。しかし、これまでの表面・界面の電気・光学的特性を制御する様々な試みは、十分に満足のいくものとなってはいない。

InP 結晶では、表面準位密度が比較的小さく、金属-絶縁体-半導体 (MIS) 型素子を用いた検討がなされ、その電気特性を通じ、表面近傍に誘起される結晶欠陥が、表面準位の形成および表面 2 次元電子の散乱体として作用することが明らかとなっている^{1,2)}。一方、GaAs(001) 表面では、高密度の表面準位により、表面フェルミ準位

(E_{FS}) がミッドギャップ近傍に強くピンニングされるため、 E_{FS} と表面近傍の結晶欠陥を関連づける議論は十分にはなされていない。

我々は、GaAs(001) 表面においても表面近傍の結晶欠陥が InP 表面と同様に表面・界面電子物性に大きな影響を与えるものと考え、従来と異なる低エネルギーによる表面清浄化法として脱溶存酸素・超純水洗浄 (DODIW) 法による表面の清浄化を提案してきた^{3~9)}。これは、従来のイオンあるいはプラズマ等を用いた表面清浄化法ではプロセス時の結晶欠陥の導入が避けられず³⁾、表面近傍の結晶欠陥の電気的光学的影響を十分に把握できないためである。

DODIW 处理の特徴は、以下のようにまとめられる。

1. 電気化学反応を用いるために、低エネルギー処理である。

2. 反応は最表面に限定される。
3. GaAs 表面では Ga および As 酸化物を除去できる。
4. 極低溶存酸素濃度 (1~5 ppb) の場合に、表面の酸化物の除去後、基板構成元素の Ga 原子の純水中への溶解反応が優勢となり、表面に過剰 As 層が形成される。

この過剰砒素表面は、結晶成長法、面方位、ドーピング種、ドーピング量、あるいはエッティング表面にかかわらず形成が可能である。このため、DODIW 处理は、表面の酸化物およびプロセスにより誘起される表面欠陥の影響を取り除き、また、結晶成長法等の条件に拘らず過剰砒素表面を形成できるため、GaAs(001) 表面の電子状態を探る上での有力な手段と考えられる。

我々は、この DODIW 处理を水平ブリッジマン (HB) 成長 GaAs(001) 表面に適用し、これまでに以下の点を明らかにしてきた^{3, 4, 8, 9)}。

5. 過剰 As 表面を真空中で加熱した場合には、350~400 °C 以上で表面の過剰砒素が熱脱離し、450~480°C 以上で表面構造が、1×1 構造から 2×4 構造に変化する。
6. HB 成長 GaAs(001) 表面の E_{FS} は、表面構造が 2×4 構造を保持していても、熱処理温度の増大に伴い価電子帯端 (VBM) 側に漸近する。
7. 热処理による E_{FS} の VBM への漸近が、表面近傍の As 元素の解離に伴う結晶欠陥の形成に起因する。
8. HB 成長 GaAs(001) 表面の表面フェルミ準位は低 Si ドープよりも高 Si ドープ基板の方が VBM 側にある。

以上の 5~7 項の結果は、 E_{FS} の位置が表面構造よりも主に表面近傍の結晶欠陥種および欠陥密度に支配されていることを示唆している。

しかし、いまだ不明確な問題が残されている。例えば、8 項の「低 Si および高 Si ドープ基板での E_{FS} の位置の差」、また、「 E_{FS} のピンニング位置自体が何により決まっているか」という問題である。本報告では、 E_{FS} 自体のピンニングの原因を明らかにするために、表面近傍の結晶欠陥と E_{FS} の位置について、PL 測定および放射光光電子分光 (SRPES) を用いて検討した結果を示す。まず、熱処理後の HB 成長 GaAs(001) 基板に対する PL スペクトルの深さ依存性より熱処理後の熱劣化層直下に結晶欠陥密度が未処理の基板よりも小さい領域が存在することを示す。次に、SRPES 測定より求めた熱劣化層除去後の GaAs(001) 表面の E_{FS} の熱処理温度依存性を示し、表面近傍の結晶欠陥密度が減少した場合には表面バンド曲がりの緩和が生じることを示す。最後にこれらの結果を基に、表面近傍の結晶欠陥と E_{FS} の関係につい

て議論する。

2. 実験方法

基板には、HB 成長 ($n(Si) : 1 \times 10^{17}/cm^3, 5 \times 10^{17}/cm^3$) および垂直温度傾斜凝固法 (VGF) 成長 ($n(Si) : 3 \times 10^{16}/cm^3$) GaAs(001) 基板を用いた。最初に研磨歪を取り除くため、Br・メタノール溶液による研磨を行った後、 $NH_4OH + H_2O_2 + H_2O$ (1:1:20) 混合液によるエッティング (室温、2 分間) を行った。エッティング後、基板はグローブボックス内 (窒素雰囲気下) の洗浄セルに移し、DODIW 处理を行った。DODIW 处理後の表面には、過剰砒素層が形成されている。DODIW 处理時の超純水の溶存酸素濃度、超純水の抵抗率、流量および洗浄時間は、1~5 ppb, 18.2 MΩ·cm, 1.5 L/min, 3 時間である。DODIW 处理の詳細は参考文献 5 を参照されたい。

DODIW 处理後の PL 測定用基板は、大気中での炭素汚染および表面酸化を避けるため窒素封入したトランスファーボックスを用いて高真空装置に持ち込み熱処理 (450, 500, 600°C) を行った。熱処理後に上記エッチャントによるステップエッティングを行い、PL スペクトルの熱処理温度差およびエッティング深さ依存性を調べた。エッティング深さの測定には触針式の段差計を用いた。PL 測定の励起光に He-Ne レーザ光 (633 nm)，検出には冷却した Ge ディテクターを用いた。試料の測定温度は液体窒素温度である。PL 測定の深さ分解能は 0.5 μm 程度である。

SRPES 測定用基板では、測定時のチャージアップを防ぐため裏面に AuGeNi/Au オーム電極を形成 (水素雰囲気中 450°C, 2 分間) した後に、DODIW 处理および高真空中での熱処理 (500°C) を行った。熱処理後の基板の表面には、参照用の Au 電極を設けた。PL 測定の結果を基に所定の深さまでエッティングした後、再度の DODIW 处理を行い窒素雰囲気下で SRPES 装置に持ち込んだ。

SRPES 測定は、熱処理後、photovoltaic 効果の影響を避けるため基板を室温まで冷却した後に行った^{10, 11)}。SRPES 測定時の真空度は、 2×10^{-9} Torr、入射光電子のエネルギーは 90 eV である。熱処理温度の測定には、放射温度計を用いた。 E_{FS} の位置は、試料表面の Au 電極から求め、VBM の位置は拡大した価電子帯 (VB) スペクトルとバックグラウンドの外挿線の交点より求めた。

3. 実験結果

3.1 PL スペクトルの深さ依存性

Figs. 1, 2 に、450 および 500°C で加熱した低 Si ドープ ($n(Si) : 1 \times 10^{17}/cm^3$) HB 成長基板の PL スペクトル

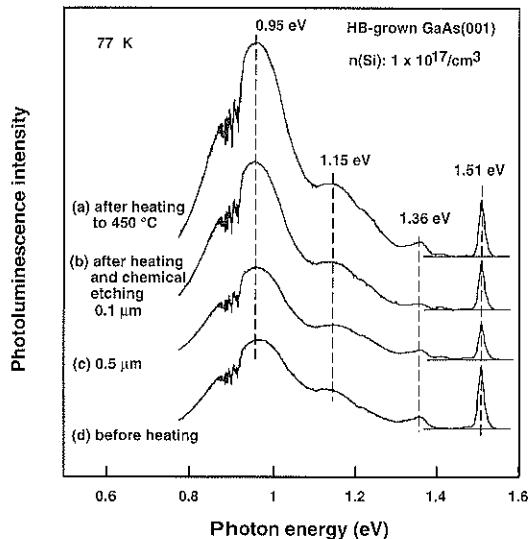


Fig. 1 The depth-profiles of photoluminescence spectra for the DODIW-treated HB-grown GaAs(001) substrate after heating to 450°C for 30 min. The surfaces were rinsed with DODIW to remove surface oxides after chemical etching. (a) After heating to 450°C , (b) after heating and chemical etching to a depth of about $0.1 \mu\text{m}$ and (c) $0.5 \mu\text{m}$. (d) Before heating.

の深さ依存性を示す。図中の縦の破線は各スペクトルのピーク位置を、水平の実線はPL強度のバックグラウンドを示している。各スペクトルの強度は、熱処理前のPL測定スペクトル強度で規格化してある（：Fig. 1 のスペクトル (d), および Fig. 2 中のスペクトル (f)）。スペクトル (a) は熱処理直後のPLスペクトルである。これは、熱処理後エッティングしたPLスペクトルである。図中に各エッティング深さを示す。

Figs. 1, 2 より、PLスペクトルの形状およびピーク強度が、エッティング深さと熱処理温度に依存していることがわかる。Fig. 1において、すべてのスペクトルがほぼ4つのPLピーク（ 1.51 , 1.36 , 1.15 , 0.95 eV）を持ち、熱処理後に表面側で 0.95 および 1.15 eV のピーク強度が増大していることがわかる。 $0.5 \mu\text{m}$ のエッティング（スペクトル (c)）では、 0.95 eV および 1.15 eV の発光ピーク強度は、ほぼ熱処理前の状態（スペクトル (d)）に回復している。 1.51 eV のPLピークはバンド端ドナー間の遷移発光 ($\text{Si}_{\text{Ga}}^+ + \text{VB}$)¹²⁾, 1.36 eV の発光ピークはAs空孔とSiアクセプター間遷移 ($\text{V}_{\text{As}}^+ + \text{Si}_{\text{As}}^-$)^{12, 13)}と考えられる。 1.15 eV の発光ピークは、SiドナーとGa空孔 ($\text{Si}_{\text{Ga}}^+ + \text{V}_{\text{Ga}}^{3-}$)^{12, 14)}, 0.95 eV の発光ピークは、 $\text{V}_{\text{As}}\text{V}_{\text{Ga}}$ と Siドナーの複合体 ($\text{V}_{\text{As}}^+ + \text{V}_{\text{Ga}}^{2-} - \text{Si}_{\text{Ga}}^+$) に起因すると考えられる^{15, 16)}。

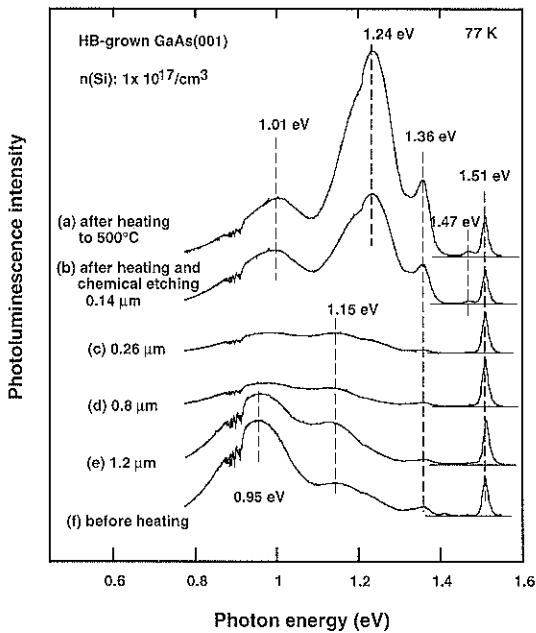


Fig. 2 The depth-profiles of photoluminescence spectra for the DODIW-treated HB-grown GaAs(001) substrate after heating to 500°C for 30 min. The surfaces were rinsed with DODIW to remove surface oxides after chemical etching. (a) After heating to 500°C , (b) after heating and chemical etching to a depth of about $0.14 \mu\text{m}$, (c) $0.26 \mu\text{m}$, (d) $0.8 \mu\text{m}$, and (e) $1.2 \mu\text{m}$. (f) Before heating.

一方、 500°C 热处理の基板（：Fig. 2）では、PLスペクトルの深さ分布は Fig. 1 と異なる様相を示す。基板内部側のスペクトル (e) は、热處理前のスペクトル (f) と同一の4つのピーク（ 1.51 , 1.36 , 1.15 , 0.95 eV）を持つものの、表面側のスペクトル (a) および (b) は、5つのピークを示し、そのピークのエネルギー位置も 1.47 , 1.24 , 1.01 eV と異なるものが現われる。また、 0.95 eV のPLピークは、表面側で消失している。 1.36 eV のPLピーク強度は、基板側と比較し表面側では増大している。スペクトル (c) および (d) では、 0.95 eV および 1.15 eV のピーク強度が、基板内部のスペクトル (e) および热處理前のスペクトル (f) よりも小さい。 1.24 eV にピークを持つ発光は Ga 空孔-Si ドナー間遷移 ($\text{Si}_{\text{Ga}}^+ + \text{V}_{\text{Ga}}^-$)^{12~14)}, 1.47 eV の発光は Si ドナー-Si アクセプター間遷移 ($\text{Si}_{\text{Ga}}^+ + \text{Si}_{\text{As}}^-$)^{12, 14, 17)}による発光である。表面側での 1.36 eV の発光ピーク強度の増大および 1.47 eV の発光ピークの出現は、热處理後に表面近傍での V_{As} の形成と内部への拡散および Si 原子の As サイトへの移動による Si_{As}^- の形成を示唆している。 1.24 eV の発光ピークの出現自体は、表面近傍での V_{Ga} の形成および拡散が

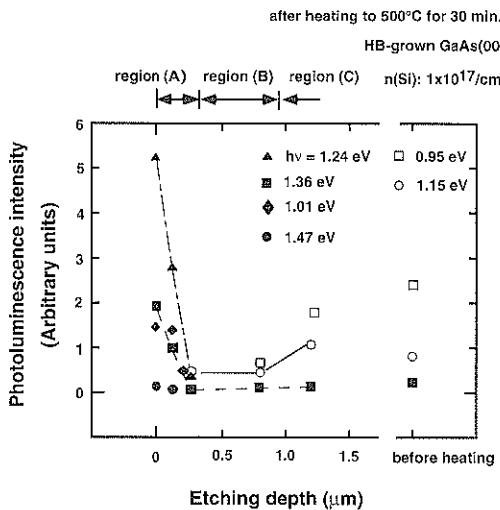


Fig. 3 The depth-profiles of photoluminescence-peak intensities for the DODIW-treated HB-grown GaAs(001) substrate ($n(\text{Si})$: $1 \times 10^{17}/\text{cm}^3$) after heating to 500°C for 30 min.

生じていることを示している。1.01 eV の発光ピークの起源は不明である。

Fig. 3 は、Fig. 2 の各 PL ピーク強度を深さ方向に再プロットしたものである。PL ピークのエネルギー位置および強度により、熱処理後、基板は表面より 3 つの領域に分けられる。region (A) は熱処理後の表面近傍の熱劣化層領域であり、1.24 および 1.36 eV の強い発光強度で特徴づけられる。この領域では、1.01, 1.47 eV の発光も顕著に認められる。region (C) は、未熱処理の基板の発光スペクトルと同等の領域である。Fig. 3 で特徴的な点は、region (B) の存在である。この領域では、0.95 および 1.15 eV の発光ピーク強度が region (C) よりも小さい。低 Si ドープ基板 ($n: 1 \times 10^{17}/\text{cm}^3$) では、この region (B) は、表面から $0.3 \sim 0.8 \mu\text{m}$ の領域に存在する。

Fig. 4 に、 600°C での熱処理後の PL ピーク強度の深さ方向依存性を示す。Fig. 4 より、region (A) の 1.24 および 1.36 eV の PL 発光強度が Fig. 3 の約 2 倍に増大し、また region (A) の領域が表面から $1.0 \sim 1.3 \mu\text{m}$ に及んでいることがわかる。

各 PL スペクトルのピーク強度が結晶欠陥密度を反映し、また各 PL ピークが先に述べた欠陥に起因するならば、PL スペクトルの深さ依存性は、次のように解釈される。Fig. 1 の表面近傍での 0.95 eV および 1.15 eV の PL ピーク強度の増大は、 $\text{V}_{\text{As}}^{+}\text{V}_{\text{Ga}}^{2-}$ および $\text{V}_{\text{Ga}}^{3-}$ の基板内部から表面への拡散による表面側での $\text{V}_{\text{As}}^{+}\text{V}_{\text{Ga}}^{2-}$ および $\text{V}_{\text{Ga}}^{3-}$ 密度の増大と理解される。また、Fig. 3 に見られる region (B) の出現は、 $\text{V}_{\text{As}}^{+}\text{V}_{\text{Ga}}^{2-}$ および $\text{V}_{\text{Ga}}^{3-}$ の表面への

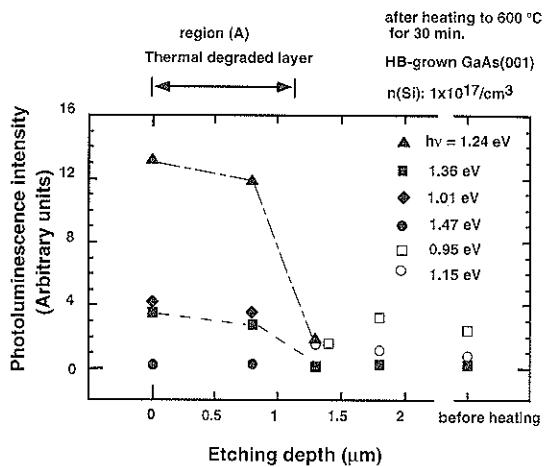


Fig. 4 The depth-profiles of photoluminescence-peak intensities for the DODIW-treated HB-grown GaAs(001) substrate ($n(\text{Si})$: $1 \times 10^{17}/\text{cm}^3$) after heating to 600°C for 30 min.

拡散による基板内部での $\text{V}_{\text{As}}^{+}\text{V}_{\text{Ga}}^{2-}$ および $\text{V}_{\text{Ga}}^{3-}$ 密度の減少に、 V_{As}^{+} および V_{Ga}^{-} の表面から内部への拡散による V_{As}^{+} および V_{Ga}^{-} 密度の増大が重畠したものと考えられる。 V_{As}^{+} および V_{Ga}^{-} の表面から基板内部への拡散は、region (A) の PL 発光強度および領域幅が熱処理温度 600°C の基板で増大していることからも明らかである (Fig. 4)。 V_{As} 自体は表面からの砒素原子の熱脱離により、また V_{Ga} は V_{As} への Ga 原子の hopping より形成されたものと考えられる¹⁹。低 Si ドープ基板での $\text{V}_{\text{As}}\text{V}_{\text{Ga}}$ の存在および 500°C での表面近傍での Ga 空孔濃度の減少は、陽電子消滅法の実験でも確認されている^{19~21}。

3.2 热劣化層除去後の表面フェルミ準位の热処理温度依存性

Fig. 5 に、低 Si ドープ ($n: 1 \times 10^{17}/\text{cm}^3$) HB 成長基板の SRPES 測定で得られた VB スペクトルの熱処理温度依存性を示す。事前の熱処理は 500°C 、10 分間、エッティング深さは $0.45 \mu\text{m}$ である。最表面には、エッティングによる region (B) の領域および DODIW 处理による過剰砒素面が現われている。図中に、VBM の位置および Au 電極から求めた E_{FS} の位置を、矢印および縦の実線 (零点) で示す。Fig. 5 より、VB スペクトルの強度および形状が、室温～ 350°C で変化し、また VBM の位置も熱処理温度に依存していることがわかる。 350°C 以下での VB スペクトルの変化は、主に DODIW 处理直後の表面の過剰砒素および吸着水分子（結合エネルギー約 6 eV のピーク）の熱脱離による。

Fig. 6 は、VBM を基準に E_{FS} を再プロットしたものである。図中には Fig. 5 以外のデータも記載してある。sam-

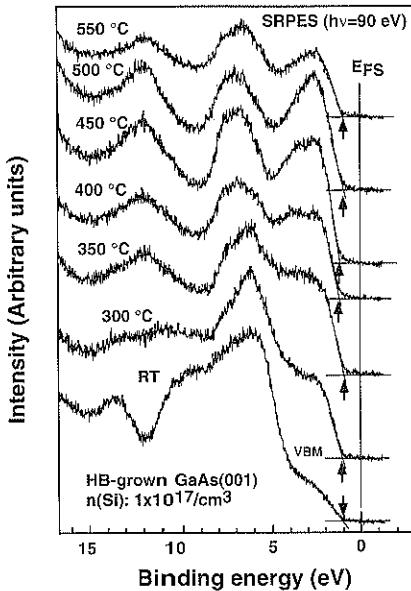


Fig. 5 Valence-band spectra of DODIW-treated GaAs(001) substrate after pre-heating to 500°C and etching depth of 0.45 μm. Arrows indicate the position of VBM. Vertical lines at 0 eV indicates the position of surface Fermi level.

ple (a) は、Fig. 5 で示した基板（熱処理時間：10 分間、エッティング深さ：0.45 μm），sample (b) は、500°C で 30 分間熱処理した後、0.7 μm エッティングした試料である。sample (c) は、DODIW 処理のみのリファレンス用 HB 成長基板である。sample (d) は、VGF 成長基板 ($n(\text{Si}) : 3 \times 10^{16}/\text{cm}^3$) を、500°C で 30 分間熱処理した後、表面より 0.6 μm エッティングした試料である。

Fig. 6 より、DODIW 処理直後の E_{FS} は、VBM から 1.02~1.17 eV にあることがわかる。これは、Fig. 5 に示した DODIW 処理直後の過剰砒素および水分子の吸着によると考えられる。熱処理温度が 300°C に上昇するに従い、上記の吸着物の熱脱離により、sample (a), (b) および (d) の E_{FS} は、0.85~1.02 eV に移動する。熱処理温度が 400~450°C では、 E_{FS} は VBM より 1.05~1.17 eV となる。一方、sample (c) の E_{FS} は、吸着物の熱脱離により熱処理温度の上昇に伴い、次第にミッドギャップ側に近づくものの、CBM 側への移動は見られず 400~450°C でも 0.8 eV にある。ここで特徴的な点は、吸着物の熱脱離後、sample (a), (b) および (d) の E_{FS} が、sample (c) よりも常に CBM 側にあることである。これは、PL 測定の結果に基づくならば、低欠陥密度表面を最表面とした場合には、 E_{FS} が CBM 側に移動し表面バンド曲がりの緩和（約 0.2~0.37 eV）が生じることを示

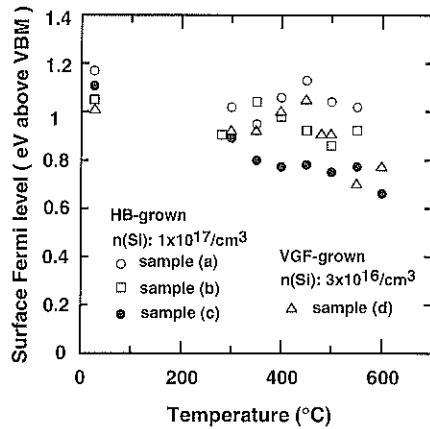


Fig. 6 The surface Fermi level position deduced from the VBM of the magnified VB spectra as a function of temperature. After DODIW, no oxides are detected on the surface by SRPES Ga and As 3d core level-spectra. Samples (a), (b), and (c) are HB-grown substrate ($n(\text{Si}) : 1 \times 10^{17}/\text{cm}^3$). Sample (d) is VGF-grown one ($n(\text{Si}) : 3 \times 10^{16}/\text{cm}^3$). Sample (a): with DODIW after pre-heating to 500°C for 10 min and etching in the depth of 0.45 μm, and sample (b): for 30 min and of 0.7 μm. Sample (c): with DODIW. Sample (d): for 30 min and of 0.6 μm.

している。熱処理温度が 500~550°C 以上では、表面近傍での熱劣化の増大により、 E_{FS} はミッドギャップに漸近する²⁹。

Fig. 7 に、熱処理後の VGF 基板 ($n(\text{Si}) : 3 \times 10^{16}/\text{cm}^3$) に対する、 E_{FS} とエッティング深さの関係を示す。事前の熱処理温度および時間は、500°C、30 分間である。 E_{FS} の測定には、DODIW 処理時の過剰砒素の影響を取り除くため、高真空中で 450°C の加熱処理の後を行っている。Fig. 7 より、 E_{FS} がエッティング深さに依存し、表面から 0.3 μm エッティングした場合には、VBM より 0.8 eV に在り、0.6~1.0 μm のエッティングでは 1.05~1.1 eV に移動することがわかる。表面より 1.4 μm エッティングした場合には、 E_{FS} は元の 0.8 eV に戻る。この E_{FS} が伝導帶端に近づく領域は、region (B) の領域に対応している。なお、上記試料においても表面構造は、450~480 °C 以上で 1×1 から 2×4 構造に変化した。

4. 考 察

PL および SRPES 測定の結果は、0.95 および 1.15 eV の PL ピーク強度が Ga 空孔に関連した欠陥の欠陥密度に関係するならば、これらの結晶欠陥密度が減少すれば、 E_{FS} は CBM に近づくことを示している。Baraff らは、GaAs 結晶中の結晶欠陥の形成エネルギーの計算から、

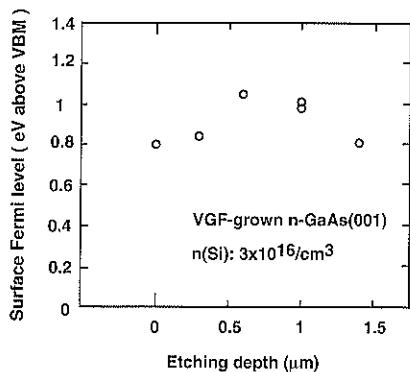


Fig. 7 Etching depth dependence of surface Fermi level position for the VGF-grown GaAs(001) substrate prepared by 500°C-pre-heating. All data were obtained with SRPES at room temperature after heating to 450°C, chemical etching and DODIW treatment. The 450°C-heating was done due to evaporate excess As and water molecules on the surface.

フェルミ準位の位置に対応し異なる荷電状態の欠陥が結晶中に存在することを示した²²。Chen らは、Baraff らの計算結果および両極性欠陥モデル^{23~26}を基に、荷電状態のGa空孔密度の分布状態および電荷中性条件を考慮してフェルミ準位の位置とGa空孔密度の関係を求めた²⁷。Fig. 8にその計算結果を示す。図中のgvは結晶中に含まれる全結晶欠陥密度に対する荷電状態を考慮した全Ga空孔欠陥密度の割合である。ここでは、全結晶欠陥密度は一定と仮定している。Fig. 8より、フェルミ準位の位置がgvに依存し、gvの減少に伴いフェルミ準位はCBMに漸近することがわかる。この計算結果は、結晶中の全Ga空孔欠陥密度が減少した場合、フェルミ準位は、CBM側に移動することを意味している。いま、0.95および1.15 eVのPLピーク強度の減少がGa空孔関連の欠陥密度の減少を示し、また全欠陥密度が熱処理のエッティング表面でも変わらないと仮定するならば、本報告のGa空孔関連の欠陥密度の低下による表面フェルミ準位の伝導帯端側への移動を、上記のモデルを用いて説明できる可能性がある。

高Siドープ基板では、熱処理によるこのようなPLスペクトルの変化およびE_{FS}の顕著な移動は認められない。Fig. 9に、HB成長GaAs(001)基板(n(Si): 5×10¹⁷/cm³)の500°C熱処理後のPLスペクトルの深さ依存性を示す。熱処理前の低Siドープ基板のPLスペクトル(: Fig. 1のスペクトル(d))と比較した場合、Fig. 9のスペクトル(d)の0.95 eVおよび1.15 eVの発光ピーク強度は、2倍および12倍に増大している。これは、PLピーク強度が欠陥密度を反映しているならば、高Siド

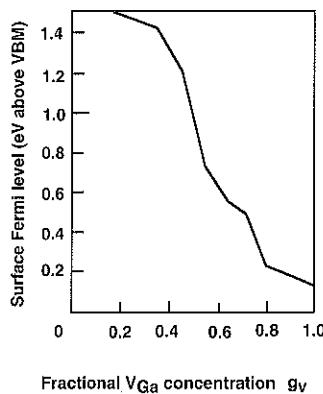


Fig. 8 The calculated Fermi level position as a function of fractional V_{Ga} concentration, g_V , for the amphoteric-defect system $V_{\text{Ga}}/(As_{\text{Ga}}+V_{\text{As}})$ with a total concentration of $1 \times 10^{18}/\text{cm}^3$. The GaAs crystal is assumed to be undoped (see ref. 27).

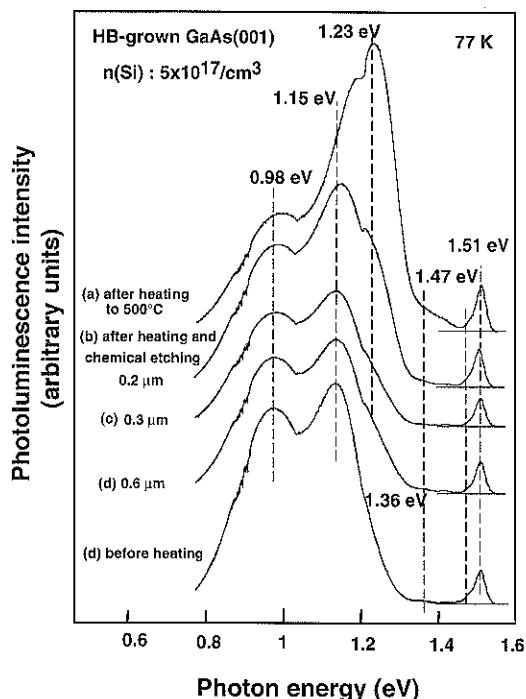


Fig. 9 The depth-profiles of photoluminescence-peak intensities for the DODIW-treated HB-grown GaAs(001) substrate (n(Si): $5 \times 10^{17}/\text{cm}^3$) after heating to 500°C for 30 min.

ープ基板ではGa空孔に関連した欠陥密度が低ドープ基板より高い事を示唆している^{20, 28}。スペクトルの深さ依存性では、熱処理直後および表面側(:スペクトル(a), (b))に熱劣化による1.23 eVの発光ピークが存在する

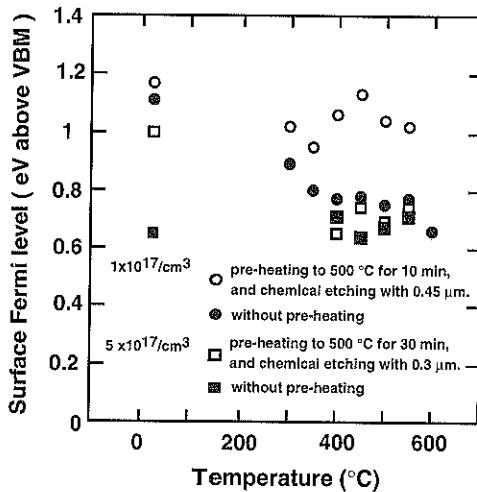


Fig. 10 The surface Fermi level position deduced from the VBM of the magnified VB spectra as a function of temperature for HB-grown substrate ($n(\text{Si})$): $5 \times 10^{17}/\text{cm}^3$). With DODIW after pre-heating to 500°C for 30 min and etching in the depth of $0.3 \mu\text{m}$ (□), and without pre-heating (■).

ものの、 0.95 および 1.15 eV の発光ピーク強度に大きな減少は認められない。

Fig. 10 に、高ドープ基板の熱劣化層除去後（エッティング深さ $0.3 \mu\text{m}$ ）の E_{FS} の熱処理温度依存性を示す。比較として、Fig. 6 中の sample (a) および (c) のデータも併せて示す。Fig. 10 より、高ドープ基板では、熱劣化層除去後の E_{FS} の CBM 側への移動が見られず、また未処理基板の E_{FS} と、 400°C 以上でほぼ同一の値 ($0.65 \sim 0.75$ eV) をとることがわかる。

以上の結果は、高 Si ドープ基板では、熱処理による $\text{V}_{\text{As}}^{+}\text{V}_{\text{Ga}}^{2-}$ および $\text{V}_{\text{Ga}}^{3+}$ 密度の減少が少なく、またこれらの欠陥密度が減少しない場合には、 E_{FS} が大きく変化しないことを示している。これは、高 Si ドープ基板では、結晶成長時の $\text{V}_{\text{As}}\text{V}_{\text{Ga}}$ および $\text{V}_{\text{Ga}}^{3+}$ の欠陥密度が大きく^{20, 28}、また低ドープ基板より欠陥の拡散係数が小さいため²⁹、 E_{FS} に対する結晶欠陥の減少の寄与が小さいためと考えられる。高 Si ドープ基板の E_{FS} の位置が低ドープ基板より幾分 VBM 側にあること ($0.65 \sim 0.75$ eV) も、表面フェルミ準位のピンニング位置が表面近傍の Ga 空孔に関連した結晶欠陥密度に依存していることを支持している。

5. む す び

本報告では、脱溶存酸素・超純水洗浄処理の特徴を基に、HB 成長および VGF 成長 GaAs(001) 表面を例に、

表面近傍の結晶欠陥と表面フェルミ準位の関係を PL および SRPES 測定を用いて検討した。本報告で明らかとなつた点を以下にまとめる。

1. 低 Si ドープ GaAs(001) 基板では、熱処理によって生じる熱劣化層直下に、低欠陥密度の領域が存在する。
2. この低欠陥密度領域を最表面とした場合は、DODIW 処理時に生じた過剰 As 層の熱脱離後に表面フェルミ準位は伝導体端側に移動しバンド曲がりの緩和 ($0.2 \sim 0.37$ eV) が生じる。
3. 高 Si ドープ基板では、熱処理による結晶欠陥密度の低減は認められず、また熱劣化層除去後の表面フェルミ準位の位置も大きく変化しない。

本報告では、PL 測定の結果を基に、表面フェルミ準位の位置が表面近傍の結晶欠陥密度に依存していることを示した。ただし、今だ未解決の問題が残されている。第一には、表面フェルミ準位とフェルミ準位および表面近傍の結晶欠陥密度を直接結び付ける理由を明らかにする必要がある。これには、Chen らの計算結果が正しいならば、表面近傍で Si ドナー濃度より結晶欠陥密度が大きいことが必要となる。本報告では、全結晶欠陥密度を一定としたが、熱処理後のエッティングによって表面近傍において、全 Ga 空孔欠陥密度に加え全結晶欠陥密度も減少する場合には、フェルミ準位と全 Ga 空孔密度の依存性を再検討する必要がある。

また、 0.95 eV の発光ピークが $\text{V}_{\text{As}}^{+}\text{V}_{\text{Ga}}^{2-}$ に起因し、このピーク強度の減少が $\text{V}_{\text{As}}^{+}\text{V}_{\text{Ga}}^{2-}$ 密度の減少を意味するならば、表面近傍の電荷補償についても検討する必要がある。これは 0.95 eV の発光ピークがアクセプターとして働き³⁰、 $\text{V}_{\text{As}}^{+}\text{V}_{\text{Ga}}^{2-}$ 密度の減少は、キャリアー濃度の増大をもたらす可能性があるためである。以上の問題は、従来のドナー・アクセプター濃度に加え、結晶欠陥密度、結晶欠陥のエネルギー準位、および結晶欠陥準位のキャリアーの占有確率、さらには非発光中心の結晶欠陥を含めた表面近傍の電荷中性条件の問題を検討する必要性を示唆している。

謝 辞

本研究の遂行にあたり、有益な討論をしていただいた筑波大学 谷川庄一郎教授、並びに本研究遂行に対し激励を頂いた上杉 直氏に感謝致します。また、日頃より様々な問題点疑問点に対し有益な討論をしていただいた高橋謙一郎、P. Kuniyil、小林慶裕、住友弘二、福田常男、日比野浩樹、尾身博雄の各氏に感謝致します。

文 献

- 1) Y. Hirota, M. Okamura, E. Yamaguchi and T. Hisaki: *J. Appl. Phys.* **65**, 1328 (1989).
- 2) Y. Hirota and M. Okamura: *Solid-State Electron.* **33**, Suppl. 437 (1990).
- 3) 廣田幸弘, 木間芳和, 杉井清昌, 峰岸延枝: 表面科学 **12**, 381 (1991).
- 4) 廣田幸弘, 渡辺義夫, 福田常男, 住友弘二, 萩野俊郎: 表面科学 **18**, 232 (1997).
- 5) Y. Hirota: *J. Appl. Phys.* **75**, 1798 (1994).
- 6) Y. Hirota, T. Ogino, Y. Watanabe and M. Oshima: *Appl. Phys. Lett.* **65**, 2036 (1994).
- 7) Y. Hirota, T. Ogino, Y. Watanabe and M. Oshima: *J. Vac. Sci. Technol. A* **13**, 1676 (1995).
- 8) Y. Hirota and T. Fukuda: *Appl. Phys. Lett.* **22**, 2837 (1995).
- 9) Y. Hirota and K. Sumitomo: *J. Appl. Phys.* **79**, 7785 (1996).
- 10) S. Chang, I.M. Vitomirov, L.J. Brillson, D.F. Rioux and M.H. Hecht: *Phys. Rev. B* **41**, 12299 (1990).
- 11) M.H. Hecht: *Phys. Rev. B* **41**, 7918 (1990).
- 12) L. Pavesi and M. Guzzi: *J. Appl. Phys.* **75**, 4779 (1994).
- 13) H. Birey and J. Sites: *J. Appl. Phys.* **51**, 619 (1980).
- 14) A. Amore Bonapasta, B. Bonanni, M. Capizzi, L. Cherubini, V. Emiliani, A. Frova and F. Sarto: *J. Appl. Phys.* **73**, 3326 (1993).
- 15) M.A. Reschchikov, A.A. Gutkin and V.E. Sedov: *Material Science Forum* **196-201**, 237 (1995).
- 16) A.A. Gutkin, N.S. Averkiev, M.A. Reschchikov and V.E. Sedov: *Material Science Forum* **196-201**, 231 (1995).
- 17) A. Jorio, A. Wang, M. Parenteau, C. Carbone, N.L. Rowell and S.M. Khanna: *Phys. Rev. B* **50**, 1557 (1994).
- 18) M. Bugajski, K.H. Ko, J. Lagowski and H.C. Gatos: *J. Appl. Phys.* **65**, 596 (1989).
- 19) S. Dannefaer and D. Kerr: *J. Appl. Phys.* **60**, 591 (1986).
- 20) Jong-Lam Lee, Long Wei, S. Tanigawa and M. Kawabe: *J. Appl. Phys.* **70**, 674 (1991).
- 21) H.E. Evans, P.C. Rice-Evans, D.L. Smith, G.A. Gledhill and A.M. Moore: *J. Phys. Condens. Matter* **4**, 1859 (1992).
- 22) G.A. Baraff and M. Schlüter: *Phys. Rev. Lett.* **55**, 1327 (1985).
- 23) W. Walukiewicz: *J. Vac. Sci. Technol. B* **5**, 1026 (1987).
- 24) W. Walukiewicz: *J. Vac. Sci. Technol. B* **6**, 1257 (1988).
- 25) W. Walukiewicz: *Appl. Phys. Lett.* **54**, 2094 (1989).
- 26) W. Walukiewicz: *Phys. Rev. B* **41**, 10218 (1990).
- 27) C.-H. Chen and T.Y. Tan: *Appl. Phys. A* **61**, 397 (1995).
- 28) Jong-Lam Lee, Long Wei, S. Tanigawa and M. Kawabe: *J. Appl. Phys.* **68**, 5571 (1990).
- 29) Jong-Lam Lee, Long Wei, S. Tanigawa and M. Kawabe: *J. Appl. Phys.* **70**, 674 (1991).
- 30) R. Toba, M. Warashina and M. Tajima: *Material Science Forum* **196-201**, 1785 (1995).