

半導体の界面準位の分光学的な観測方法と 準位密度の低減

小林光

科学技術事業団さきがけ研究及び大阪大学産業科学研究所 〒567-0047 大阪府茨木市美穂ヶ丘 8-1

(1998年8月31日受理)

Spectroscopic Observation of Semiconductor Interface States and the Decrease in the Interface State Density

Hikaru KOBAYASHI

PRESTO, Japan Science and Technology Corporation, and the Institute of Scientific and Industrial Research, Osaka University
8-1 Mihogaoka, Ibaraki, Osaka 567-0047

(Received August 31, 1998)

The energy distribution of interface states in the Si band-gap present at ultra-thin silicon oxide/Si interfaces is obtained from XPS measurements under bias. The substrate Si 2p peak for the Pt/silicon oxide/Si MOS structure is shifted by the application of a bias voltage to the Si with respect to the Pt, due to the accumulation of charges in the interface states in the Si band-gap. The energy distribution of interface states can be obtained from measurements of the bias-induced shift of the Si 2p peak as a function of the bias voltage. All the observed interface state spectra have peaked-structure, and the number of the peaks and their energies depend on the oxide formation method. From comparison with theoretical calculations, the observed interface state peaks are attributed to Si dangling bonds in various environments. The variation in the interface state spectra is attributed to different atomic densities of the oxide layers. The formation of Si-CN bonds at the interface using cyanide treatment is found to decrease the interface state density markedly. The cyanide treatment improves the electrical characteristics of the MOS tunneling diodes.

1. まえがき

金属-酸化物-半導体（MOS）構造は、LSI の基本構造であり、また、太陽電池や化学センサーにも応用されている重要な構造である。特に、LSI ではその集積度の増加に伴って、MOS デバイスにおける酸化膜の膜厚は減少し、界面の制御が益々重要になってきている。半導体界面に存在する半導体のバンドギャップ内のエネルギー準位、すなわち界面準位には電荷が蓄積することによって、半導体内のバンドベンディングが変化する。また、界面準位を介して金属と半導体間に電流が流れたり、電子-ホールの再結合中心となる。このようなことから、界面準位は MOS デバイスの不安定性を引き起こし信頼

性を低下させる。また、絶縁破壊の原因にもなりうる。

酸化膜厚が 5 nm 程度以上あり、これをトンネル電流が流れない場合は、界面準位のエネルギー分布は電気容量-電圧 (C-V) 測定や^{1, 2}コンダクタンス-電圧 (G-V) 測定^{3, 4}などの電気的測定によって間接的に求めることができる。つまり、界面準位は電荷を蓄積できるため、これを電気容量と見なし、Fig. 1 に示すような等価回路を仮定して、MOS デバイスの電気容量やコンダクタンスを測定することによって、界面準位に関する情報を得ることができる⁵。この場合、ドーパントの均一性の仮定、界面の平坦性の仮定、高周波（または低周波）測定ではすべての界面準位がこれに追随する（またはしない）といった様々な仮定を必要とする。さらに、価電子帯や伝導帶近傍の界面準位を観測することは困難であるという問題点もある。

E-mail: h.kobayashi@sanken.osaka-u.ac.jp

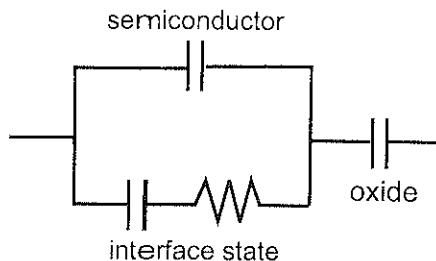


Fig. 1 Equivalent circuit of MOS structure.

一方、酸化膜厚が5 nm程度以下となりトンネル電流が流れる場合、電気的測定は困難となり、これから界面準位のエネルギー分布を求めることが不可能となる。したがって、極薄酸化膜(絶縁膜)/半導体界面に存在する界面準位のエネルギー分布を求める方法を確立することは、学術的のみならず工業的応用面からも重要である。

本稿では、我々が開発した半導体のバンドギャップ内の界面準位の新しい観測方法“バイアス電圧印加時のXPS測定”について解説する^{6~11)}。この方法は、トンネル電流が流れる極薄酸化膜を持つMOS構造にも適用でき、さらに、電気的測定から界面準位を求める際に必要な種々の仮定を用いる必要がない。その上、半導体のバンドギャップ全領域の界面準位のエネルギー分布を求めることができる。この方法を用いて、種々の作製法で形成した極薄二酸化シリコン膜(SiO₂)とシリコンの界面に存在する界面準位のエネルギー分布を、密度汎関数法を用いた第一原理計算の結果と比較・検討することによって、界面準位の原子レベルでの構造解明を試みた。

界面準位の存在によって半導体デバイスの電気的特性や信頼性が低下するために、界面準位密度の低減はデバイス技術においても特に重要である。応用範囲の最も広いシリコンMOSデバイスでは、シリコン/二酸化シリコン界面に存在する界面準位の低減は、水素雰囲気中300~500°Cで加熱することによって、界面に存在するシリコンダングリングボンドを水素で終端しSi-H結合を形成することによってなされてきた^{12, 13)}。しかし、Si-H結合は550~600°C以上の高温で切断され再び界面準位密度が増加するため^{14, 15)}、水素処理の後は加熱処理ができないという欠点がある。さらに二酸化シリコン膜中には一般的に水素が含まれておらず、紫外線、X線、電子照射などで膜中に水素原子が生成し、これが界面のSi-Hと反応してシリコンダングリングボンド界面準位が生成するという問題点もある^{16, 17)}。本稿では、水素を用いないで界面準位密度を低減する新しい方法“シアン処理を用いるSi-CN結合の形成”についても説明する。この方法は、低温で簡単に行える上、紫外線照射や高温加

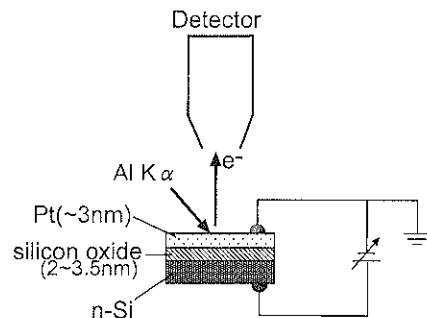


Fig. 2 Experimental set-up for measurements of XPS spectra under bias.

熱に対しても安定であることを見いただしている。

2. 界面準位観測の原理

Fig. 2にバイアス電圧印加時のXPSスペクトルの測定図を示す。シリコンなどの半導体上に2~3.5 nmの膜厚を持つ酸化膜を形成し、その上に約3 nmの白金膜を堆積する。これら2種類のオーバーレーザーのために、例えばAl K α 線($h\nu=1486.6\text{ eV}$)の照射により放出するSi 2p光電子であると約3 nmの平均自由行程をもち¹⁸⁾、1/5~1/10にその強度が減少するが、なお観測可能である。さらに、~3 nmの白金膜はほぼ均一膜となり酸化膜全面を覆う。その結果抵抗が十分に小さくなり、シリコン電極と白金電極の間にバイアス電圧を効果的に印加することができる。したがって、Fig. 2の構造を持つ試料では、金属電極と半導体電極との間にバイアス電圧を印加した状態でXPSスペクトルを観測することが可能である。

白金の抵抗のために、外部導線と白金電極とのコンタクト部分と、XPS測定領域の間に電位勾配が生じ、白金とシリコン間に有効に印加される電圧と外部からの印加電圧に違いが生じる。白金電極中のこの電位勾配と同量、Pt 4fピークがシフトする。そのシフト量を ΔE_{Pt} とすれば、実行的な印加電圧(V_{eff})は、

$$V_{\text{eff}} = V - \Delta E_{\text{Pt}}/e \quad (1)$$

となり、Pt 4fピークのシフト量(ΔE_{Pt})を測定することによって、 V_{eff} を正確に決定することができる。つまり、Pt 4fピークを基準として半導体の内殻準位のシフト量を測定すれば、白金膜での電位勾配の影響を内殻準位のシフトから除去することができる。

Fig. 3に、n型半導体を持つMOS構造のバンド図を示す。無バイアス状態では、金属のフェルミレベルと半導体のフェルミレベルは同じエネルギー位置にあり、これより低いエネルギーを持つ界面準位には電子が占有しており、一方、これより高いエネルギーを持つ界面準位

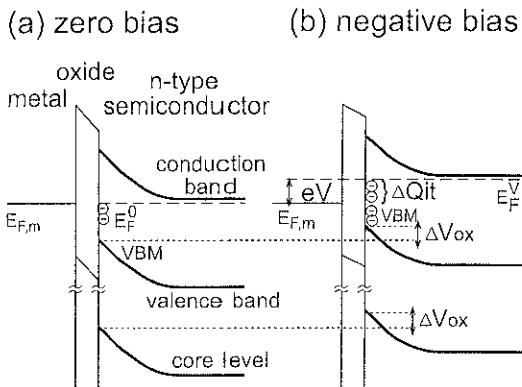


Fig. 3 Band diagrams of n-type semiconductor-based MOS structure: (a) at zero bias; (b) under negative bias applied to the semiconductor with respect to the metal.

は非占有の状態となっている。ここで、例えば半導体に金属に対して負のバイアス電圧(V)を印加すると、半導体のフェルミレベル(E_F^Y)が金属のフェルミレベル($E_{F,m}$)から eV 上方にシフトする。この結果、 E_F^Y と $E_{F,m} = E_F^0$ の間に存在する界面準位が新たに電子によって占有される。つまり、界面準位に負電荷が蓄積される。この電荷量(ΔQ_{it})は、界面準位密度(D_{it})を E_F^0 と E_F^Y の間で積分したものとなる。

$$\Delta Q_{it} = e \int_{E_F^0}^{E_F^Y} D_{it}(E) dE \quad (2)$$

厳密には(2)式中にフェルミ関数を導入する必要があるが、これによって D_{it} は kT 程度のブロードニングを起こすにすぎず無視しても差し支えない。この電荷(ΔQ_{it})のために、酸化膜中の電位勾配が変化する。その変化量(ΔV_{ox})は、

$$\Delta V_{ox} = \Delta Q_{it} / C_{ox} = e \int_{E_F^0}^{E_F^Y} D_{it}(E) dE / C_{ox} \quad (3)$$

となる。ここで C_{ox} は酸化膜の電気容量である。半導体/酸化膜界面では、半導体の内殻準位と酸化膜のバンドのエネルギー差は常に一定であるため、半導体の内殻準位が酸化膜中の電位勾配の変化量(ΔV_{ox})と全く同じ量シフトする。このシフトをXPSで測定することが可能である。つまり半導体の空乏層幅は、例えば本研究で用いた $5 \times 10^{14} \text{ cm}^{-3}$ のドナー密度を持つシリコンでは $0.5 \mu\text{m}$ と電子の平均自由行程 $\sim 3 \text{ nm}$ に比較して著しく長いために、バンドエッジ(半導体/酸化膜界面)領域の半導体から放出される光電子のみが半導体の信号として観測され、この領域内で半導体のボテンシャルは一定とみなすことができる。したがって、半導体の内殻準位のシフト量は酸化膜中の電位勾配の変化量に等しくなる。

一方、バイアス電圧印加時の半導体のフェルミレベル(E_F^Y)は次式で与えられる。

$$E_F^Y = E_F^0 - eV_{eff} - e\Delta V_{ox} \quad (4)$$

ここで負のバイアス電圧の場合、 eV_{eff} は負の値、 $e\Delta V_{ox}$ は正の値を持つ。(4)式は、半導体の空乏層にかかる電圧が、バイアス電圧(V_{eff})と酸化膜に印加される電圧(ΔV_{ox})の差になることを示す式である。

観測可能な量は、種々のバイアス電圧 $V(V_{eff})$ を印加することによって起こる内殻準位のエネルギー変化($e\Delta V_{ox}$)である。この観測から、(3)式と(4)式を用いることによって、界面準位密度(D_{it})をエネルギー(E)の関数として、つまり、界面準位のエネルギー分布を求めることができる。本研究では、 E_F^0 と C_{ox} は電気的測定から求めた。

バイアス電圧の印加によって空乏層電荷が変化し、これによっても酸化膜中の電位勾配が変化する。この変化量は、

$$\Delta V_{ox} = (2e\epsilon_s V_b N_D)^{1/2} / C_{ox} \quad (5)$$

となる¹⁹⁾。ここで ϵ_s は半導体の絶対誘電率、 V_b は半導体中のバンドベンディングの大きさ、 N_D はドナー密度である。本研究で用いたシリコンでは N_D は $\sim 5 \times 10^{14} \text{ cm}^{-3}$ と小さく、空乏層電荷の変化による ΔV_{ox} は数 mV 以下と、界面準位に電荷が蓄積されることによって起こるシフトよりも十分小さく無視できる。

3. 極薄酸化膜/シリコン界面の界面準位のエネルギー分布と理論計算

Fig. 4 に $\langle \sim 3 \text{ nm 白金/酸化膜/Si(111)} \rangle$ MOS構造の Si 2p 領域の XPS スペクトルを示す。極薄酸化膜はシリコンウェーハを 115°C の HNO_3 に 10 分浸すことによって形成(硝酸酸化膜)した。2 本のピークは基板の Si 2p_{3/2} と 2p_{1/2} 軌道から放出された光電子によるものである。それらのピークの高エネルギー側に酸化膜によるブロードなピークが存在する。酸化膜と基板のピークの面積強度比から、酸化膜厚を 2.6 nm と見積った。基板ピークは、正のバイアス電圧を印加すれば高エネルギー側に(Fig. 4 b)，負のバイアス電圧を印加すれば低エネルギー側に (Fig. 4 c) シフトした。これらのシフトは完全に可逆的、すなわちバイアス電圧の除去によって完全に消失し、スペクトル a が観測された。この可逆性は、観測されたシフトが一般的な化学シフトではなく、界面準位に電荷が蓄積されることによって起こったシフトであることを示している。

Fig. 5 にバイアス電圧の印加による基板 Si 2p ピークのシフト量とバイアス電圧の関係を示す。本研究で観測したすべてのプロットで、シフトの方向は同一であった。

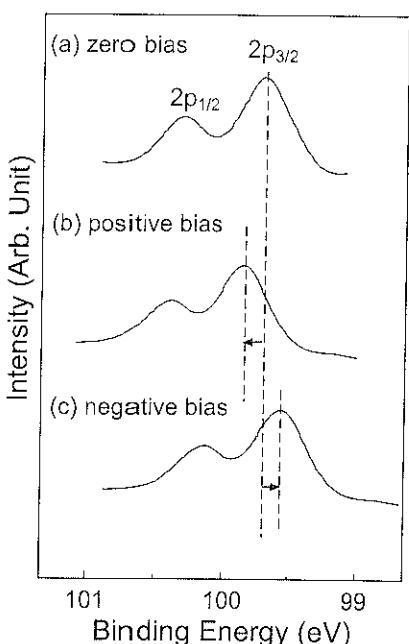


Fig. 4 XPS spectra in the Si 2p region for ~ 3 nm-Pt/ HNO_3 oxide/Si(111)> MOS structure: (a) at zero bias; (b) at 0.46 V applied to the Si; (c) at -0.43 V.

つまり、白金に対して Si に正のバイアス電圧を印加すれば高エネルギー側に、負のバイアス電圧を印加した場合は低エネルギー側にシフトした。これは、正バイアス（または負バイアス）印加によってシリコンのフェルミレベルが下がり（または上がり）界面準位に正電荷（または負電荷）が蓄積された結果である。ここで、シフトが完全に止まる電位領域が存在することに注意して欲しい。これは、このエネルギー領域に界面準位が存在しないためである。これらのプロットを(3)式と(4)式を用いて解析することによって、バンドギャップ内の界面準位のエネルギー分布を得ることができる。

Fig. 6 に Fig. 5 のプロットから求めた界面準位のエネルギー分布を示す。塩酸酸化膜（シリコンウェーハを 80 °C の $\text{HCl} : \text{H}_2\text{O}_2 : \text{H}_2\text{O} = 1 : 1 : 5$ に 10 分浸すことにより形成）ではバンドギャップの中央（ミッドギャップ）近傍に 1 本のシャープなピークが、硝酸酸化膜ではミッドギャップより上方と下方に合計 2 本のシャープなピークが、また、硫酸酸化膜（シリコンウェーハを 100 °C の $\text{H}_2\text{SO}_4 : \text{H}_2\text{O}_2 = 2 : 1$ に 10 分浸すことにより形成）では、ミッドギャップ近傍にブロードなピークが観測されている。つまり、すべての界面準位スペクトルは連続的な分

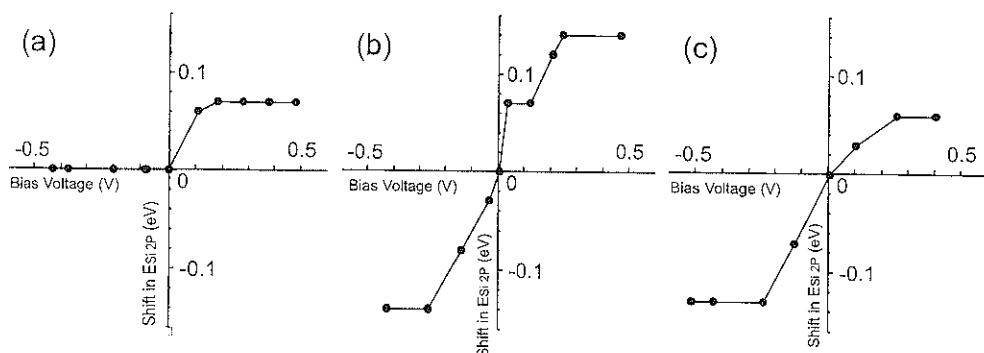


Fig. 5 Plot of the energy shift of the substrate Si 2p peak for the ~ 3 nm-Pt/ultra-thin oxide/Si(111)> MOS structure vs. the bias voltage: (a) for the HCl oxide layer; (b) for the HNO_3 oxide layer; (c) for the H_2SO_4 oxide layer.

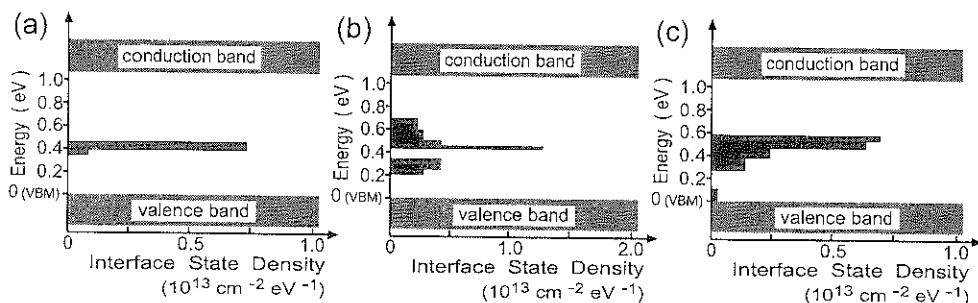


Fig. 6 Energy distribution of interface states for the ~ 3 nm-Pt/silicon oxide/Si(111)> MOS structure with following oxide layers: (a) HCl oxide; (b) HNO_3 oxide; (c) H_2SO_4 oxide.

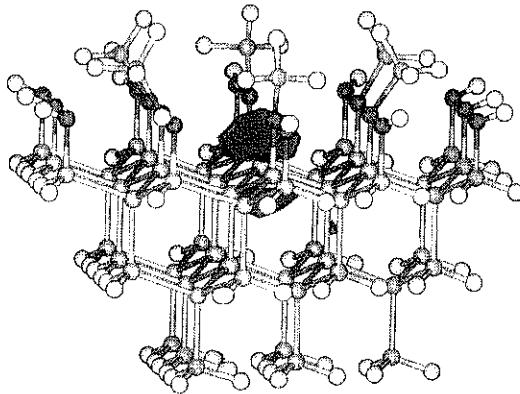


Fig. 7 Cluster model employed in the energy calculations of interface states by means of a density functional theory method.

布ではなく、ピーク状の分布をもっており、界面のシリコンダングリングボンドなどの欠陥準位が界面準位の原因であることがわかる（半導体の結合距離や結合角が界面近傍でバルクの値からずれた分布を持ち、このために半導体のバンドギャップ内にエネルギー準位を生じとするモデル（ボンドモデル²⁰⁾）やクーロンモデル²¹⁾なども提案されているが、これらのモデルから予想される界面準位はピーク状の分布を持たず、価電子帯と伝導帯近傍からミッドギャップの方向に向かうほど界面準位密度が減少するいわゆるU字型のエネルギー分布を持つ）。ここで、界面準位ピークの原因をさらに明らかにするために、以下の理論計算を行った。

Fig. 7 に、密度汎関数法による理論計算に用いたクラスター モデルを示す。界面の中心に位置するシリコン原子は界面垂直方向に 1 本のダングリングボンドをもっており、他の界面シリコン原子は 1 個の酸素原子と 3 個のシリコン原子と結合している。したがって、このモデルは Si(111)/酸化膜界面を模擬したものである。エネルギー計算では、ダングリングボンドを持つシリコン原子の位置を最適化した。エネルギー計算の結果、Fig. 8 に示すエネルギー レベル A 以下には電子により占有された多数の準位が存在し、これらの波動関数はすべてクラスター全体に広がっており、これらの準位がシリコンの価電子帯に対応することがわかった。一方、エネルギー レベル B 以上には非占有状態のエネルギー準位が多数存在し、これらの波動関数も非局在化しており、伝導帯に対応することがわかった。したがって、電子が 1 個存在するエネルギー レベルは、バンドギャップの中央近傍に位置している。Fig. 7 中に、レベル C の波動関数の値が 0.05 以上の領域を示す。これがダングリングボンド

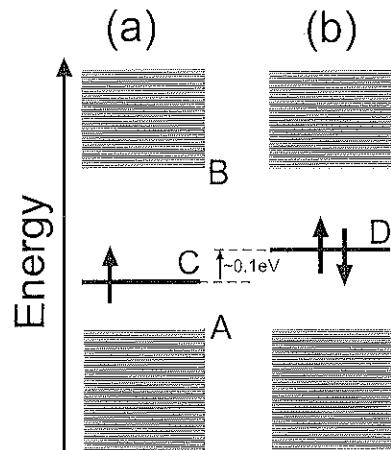


Fig. 8 Calculated energy levels of the gap-state: (a) for a neutral cluster; (b) for an anion cluster.

を持つシリコン原子に局在化しており、ダングリングボンド界面準位であることがわかる。

あと 1 個の電子を加え 1 値の陰イオンクラスターについて計算した結果、バンドギャップ内に 2 個の電子が入ったエネルギー レベル D が存在することがわかった。エネルギー レベル D はレベル C より約 0.1 eV 高い位置に存在し、有効相関エネルギーがこの程度の小さな正の値を持つことがわかる。小さな相関エネルギーはシリコンダングリングボンド軌道が比較的大きな空間を持つことから生じると考えられる。これらの計算結果は、Fig. 6 (a) の界面準位スペクトルでシャープな 1 本のピークのみがミッドギャップの近傍に存在することをうまく説明する。つまり、ダングリングボンド界面準位の有効相関エネルギーが小さいために、電子が 1 つ入る遷移 [(+/-0) 遷移] と 2 つ入る遷移 [(0/-) 遷移] のエネルギー差が小さく、これら 2 種類の遷移が 1 本の界面準位ピークとなる。したがって、Fig. 6 (b) のように大きく分離した界面準位ピークは有効相関エネルギーによる分離ではなく、多種類の環境の異なる界面シリコンダングリングボンドが存在することを示す。

界面では SiO₂ と Si の格子定数の違いに起因して大きなストレスを生じ、これにより Si-O や Si-Si 結合で弱い箇所が切断されシリコンダングリングボンドが生成する可能性がある。このような場合、シリコンダングリングボンドの近傍に酸素原子やシリコン原子が存在し、その間に弱い相互作用が生じると考えられる。密度汎関数法を用いる詳しい理論計算から、界面のシリコンダングリングボンドの近傍に不对電子を持つシリコン原子が存在する場合、ダングリングボンド準位はこれらの原子間の

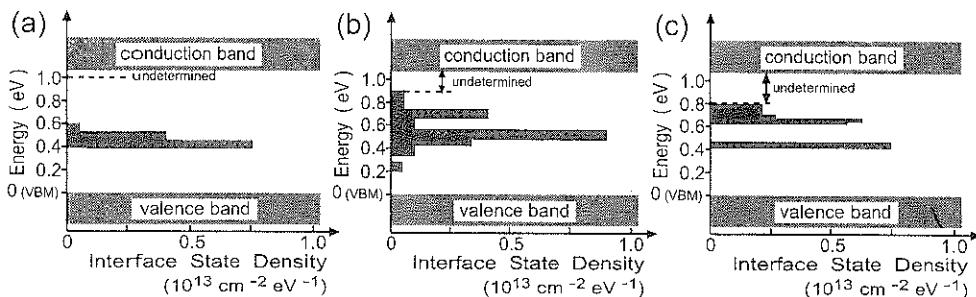


Fig. 9 Energy distribution of interface states for the $\sim 3 \text{ nm-Pt/thermal oxide/Si(111)}$ MOS structure with the oxide layer formed at the following temperatures: (a) 350°C; (b) 550°C; (c) 700°C.

距離が小さくなるとともに価電子帯の方向にシフトし、一方、孤立電子対を持つシリコンや酸素原子がシリコンダングリングボンドと弱く相互作用する場合は、伝導帯の方向にシフトすることがわかった。したがって、Fig. 6で観測されている2本のピークはシリコンダングリングボンドが酸化膜中のシリコンや酸素原子と弱く相互作用しているものと帰属できる。また、Fig. 6 (c)で観測されているブロードなピークは、ミッドギャップ近傍および上方、下方の3本の界面準位ピークが重なっているものと考えられる。

上に示したような界面準位スペクトルの違いは、化学結合に由来した二酸化シリコン薄膜の原子密度の差によるものと結論した。酸化膜の原子密度が低く構造的な余裕がある場合（塩酸酸化膜など）、シリコンダングリングボンドは十分大きな空間をもっていると期待できる。したがって、シリコンダングリングボンドと酸化膜中の原子との間の距離が大きくなり相互作用が無視できる結果、ダングリングボンド準位はミッドギャップ近傍に出現する。一方、酸化膜の原子密度が高い場合、ダングリングボンドの占める空間が小さくなり酸化膜中の原子との距離が小さくなり弱く相互作用する結果、界面準位ピークがミッドギャップ近傍から上下にシフトする。我々はFT-IRの測定結果、塩酸酸化膜の原子密度を $2.01 \times 10^{22} \text{ cm}^{-3}$ 、硝酸酸化膜と硫酸酸化膜の原子密度を $2.21 \times 10^{22} \text{ cm}^{-3}$ と見積もっている。つまり、塩酸酸化膜の原子密度は他の酸化膜のものの約0.9倍と小さい。塩酸酸化膜が硝酸酸化膜や硫酸酸化膜に比較して低い原子密度をもつことは、x-ray refractometry²²⁾の結果からも支持されている。また、シンクロトロン紫外光電子スペクトルの観測から、塩酸酸化膜には高密度のsuboxideが含まれるが硝酸酸化膜ではその量が少ないと見いだしており²³⁾、これも塩酸酸化膜の原子密度が硝酸酸化膜より低いことを示唆している（強い酸化では、suboxideに酸素原子が供給され結合する結果、酸化膜の原子密度が増

加する）。

硝酸酸化膜では界面に多くのSi-Hが含まれることがわかっている。孤立したシリコンダングリングボンドは広いスペースを持つために水素原子が吸着しやすいと考えられる。したがって、硝酸酸化膜ではミッドギャップ近傍の孤立したダングリングボンド界面準位は存在しない（Fig. 6 (b)）。

Fig. 9に種々の温度で形成した熱酸化膜についての界面準位スペクトルを示す。350°Cで形成した熱酸化膜では、ミッドギャップ近傍に1本の界面準位ピークが存在する（Fig. 9 (a)）。このように低温で形成された酸化膜の原子密度は低いと考えられ、孤立したシリコンダングリングボンドが主な界面準位となる。酸化膜の形成温度を550°Cに上昇すれば、ミッドギャップの上下に酸化膜中のシリコンや酸素原子と弱く相互作用しているシリコンダングリングボンド界面準位によるピークが出現する（Fig. 9 (b)）。ミッドギャップ近傍にブロードな弱い構造が存在しており、孤立したシリコンダングリングボンド界面準位が少し残っている。酸化膜の形成温度を700°Cにまで上昇すれば、酸化膜の原子密度は更に増加しダングリングボンドの占める空間が減少する結果、ミッドギャップ近傍の孤立したシリコンダングリングボンド界面準位は完全に消失し、酸化膜中の原子と弱く相互作用しているダングリングボンド界面準位によるピークのみがミッドギャップの上下に存在する（Fig. 9 (c)）。

Fig. 10に原子レベルで平坦なシリコン表面を用いて形成した酸化膜についての界面準位スペクトルを示す。100°C程度の低温で形成する化学酸化膜では、酸化前の表面構造が界面構造に大きく反映されることがAFMの結果によりわかっている。Fig. 6に示すラフな表面を用いて形成した酸化膜に比較して界面準位のエネルギーは余り変化はないが、界面準位密度は著しく低下していることがわかる。したがって、界面準位形成には原子レベルのラフネス、すなわちステップが関与していると考え

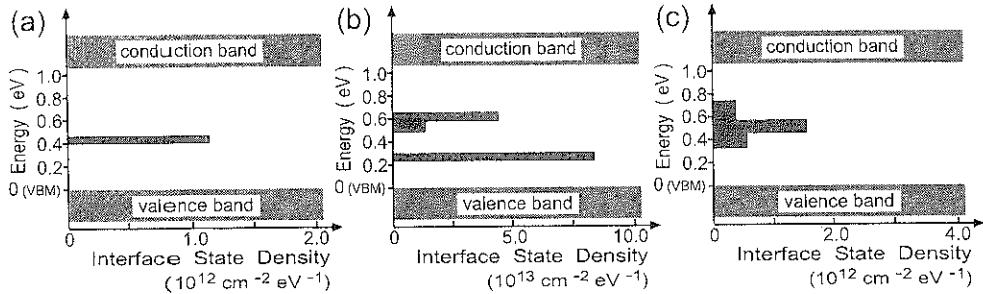


Fig. 10 Energy distribution of interface states for the $\langle \sim 3 \text{ nm-Pt/silicon oxide/Si(111)} \rangle$ structure having an atomically flat Si/oxide interface with the following oxide layer: (a) HCl oxide; (b) HNO₃ oxide; (c) H₂SO₄ oxide.

られる。つまり、ステップの存在によって SiO₂ の完全なネットワークの形成が妨げられ、その近傍にシリコンダングリングボンド界面準位が形成するものと思われる。ここで、例えば塩酸酸化膜の界面準位密度は $7 \times 10^{10} \text{ cm}^{-3}$ であり、1/10,000 モノレーヤー程度であることがわかる。バイアス電圧印加時の XPS 測定では、このように低準位密度の界面準位も観測することが可能である。

4. Si-CN 結合の形成による界面準位密度の低減

Fig. 11 に 450°C で形成した熱酸化膜についての界面準位のエネルギー分布を示す。Si-CN 結合を形成しない場合、バンドギャップ中央近傍に大きな界面準位ピークが観測されている (Fig. 11 (a))。一方、シリコンを 0.1 M KCN 水溶液に数秒浸し、その後沸騰水で 10 分間洗浄するという簡単なシアノ処理によって Si-CN 結合を形成した場合、界面準位密度は大幅に低減している (Fig. 11 (b))。(シアノ処理によって約 3 % モノレーヤーの Si-CN 結合が形成されることが XPS 測定からわかっている²⁴⁾。特に、ミッドギャップ近傍の界面準位密度の減少が著しい。ミッドギャップ近傍の界面準位は、電子-ホール対の再結合中心として有効に働くので²⁵⁾、これらの除去はデバイスの電気的特性を有効に向上させると期待できる。これを確認するために、MOS 型トンネルダイオードを作製し、その電気的特性を測定した。

Fig. 12 に〈酸化インジウム・スズ (ITO) /450°C-熱酸化膜/n-Si(100)〉構造を持つ MOS 型トンネルダイオードの光電流-光起電力 (*I-V*) 曲線を示す。トンネルダイオード中の酸化膜は 1~1.5 nm と前述までのものより薄く、光電流は容易にこれをトンネル伝導することができる。

ここで、光電流-光起電力の発生機構を簡単に説明する。半導体のバンドギャップより大きなエネルギーを持

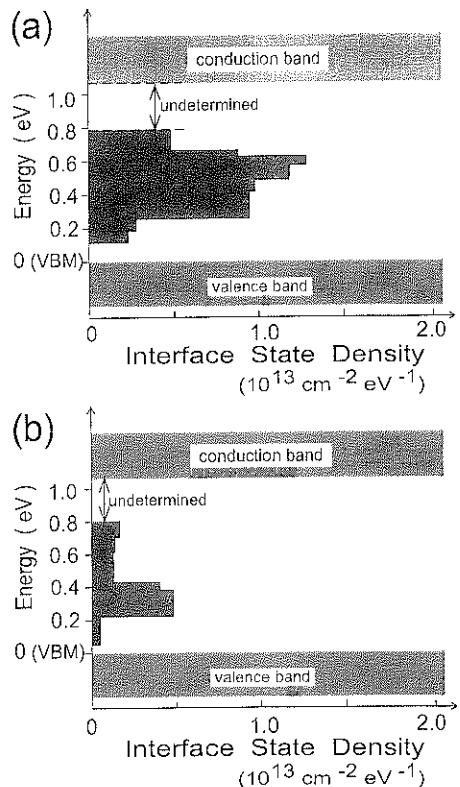


Fig. 11 Energy distribution of interface states for the $\langle \sim 3 \text{ nm-Pt/450}^{\circ}\text{C-thermal oxide/Si(100)} \rangle$ MOS structure: (a) without interfacial Si-CN bonds; (b) with interfacial Si-CN bonds.

つ光が入射すると、価電子帯の電子が伝導帯に励起する。MOS 構造では ITO 膜と n 型 Si の仕事関数の違いによって Si から ITO 側に電子移動が起こり、その結果、Fig. 3 に示すように界面方向に上向きのバンドベンディングが Si 中に生じる。このバンドベンディングのために光生成したホールは Si 表面側に、電子は裏面側に移動する。

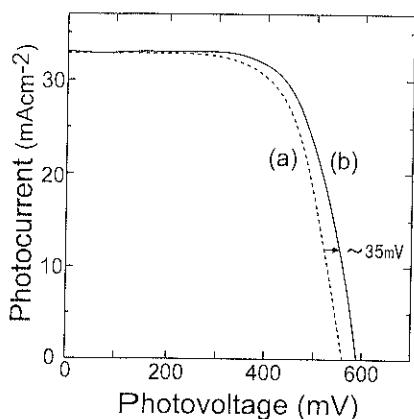


Fig. 12 Photovoltage-photocurrent curves for the <ITO/450 °C-thermal oxide/Si(100)> MOS tunnel diodes: (a) without interfacial Si-CN bonds; (b) with interfacial Si-CN bonds.

ホールは Si 表面で安定に存在するため表面領域に蓄積され、それが ITO 膜側へトンネル的に移動する。一方、Si 中をバンドベンディングに逆らって流れる電子は、シリコン/酸化膜界面に到達しても界面のエネルギー障壁を越える確率は低く、そのほとんどがシリコン内側に戻され ITO 側へ移動することができない。すなわち、酸化膜は、ITO/Si の直接接触で生じる界面準位の発生を防止すると共に、逆方向に流れる暗電流密度を減少させる。

解放光起電力 (V_{oc}) は次式で与えられる。

$$V_{oc} = \frac{n k T}{e} \ln \left(\frac{J_{ph}}{J_{dark}^0} + 1 \right) \quad (6)$$

ここで、 n は理想係数 (一般的に 1 に近く、1 より大きな数)、 J_{ph} は光電流密度、 J_{dark}^0 は逆方向暗電流密度である。したがって、大きな光起電力を得るために、光電流と逆方向に流れる暗電流密度をできる限り小さくする必要がある。

Si-CN 結合を形成した MOS 型トンネルダイオードでは、Si-CN 結合を形成しないものに比較して $I-V$ 曲線が右側にシフトして、光起電力が ~35 mV 増加している。(6) 式から、35 mV の光起電力の増加には、暗電流密度が約 1/4 に減少する必要があることがわかる ($n=1$ と仮定)。この暗電流密度の減少は、界面準位密度の減少によって起こったものである。すなわち、界面準位密度が減少すると、1) 界面準位での電子-ホールの再結合電流が減少する、2) シリコン中のバンドベンディングが増加し熱励起 (熱電子放出機構) が関与する暗電流密度が減少する。

Fig. 13 に界面 Si-CN 結合を持つ MOS 型トンネルダイ

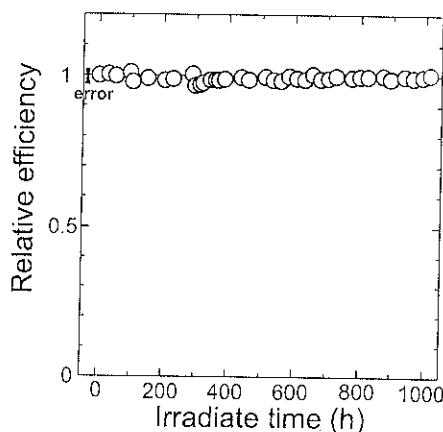


Fig. 13 Relative energy conversion efficiency of the <ITO/450 °C-thermal oxide/Si(100)> MOS tunnel diodes with interfacial Si-CN bonds.

オードの光電変換効率と光照射 (AM 1.5 100 mW cm⁻² の擬似太陽光源による) 時間の関係を示す。変換効率は、光照射時間にまったく依存せず一定であることがわかる。これは、Si-CN 結合が可視光や紫外光照射によって切断されないことを示している (Si-CN 結合が切断されると界面準位密度が増加し、Fig. 12 からわかるように光起電力が減少し、その結果、光電変換効率が低下する)。さらに、700 °C の加熱によっても Si-CN 結合が切断されないこともわかっている。

このように、Si-CN 結合の形成による界面準位密度の低減法では、Si-CN 結合が強固なため高温加熱や放射線照射に対しても安定である。これは、従来の Si-H 結合の形成による界面準位の消滅法にない重要な利点である。

5. む　す　び

界面特有の電子状態、特に半導体のバンドギャップ内の界面準位は、準位密度が一般的に 1% モノレーヤー以下と低いために、直接的な観測が非常に困難である。本稿では、MOS 構造を作製し金属と半導体電極の間にバイアス電圧を印加することによって界面準位に電荷を蓄積し、その界面準位の電荷が誘起する半導体の内殻準位のシフトを観測するという新しい方法 “バイアス電圧印加時の XPS 測定” によって、微少な準位密度を持つ半導体のバンドギャップ内の界面準位のエネルギー分布を観測する方法を解説した。この方法では 1/10,000 モノレーヤー程度の界面準位も観測できる。この方法で観測した極薄酸化膜/シリコン界面の界面準位スペクトルはピーク状の構造を持っており、界面に存在するシリコンダーリングボンドが界面準位の原因であると結論し

た。さらに、密度汎関数法による理論計算との比較の結果、酸化膜の原子密度が低い場合は、酸化膜中の原子と相互作用しない孤立したシリコンダングリングボンド界面準位がミッドギャップ近傍に現れ、一方、酸化膜の原子密度が高い場合は、酸化膜中のシリコンや酸素原子と弱く相互作用しているシリコンダングリングボンド界面準位がミッドギャップの上方と下方に出現することを示した。

また、界面準位密度を低減する新しい方法として、低温でかつ簡単に行えるシアン処理による界面 Si-CN 結合の形成法を紹介した。この方法で界面準位密度を低減した場合、MOS デバイスの電気的特性が向上すると共に、可視光、紫外光照射で Si-CN 結合が切斷されないことを示した。

文 献

- 1) C.N. Berglund: IEEE Electron Devices **ED-13**, 701 (1966).
- 2) L.M. Terman: Solid-State Electron. **5**, 285 (1962).
- 3) E.H. Nicollian and A. Goetzberger: Bell Syst. Tech. J. **46**, 1055 (1967).
- 4) M.J. Uren, K.M. Brunson and A.M. Hodge: Appl. Phys. Lett. **60**, 624 (1992).
- 5) E.H. Nicollian and J. R. Brews: "MOS (Metal Oxide Semiconductor) Physics and Technology" (Wiley, New York, 1982).
- 6) H. Kobayashi, K. Namba, T. Mori and Y. Nakato: Phys. Rev. B **52**, 5781 (1995).
- 7) H. Kobayashi, T. Mori, K. Namba and Y. Nakato: Solid State Commun. **92**, 249 (1994).
- 8) Y. Yamashita, K. Namba, Y. Nakato, Y. Nishioka and H. Kobayashi: J. Appl. Phys. **79**, 7051 (1996).
- 9) H. Kobayashi, K. Namba, Y. Yamashita, Y. Nakato, T. Komeda and Y. Nishioka: J. Appl. Phys. **80**, 1578 (1996).
- 10) H. Kobayashi, Y. Yamashita, Y. Nakato, T. Komeda and Y. Nishioka: Appl. Phys. Lett. **69**, 2276 (1996).
- 11) H. Kobayashi, Y. Yamashita, T. Mori, Y. Nakato, T. Komeda and Y. Nishioka: Jpn. J. Appl. Phys. **34**, 959 (1995).
- 12) K.L. Brower and S.M. Myers: Appl. Phys. Lett. **57**, 162 (1990).
- 13) S.M. Myer: J. Appl. Phys. **61**, 5428 (1987).
- 14) P.J. Caplan, E.H. Poindexter, B.E. Deal and R.R. Razouk: J. Appl. Phys. **50**, 5847 (1979).
- 15) F.B. McLean: IEEE Trans. Nucl. Sci. **NS-27**, 1651 (1980).
- 16) C.-T. Sah, J.Y.-C. Sun and J.J.-T. Tzou: J. Appl. Phys. **53**, 8886 (1982).
- 17) Y. Nishioka, E.F. da Silva, Jr. and T.-P. Ma: IEEE Trans. Nucl. Sci. **NS-34**, 1166 (1987).
- 18) D.R. Penn: J. Electron. Spectrosc. **9**, 29 (1976).
- 19) S.M. Sze: "Physics of Semiconductor Devices", 2nd ed. (Wiley, New York, 1981).
- 20) R.B. Laughlin, J.D. Joannopoulos and D.J. Chadi: "The Physics of SiO_2 and Its Interfaces", ed. by S.T. Pantelides (Pergamon, New York, 1978) Chap. 6.
- 21) A. Goetzberger, V. Heine and E.H. Nicollian: Appl. Phys. Lett. **12**, 95 (1968).
- 22) Y. Sugita, N. Awaji, S. Ohkubo, S. Watanabe, S. Komiya and T. Ito: Extended Abstracts of the International Conference of Solid State Devices and Materials (Business Center for Academic Societies Japan, Tokyo, 1995) p. 836.
- 23) K. Namba, T. Yuasa, Y. Nakato, K. Yoneda, H. Kato and H. Kobayashi: J. Appl. Phys. **81**, 7006 (1997).
- 24) H. Kobayashi, S. Tachibana, K. Yamanaka, Y. Nakato and K. Yoneda: J. Appl. Phys. **81**, 7630 (1997).
- 25) C.T. Sah, R.N. Noyce and W. Shockley: Proc. IRE **45**, 1228 (1957).