題目 : pn 接合の I-V 特性による Cu 配線プロセスに対応した熱処理温度の予測

Estimation of annealing temperature for Cu wiring process by I-V characteristic of p-n junction

所属 : 熊本大学自然科学研究科¹、熊本大学工学部²

発表者:小村 俊一郎1、溝上 隆之1、田中 慎太郎2、塩津 啓介2、久保田 弘1

1. はじめに

近年、Si デバイスに対する配線材料として,Al よりも微細化による配線抵抗の増大に有利なCu が 適用されている。しかし、Cu はSi デバイスにおけ る金属汚染の代表的な材料であり、比較的低温でSi 基板や層間絶縁膜へ容易に拡散し接合リークや層間 絶縁膜の絶縁破壊といったデバイスの性能・信頼性 の低下を招く。金属汚染による半導体デバイスの性 能劣化を防ぐため、現在ではバリアメタルが広く用 いられており、半導体プロセスで熱処理(アニール 処理)の管理がますます重要となっている。

本稿では、作製した半導体デバイスを故意に金属 汚染させることによって、逆方向リーク電流を増大 させ、その I-V 特性を調べることによって金属汚染 の程度を予測し、アニール温度を同定する技術につ いて提案する。逆方向リーク電流は、主として過剰 キャリアの再結合(SRH: Shockley-Read-Hole)モデ ル(1)式により表現され今回このモデル式を用いて 金属汚染を予測した。

$$R_{SRH} = \left[\frac{\sigma_p \sigma_n v_t N_t n_i}{\sigma_n \exp\left(\frac{E_t - E_i}{kT}\right) + \sigma_p \exp\left(\frac{E_i - E_t}{kT}\right)}\right]$$
...(1)

 $q:素電荷,A: デバイス面積, n_i: 真性半導体密度$ $D_p, D_n: 正孔と電子の拡散定数$ $L_p \equiv \sqrt{D_p \tau_p}: 正孔の拡散距離, L_n \equiv \sqrt{D_n \tau_n}: 電子の拡散距離$ $p_n: 平衡状態におけるn領域での正孔密度$ $n_p: 平衡状態におけるp領域での電子密度$ $\sigma_n: 電子の散乱断面積, \sigma_p: 正孔の散乱断面積$ $v_i: 熱速度, N_i: トラップ密度$

2. pn 接合の I-V 特性

今回、金属汚染を同定するための半導体デバイスを して pn 接合を用いた。

2.1 pn 接合の直接再結合電流

pn 接合の I-V 特性は金属汚染がない理想状態のとき キャリアの様子を図 1 に示す。また、そのときの電 流は(2)式のように表現されるが、実際 pn 接合デバ イスは大なり小なり金属汚染を含んでいるため測定 値はこの(2)式に示す値より多い電流値を示す。



図1pn 接合の直接再結合の様子

2.2 pn 接合の間接再結合電流

Si が金属汚染されたときバンドギャップ付近のキャ リアの様子を図2に示す。トラップ準位を形成し、 キャリアの再結合中心となっている。また、このト ラップ準位によって増加したリーク電流を、過剰キ ャリアの再結合(SRH:Shockley-Read-Hole)モデル (1)を用いて(3)式のように表現している。ここで、金 属汚染とSRHモデルの関係を説明する。まず、Si が金属で汚染されると図2にあるようにバンドギャ ップの中心にトラップ準位が形成される。そのトラ ップ準位の形成により電子と正孔は確率的に生成再 結合する回数が増え、その結果、より多くの電流が 流れることになる。このトラップ準位の密度は(1)式 のNtにより逆方向リーク電流に大きく寄与してい ることが分かる。

$$I_{\text{indirect}} = qA \frac{n_i}{\tau} W = qAR_{SRH} W \dots (3)$$



図 2 pn 接合の間接再結合の様子

2.1.3 pn 接合の測定電流

2.1 と 2.2 を踏まえると pn 接合の測定電流は(4)式の ように、直接再結合電流と間接再結合電流の和で表 わされる。さらにここで注目したいのは、直接再結 合電流の逆方向リーク電流は(2)式に一般的な値を 代入すると 5.6×10⁻¹³A/cm²となり間接再結合電流に 比べて非常に小さい値なので、逆方向における直接 再結合電流は無視して考えることができる。よって 逆方向における電流値は(5)式のように表わすこと ができる。

 $I = I_{direct} + I_{indirect} \dots (4)$ $I \cong I_{indirect} = qAR_{SRH}W \dots (5)$

3. 実験方法

図3に作製した pn 接合の断面図を示す。pn 接合 は p型 Si(100)基盤上に 300nm の酸化膜を素子分 離膜として使用し、素子領域に PSG(phosphorus silicate glass)を塗布後、熱拡散法で n 型層を形成し 作製した。バリアメタルはイオンビームスパッタ法 によって TiN を 10nm 成膜し、Cu 電極は EB 蒸着 により 300nm 形成した。さらに真空中(5.5×10⁴Pa 以下)によって 30 分間のアニールを室温、200~ 700℃において行った。このデバイスを用いて電流 電圧特性を測定した。



図3 作製した pn 接合の断面図

4. 結果

4.1 pn 接合の電流電圧測定結果

図3に作成デバイスの電流電圧特性を示す。また図4にSRHモデルを利用して、再結合レートと各アニール温度におけるその比(室温を基準)を示す。



図 3 pn 接合の I-V 特性

アニール温度(℃)	再結合レート	比率(基準:室温)
700	2.96875E+15	1417.910448
600	4.29688E+15	2052.238806
500	3.125E+14	149.2537313
400	5.78125E+13	27.6119403
300	2.5E+14	119.4029851
200	4.17188E+12	1.992537313
室温	2.09375E+12	1

図4 各アニール温度と再結合レート

5. 考察と結論

再結合レートは(1)式によって表わせるが、今回は Cu 拡散による金属汚染の影響でトラップ準位の密 度 Nt の値だけが変化していると仮定する。図4にお いて再結合レートの各アニール温度の比に注目する と、室温のときのトラップ密度の1.993 倍から 2052 倍に増加していることが分かる。再結合レートが 300℃と400℃、600℃と700℃の間で予想と逆転して いる結果となったが、アニール温度が高くなるに従 って再結合レートが増加する傾向を確認することが できた。今後は、上記の2点の逆転現象について詳 細に調査し逆方向リーク電流によるアニール温度の 同定を目指して研究を進める。