

【技術分類】 5 - 1 - 3 電子回路 / I C / 付加回路・特殊回路

【 F I 】 G04G1/00,308

【技術名称】 5 - 1 - 3 - 1 A D ・ D A コンバーター

【技術内容】

自然界の様々な物理量と時計内部のデジタル信号処理回路で扱えるデジタル値を相互に変換する手段であって、自然界物理量をデジタル値に変換する回路（AD コンバーター） および時計内部で生成または処理したデジタル値を所定の物理量に変換する回路（DA コンバーター）である。

AD コンバーターでは、物理量は、センサーなどでアナログ的な電気量に変換された後、増幅され、基準電圧と比較されデジタル値に変換される。その比較手段には、基準電圧を規則的に変える比較型、比較器を多く並べる並列型、サンプルホールド電圧を積分する積分型などの方式がある。AD コンバーターの基本的な性能は、精度、分解能、変換時間の3つであり、さらに時計用では、消費電流、構成の簡単さが重要なポイントとなる。

図1に、各方式のAD コンバーターの特徴を列挙する。

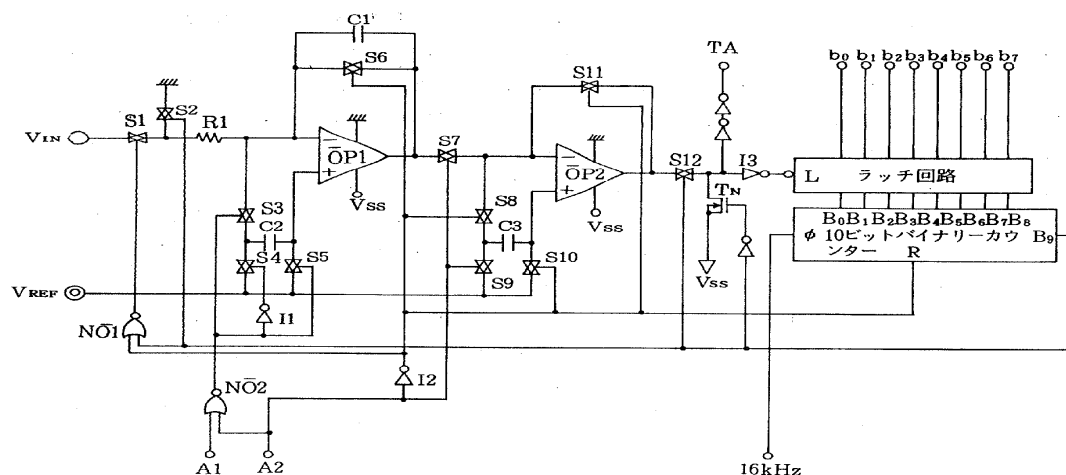
【図】図1 代表的なAD コンバーター型式の特徴

	精 度	分解能	変換時間	消費電流	構成の 簡単さ
比 較 型	△	○	○	○	△
積 分 型	○	○	*	○	○
並 列 型	△	△	⊗	*	*

出典 1、「42 頁 表 1 代表的な A / D 変換の特徴」

図2は、入力電圧 V_{IN} を正積分と逆積分し、その積分時間比で V_{IN} をデジタル値に変換する二重積分型AD コンバーター回路例である。

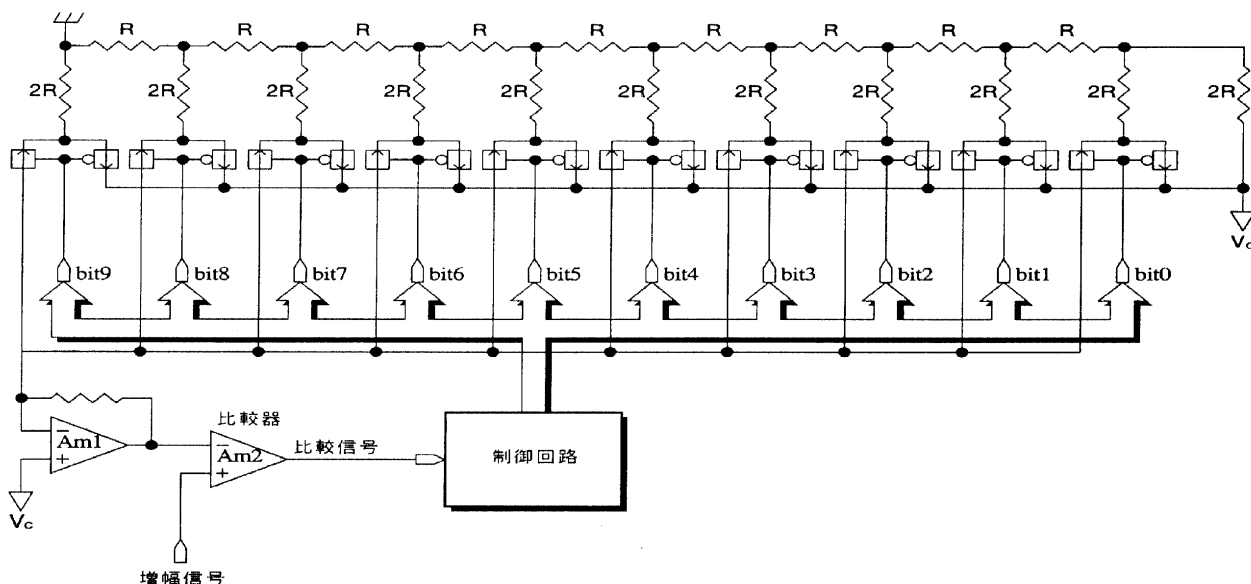
【図】図2 二重積分型AD コンバーター回路例



出典 1、「43 頁 図 3 二重積分型 A / D コンバータ回路図」

図3は、抵抗ラダー構成のDAコンバーター出力と入力電圧（図では、増幅電圧）を逐次比較することにより、入力電圧をデジタル値に変換する逐次比較型ADコンバーター回路例を示す。

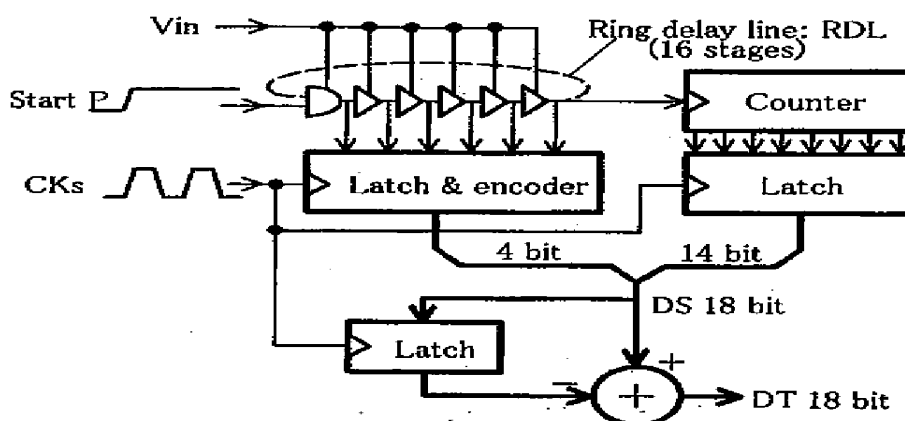
【図】図3 逐次比較型ADコンバーター回路例



出典 2、「20 頁 Fig.7 A/D 変換回路」

図4は、リングディレイラインを周回する遅延パルスのスピードが、その電源電圧で変調されることを利用して Vin をデジタル値に変換するリングディレイライン方式ADコンバーターである。

【図】図4 リングディレイライン方式ADコンバーターブロック図



出典 3、「51 頁 図3 新規AD変換方式のブロック構成」

図5は、自然2進コードデータをアナログ値に変換するはしご型DAコンバーターである。この回路の出力電圧 V_0 は、任意のデジタル信号 $b_{n-1}, b_{n-2} \dots b_0$ に対して、下式で与えられる。

$$V_0 = (V_s / 3) \times (b_{n-1} \times 2^0 + b_{n-2} \times 2^{-1} + \dots + b_1 \times 2^{-(n-2)} + b_0 \times 2^{-(n-1)})$$

【図】図5 はしご型DAコンバーター

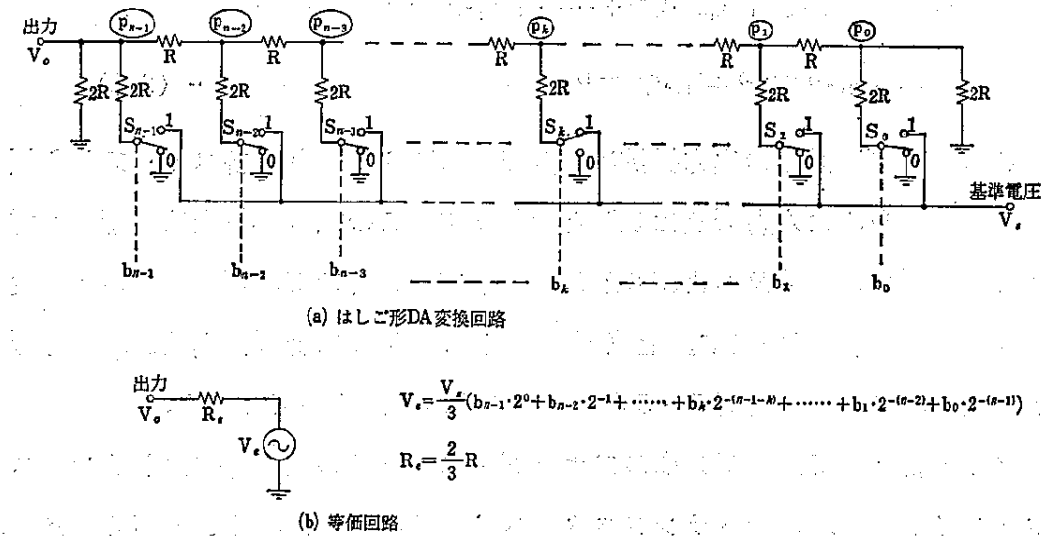


図3.2 自然2進コードに対するはしご形DA変換回路

出典 4、「87 頁 図 3.2 自然2進コードに対するはしご形DA変換回路」

上述のようなAD、DAコンバーター回路技術は、温湿度、水圧、照度などの自然環境を計測するセンサー付きの電子時計や、音声出力付き電子時計などで採用されている。さらに、電池電圧検出回路、充電式時計の過充電防止回路にも応用が可能である。

【出典 / 参考資料】

- 出典 1:「2 ミクロンルールを用いた時計用 A/D コンバータの性能について」,「日本時計学会誌 No.117」,「1986 年 6 月」,「大木慎一、萩平透、庄司秀行(カシオ計算機)著」,「日本時計学会発行」, 40 - 48 頁
- 出典 2:「1.5V 電源動作の計測システムの開発」,「日本時計学会誌 No.153」,「1995 年 6 月」,「三瀬和哉(シチズン時計)著」,「日本時計学会発行」, 11 - 22 頁
- 出典 3:「低電力化に適するオールデジタル AD 変換方式の開発」,「マイクロメカトロニクス Vol.47 No.3」,「2003 年 9 月」,「渡辺高元(デンソー)著」,「日本時計学会発行」, 48 - 62 頁
- 出典 4:「トランジスタ DA・AD 変換器」,「電子科学シリーズ 1980 年十版」,「1980 年 8 月 15 日」,「今井聖著」,「産報出版株式会社発行」, 84 - 105 頁
- 参考資料 1:「音声録音機能付腕時計」,「日本時計学会誌 No.108」,「1984 年 3 月」,「矢部宏、宮崎肇、藤森弘章(諏訪精工舎)著」,「日本時計学会発行」, 1 - 15 頁

- 【応用分野】 4 - 2 - 4 入力手段 / 電子式 / 音声方式
- 6 - 4 - 5 情報通信機能 / 情報ツール機能 / 音声録音機能
- 7 - 2 - 1 センサー応用 / センサー応用 / 気圧・高度計
- 7 - 2 - 2 センサー応用 / センサー応用 / 水圧・水深計
- 7 - 2 - 3 センサー応用 / センサー応用 / 方位
- 7 - 2 - 4 センサー応用 / センサー応用 / 温度

【技術分類】 5 - 1 - 3 電子回路 / IC / 付加回路・特殊回路

【 F I 】 G04G3/00@L, G04G3/02@D

【技術名称】 5 - 1 - 3 - 2 リングオシレーター(温度センサー)

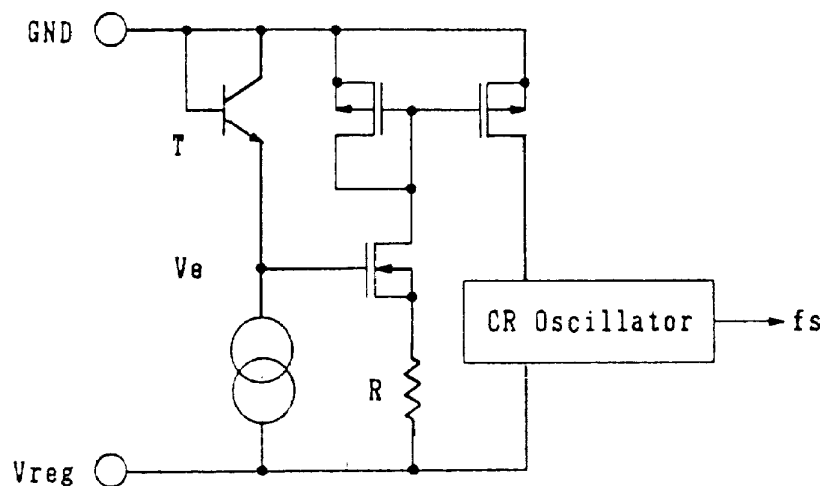
【技術内容】

水晶発振器出力を計時基準とする電子時計において、時間精度を向上させるために水晶発振器の温度特性を補償するための回路の主要部分であって、時計温度を計測する回路技術である。

図 1 は、温度によって発振周波数が変化する感温発振器の構成例である。

この感温発振器は、NPN トランジスタ (T) の PN 接合の温度特性 ($-2 \sim -2.5\text{mV/度}$) を利用している。定電圧 (V_{reg}) が供給されると、トランジスタ (T) に一定電流が流れ、エミッタに電圧 (V_e) が発生する。 V_e は NchFET のゲートに供給され、抵抗 (R) に流れる電流は、ほぼ V_e に比例する。そして、PchFET 2 個により構成されるカレントミラー回路により、CR 発振器に供給される電流も V_e に比例する。CR 発振器の周波数 (f_s) は、供給電流に比例するので、周波数 (f_s) は温度に比例することになる。

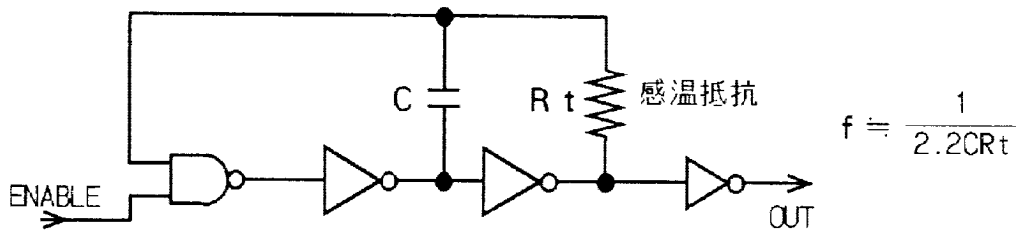
【図】 図 1 感温発振器の構成例 1



出典 1、「6 頁 Fig - 4. 感温発振器のブロック図」

図 2 は、感温発振器の他の構成例であって、IC 内部に半導体技術によって作られた、温度係数の比較的大きい半導体抵抗 (R_t) を感温素子として時定数回路に組み込んだ CR 発振器である。この発振回路は、周波数 $f = 1 / (2.2CRt)$ で発振し、温度によって R_t の値が変化するので、それに応じて発振周波数が感温特性を持つ。

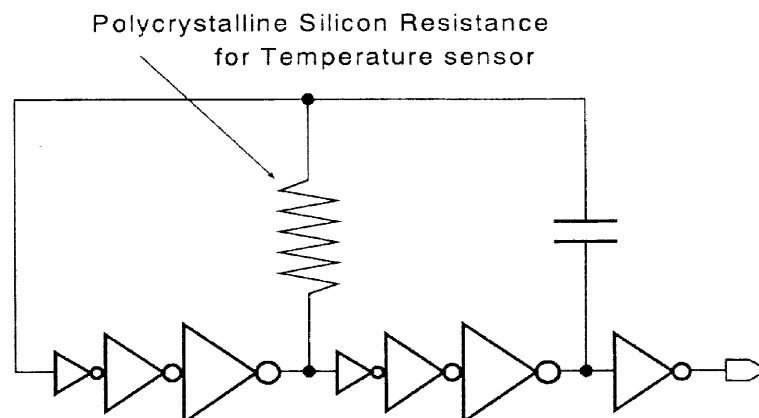
【図】図2 感温発振器の構成例2



出典 2、「90 頁 図 5 感温 CR 発振器」

図3は、感温発振器のさらに他の構成例であって、図2の例と同様に、感温抵抗素子を備えた無安定マルチバイブレーターで構成される感温発振器である。この構成は、インバーターを3段直結構成にしていることに特徴があり、余分な貫通電流と低温時のトランジスタ特性による発振周波数への悪影響の排除に効果がある。

【図】図3 感温発振器の構成例3



出典 3、「26 頁 Fig - 2. Circuit Structure of Temperature Sensing Oscillator」

これらの技術は、温度変化に対して時間精度を確保するために、年差時計などの高精度電子時計で採用されている。

【出典 / 参考資料】

- 出典 1：「全論理緩急方式の年差時計」, 「日本時計学会誌 No.127」, 「1988 年 12 月」, 「井上裕一、小田切博之、政木広幸（セイコー電子工業）著」, 「日本時計学会発行」, 3 - 15 頁
- 出典 2：「時計用 IC の現状と展望」, 「日本時計学会誌 No.150」, 「1994 年 9 月」, 「花岡忠史（シチズン時計）著」, 「日本時計学会発行」, 85 - 94 頁
- 出典 3：「10MHz 帯のデジタル温度補償型発振器の開発」, 「日本時計学会誌 No.151」, 「1994 年 12 月」, 「桜井保宏、深山博行（シチズン時計）著」, 「日本時計学会発行」, 24 - 32 頁

【応用分野】 2 - 1 - 1 時間・時刻標準（含む：調節、補正） / 内部時間標準 / 水晶発振式
5 - 1 - 1 電子回路 / IC / 時計用基本回路

【技術分類】 5 - 1 - 3 電子回路 / I C / 付加回路・特殊回路

【 F I 】 G04G1/00,309

【技術名称】 5 - 1 - 3 - 3 サウンドジェネレーター

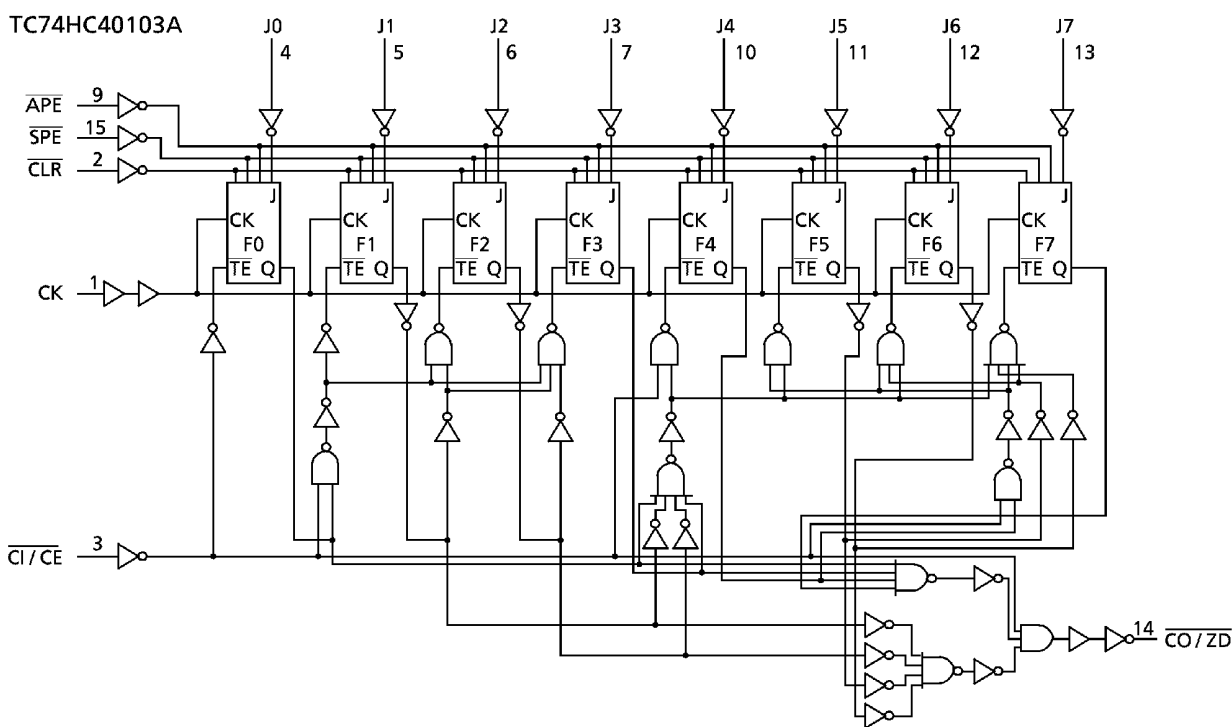
【技術内容】

メロディーアラームなどに必要な音程をデジタル的に作り出す手段であって、プログラム分周器を使用して源信号の周波数を適宜分周し、所望の周波数を得るための回路である。

図 1 は、サウンドジェネレーターの回路例であり、プログラマブル分周回路より成っている。この回路は、データ設定可能な 8bit の バイナリーカウンタで構成されており、最大 $1/256$ までの分周が可能である。J0～J7 は、分周比を決定する 8bit のデータの入力端子である。

この J0～J7 端子に入力される 8bit のデータの組み合わせにより、 $1/1 \sim 1/256$ までの任意の整数分の 1 の分周比でカウンタ入力クロック CK が分周されて、出力端子 (C0/CZ の反転信号) に出力される。

【図】 図 1 サウンドジェネレーター回路例

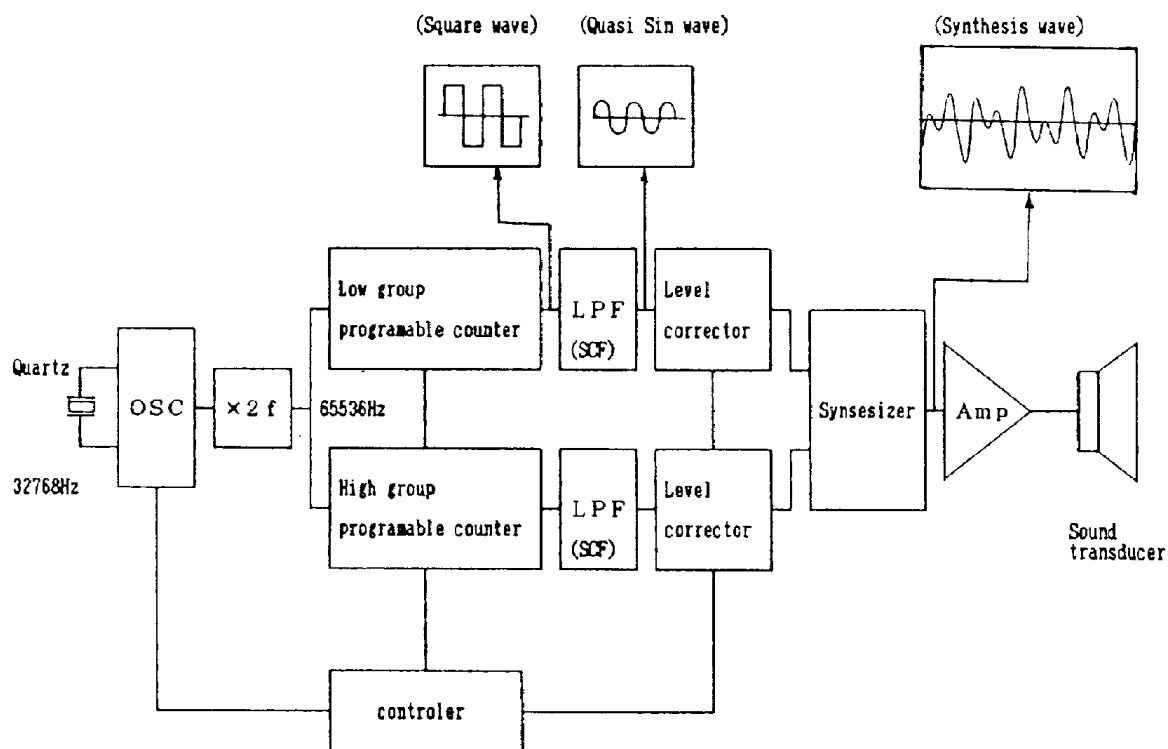


出典 1、「3 頁 システム図 (TC74HC40103A)」

以上のように、源信号を所定の分周比で分周して所望の周波数信号が得られるので、その出力信号の周波数を絶対音階に合わせることで、上記プログラム分周回路は、サウンドジェネレーターとして機能する。

図 2 は、プログラム分周回路をサウンドジェネレーターとして使っている応用例であり、プッシュフォンのそれぞれのキーに対応するトーン信号を時計内部で合成し出力することによって、予め登録された電話番号にプッシュボタンを押さずにダイヤルできる機能を持った、フォン・ダイアラー・ウォッチのシステムブロック図である。

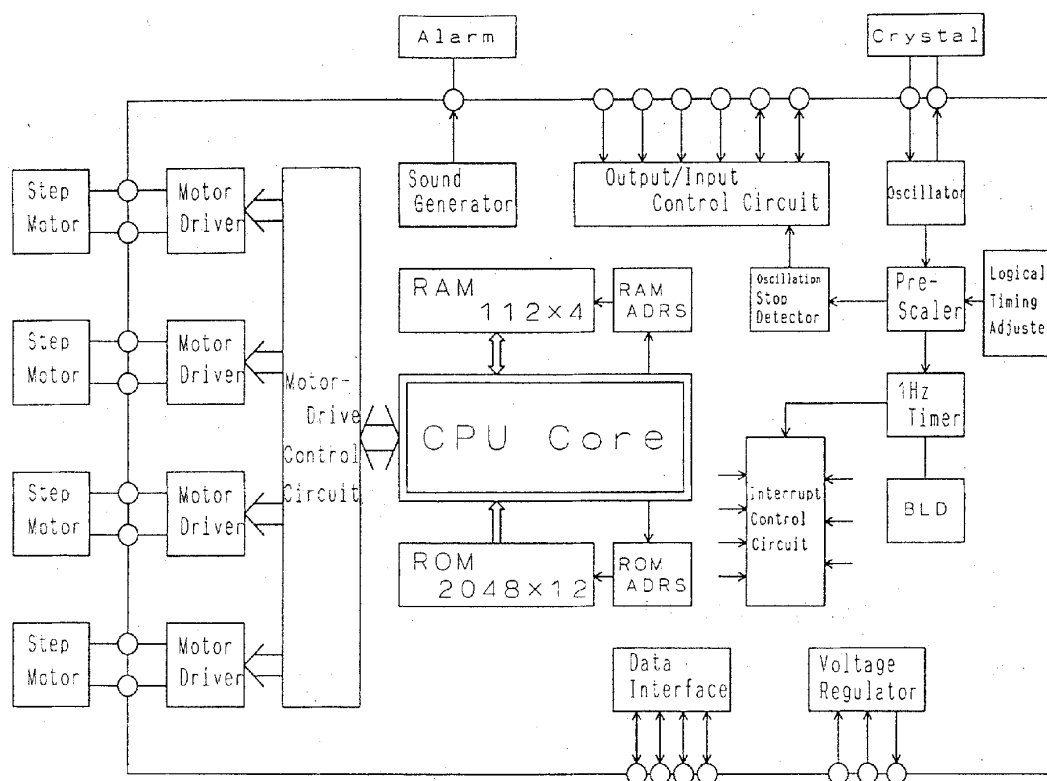
【図】図 2 フォン・ダイアラー・ウォッチへの応用例



出典 2、「34 頁 Fig.3 DTMF signal generator」

また、図3はアナログ多機能ウォッチへ応用した例であって、様々な音程のアラーム信号を作成するために、前述のサウンドジェネレーターを内蔵している。

【図】図3 アナログ多機能ウォッチのシステムブロック図（応用例）



出典3、「13頁 Fig.1 System of CPU - IC」

上述のようなサウンドジェネレーター回路技術は、前述のフォン・ダイアラ・ウォッチや、音程変化のあるアラーム音を持った時計、あるいはメロディ・ウォッチなどで採用されている。

【出典／参考資料】

出典1：「TOSHIBA TC74HC40102, 40103AP / AF」, 「汎用ロジック IC 製品情報 / データシート」, 「2002年10月7日」, 「東芝セミコンダクター著」, 「株式会社東芝セミコンダクター発行」, 1 - 12 頁

出典2：「フォン・ダイアラ・ウォッチの開発」, 「日本時計学会誌 No.127」, 「1988年12月」, 「相原敏治、木下聡、山田吉信（カシオ計算機）著」, 「日本時計学会発行」, 29 - 37 頁

出典3：「アナログ多機能クォーツの開発2 - キャリバー5T・7T 回路システム - 」, 「日本時計学会誌 No.134」, 「1990年9月」, 「川口孝、鈴木裕、矢部宏（セイコーエプソン）著」, 「日本時計学会発行」, 11 - 22 頁

【応用分野】 3 - 6 - 1 出力手段 / 音響報知 / 打鐘（時打ち）

3 - 6 - 2 出力手段 / 音響報知 / メロディー

3 - 6 - 4 出力手段 / 音響報知 / 音声・トーン

【技術分類】 5 - 1 - 3 電子回路 / IC / 付加回路・特殊回路

【 F I 】 G04G9/00,306

【技術名称】 5 - 1 - 3 - 4 E L 駆動回路

【技術内容】

液晶などの時計表示素子を照明する EL (エレクトロルミネッセンス) の駆動回路であって、トランス方式と昇圧コイルを利用したドライバー IC 方式がある。

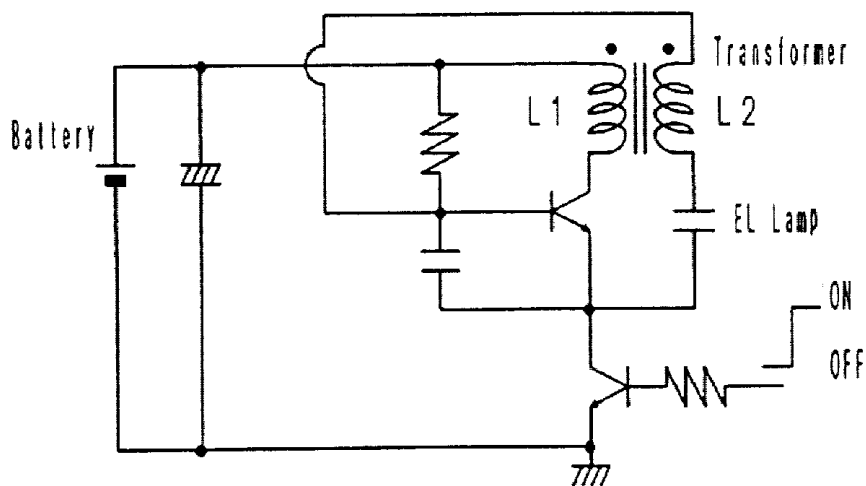
従来、腕時計の照明は、デジタルクォーツではミニチュアランプや LED などの点光源ランプが、アナログクォーツでは夜光塗料が使用されてきたが、最近では時計表示全面照明装置として、薄型・面発光の EL が使用されるようになった。

時計用 EL ランプ駆動回路の必要条件は、小型、低電圧動作、低消費電流、照明装置として十分な輝度である。この条件を満たす EL 駆動方式として、次の 2 方式が考案された。

- (1) トランスのインダクタンス成分と EL 自身の容量成分による LC 自励発振利用のトランス方式
- (2) コイルで発生させた逆起電圧を、EL に充電・放電する EL ドライバー IC 方式

図 1 は、トランス方式 EL 駆動回路を例示しており、その特徴は、少ないディスクリート部品で構成可能、EL 点灯制御がトランジスタの ON / OFF のみで可能、高輝度などである。トランジスタを ON すると、LC 自励発振を開始し、トランスで増幅された交流電圧で EL が駆動される。この方式の課題は、トランスの小型化・低コスト化が難しい、部品実装面積が大きいなどである。

【図】 図 1 トランス方式 EL 駆動回路

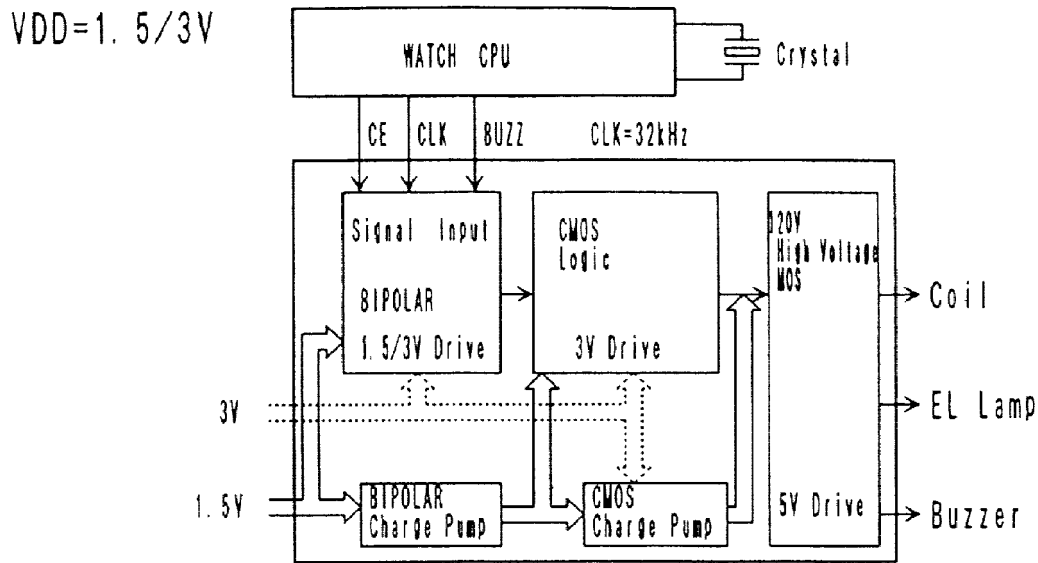


出典 1、「3 頁 Fig.3 Transformer EL Drive Circuit」

図 2 は、トランス方式の課題を解決する EL 駆動用ドライバー IC のブロック図であり、図 3 は、その EL およびブザー駆動部の回路図である。

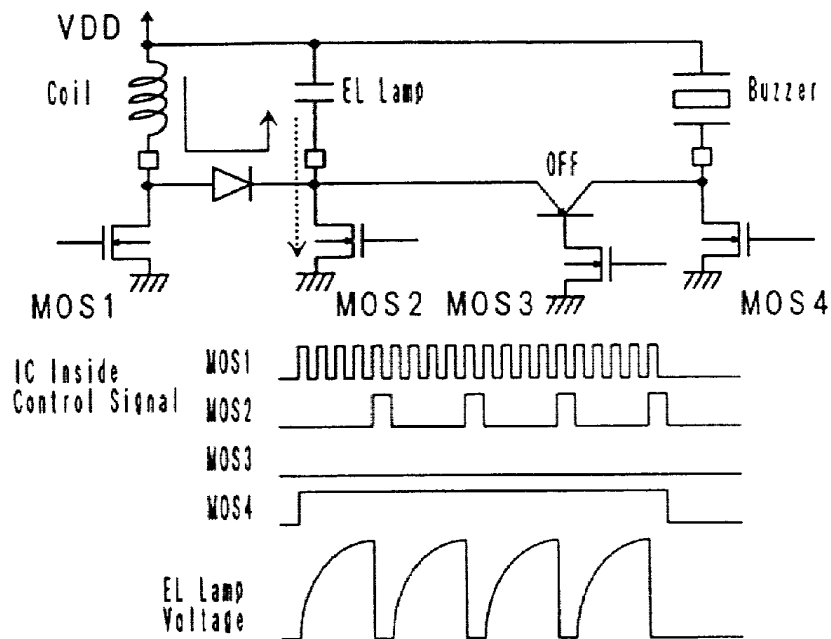
図 3 において、MOS1 が ON / OFF すると、昇圧コイル (Coil) で逆起電圧が発生し、ダイオードで整流されて EL に充電され、続いて MOS2 で放電され、EL が発光する。MOS3、MOS4 はブザー駆動用トランジスタである。

【図】図2 EL 駆動用ドライバーICのブロック図



出典 1、「6 頁 Fig.5 EL Driver IC Block Diagram」

【図】図3 EL 駆動用ドライバーICのEL およびブザー駆動部の回路図



出典 1、「7 頁 Fig.6 EL Drive Circuit, Timing Chart」

EL 駆動用ドライバーIC方式は、圧電ブザーの駆動にも応用することができ、上記図3の例のように、EL 駆動と圧電ブザー駆動の両回路を共通化して使用することが可能である。

【出典 / 参考資料】

出典 1：「腕時計用 EL 駆動回路の開発」, 「日本時計学会誌 No.156」, 「1996 年 3 月」, 「高橋智宏（セイコー電子工業）著」, 「日本時計学会発行」, 1 - 9 頁

【技術分類】 5 - 1 - 3 電子回路 / IC / 付加回路・特殊回路

【 F I 】 G04G1/00,308

【技術名称】 5 - 1 - 3 - 5 F F T 演算回路

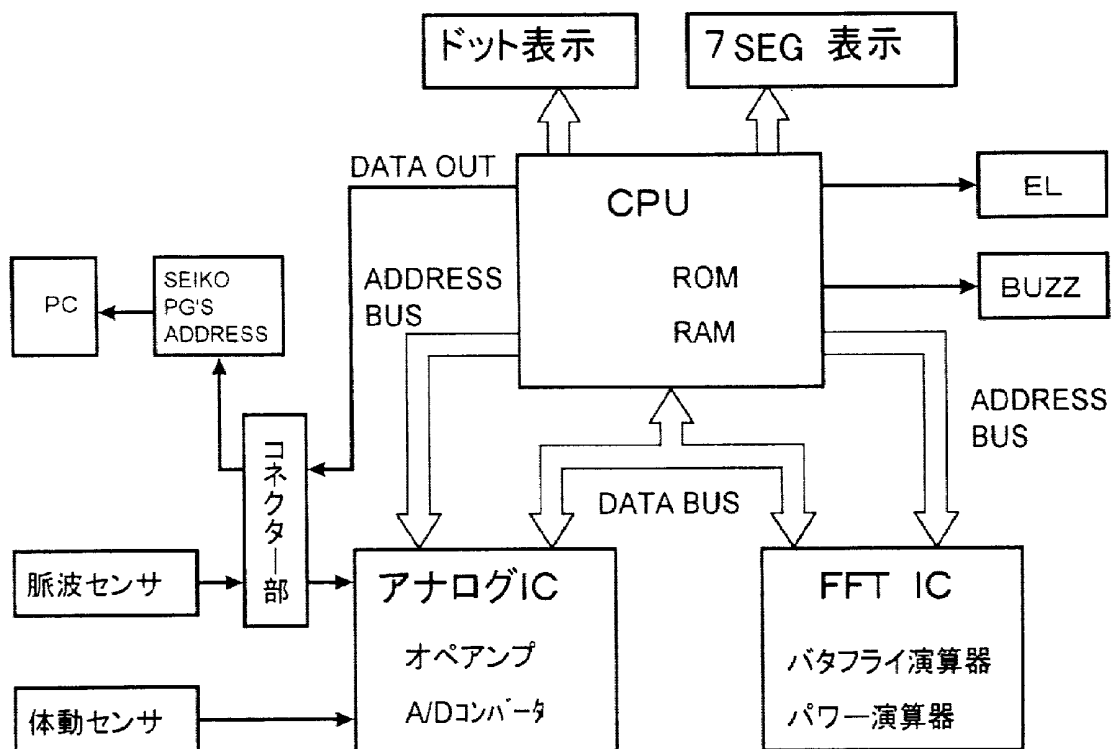
【技術内容】

FFT (Fast Fourier Transform) 演算回路は、時間軸上の情報を周波数軸上の情報に変換する演算処理を行なう回路であって、DFT (Discrete Fourier Transform) を高速に行なう処理回路であり、時計内のセンサーなどから得られたデータをフーリエ変換処理するのに用いられる。

図 1 は、運動中の脈拍数計測を行なうために、FFT 演算回路 (FFT IC) を用いてデータ処理を行っている、脈拍数計測機能のついた腕時計のシステム・ブロック図である。

このシステムでは、脈波センサーから得られる脈波検出信号に重畳される体動成分を取り除き、脈波信号のみを抽出するために、体動センサーと FFT IC を備えている。各々のセンサーからの検出信号を個別に A/D 変換後、FFT IC にて周波数軸の情報に変換して、CPU のソフト処理により脈波信号に重畳される体動成分を取り除いている。

【図】 図 1 腕時計の脈拍数計測システム・ブロック図



出典 1、「25 頁 Fig.1 システム構成図」

例示のシステムでは、FFT アルゴリズムとして、基数 2、周波数間引き型、出力ビットリバース方式が採用され、A/D コンバーターからのデジタル信号をもとに、FFT IC のハードウェアで次のバタフライ演算が行われる。

$$X_R = x_r + x_i, \quad X_I = A \times \cos(2\pi K/N) + B \times \sin(2\pi K/N)$$

$$Y_R = y_r + y_i, \quad Y_I = B \times \cos(2\pi K/N) - A \times \sin(2\pi K/N)$$

$$(A = x_r - x_i, B = y_r - y_i) \quad (K = 0, 1, 2, \dots, N-1)$$

所定回数のバタフライ演算実施後、演算結果を並び替え、パワー演算して、FFT 結果を出力してゐる。

このような演算処理は、CPU でのソフトウェアでも可能であるが、FFT 処理は非常に演算量が多く、例示のシステムのようにランニング中の脈拍数をリアルタイムで表示するには、演算の高速性が求められる。従って、使用頻度の高い演算ブロックをハードマクロで構成した高速処理が可能な FFT 演算回路が不可欠となる。

【出典 / 参考資料】

出典 1 : 「セイコーパルスグラフの開発 (回路システム編)」, 「日本時計学会誌 No.162」, 「1997 年 9 月」, 「佐久本和美 (セイコー電子工業) 青島一郎、小須田司 (セイコーエプソン) 著」, 「日本時計学会発行」, 24 - 33 頁

【応用分野】 7 - 1 - 1 センサー応用 / 生体モニター / 脈拍・脈波