

【技術分類】 5 - 2 - 1 電子回路 / 実装 / 回路基板

【 F I 】 G04G1/00,303

【技術名称】 5 - 2 - 1 - 1 多層基板

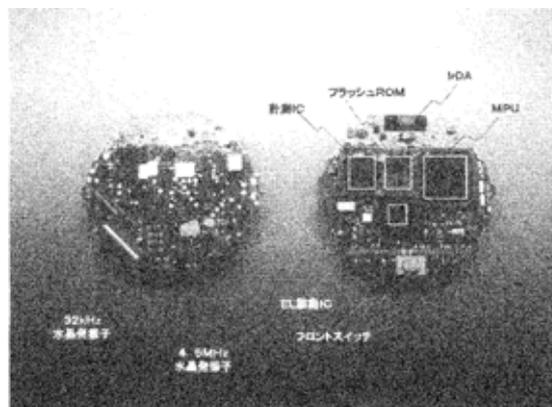
【技術内容】

時計に用いる回路基板であって、高密度・高機能な実装を実現するために複数枚の基板を積層して作る基板の技術である。

ICチップなどの実装部品の小型化・部品の高度な集積化要求に伴い、時計の回路基板でも多層基板が用いられる例が出ている。

図1は、高機能なダイバースウォッチに用いられた例で、この場合は4層基板である。

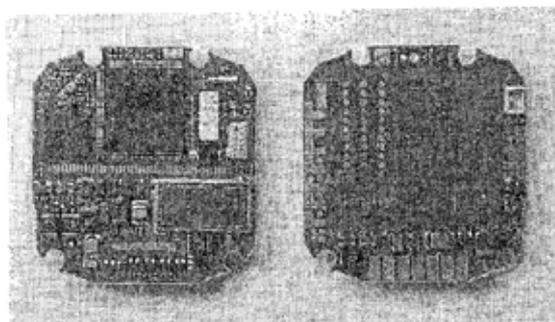
【図】 図1 ダイバースウォッチの多層基板



出典1、「52頁 Fig.4 4 - layers PCB」

図2は、音楽プレーヤー機能を持った時計に採用された例で、こちらは6層基板である。

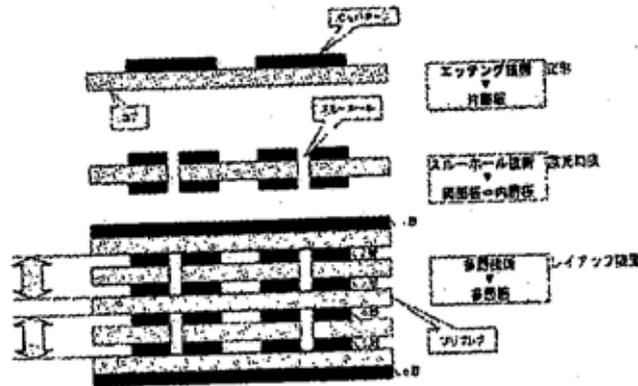
【図】 図2 音楽プレーヤー機能付き時計の多層基板



出典2、「4頁 Fig.5 PWB Assembly」

多層のプリント基板は図3のとおり、3つの技術から成り立っている。コアの上に銅箔のパターンを形成するエッチング技術、両面のパターンを導通するためのスルーホール技術、そして層を重ねていく多層化技術の3つである。それぞれの製造工程で変形、露光精度、各層をいかに精度よく重ねるかというレイアウト精度が重要になり、そのための計測技術やこれらを活用した高精度ガイド穴明け機の開発が報告されている。

【図】図3 基板製造の3つの技術

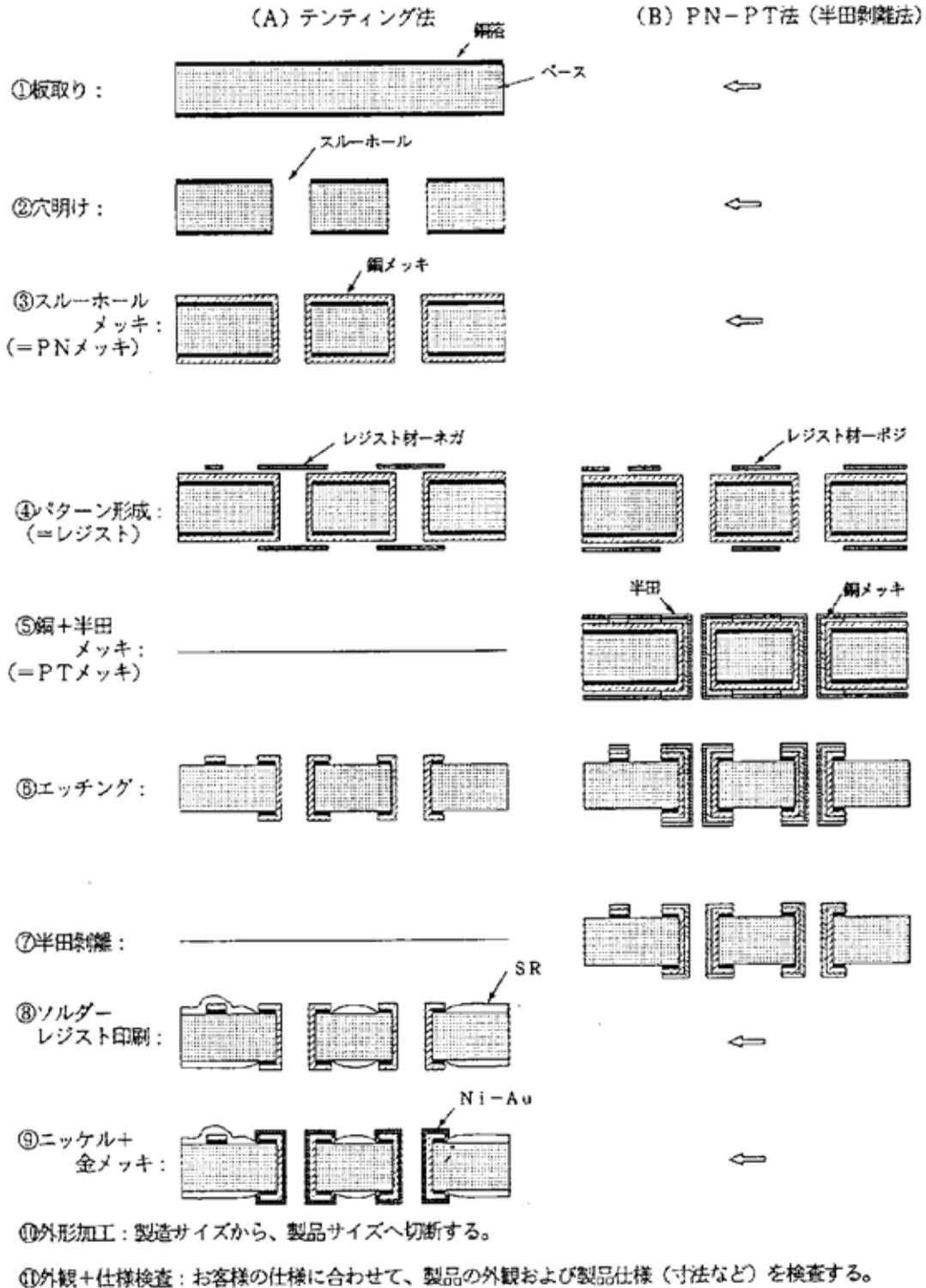


出典 3、「73頁 Fig.12 基板製造の3つの技術」

なお、プリント基板の代表的な製法であるサブトラ法の製造プロセスは、製品仕様に応じて図4のとおり2種類あり、これに図5で示す工程を加えて多層基板とする。また、図6に示すとおりそれぞれの層を薄くして多層基板全体の薄型化が進められている。

【図】図4 プリント基板の製造方法

プリント配線基板は、その製品仕様に応じて2種類の製造方法があります。

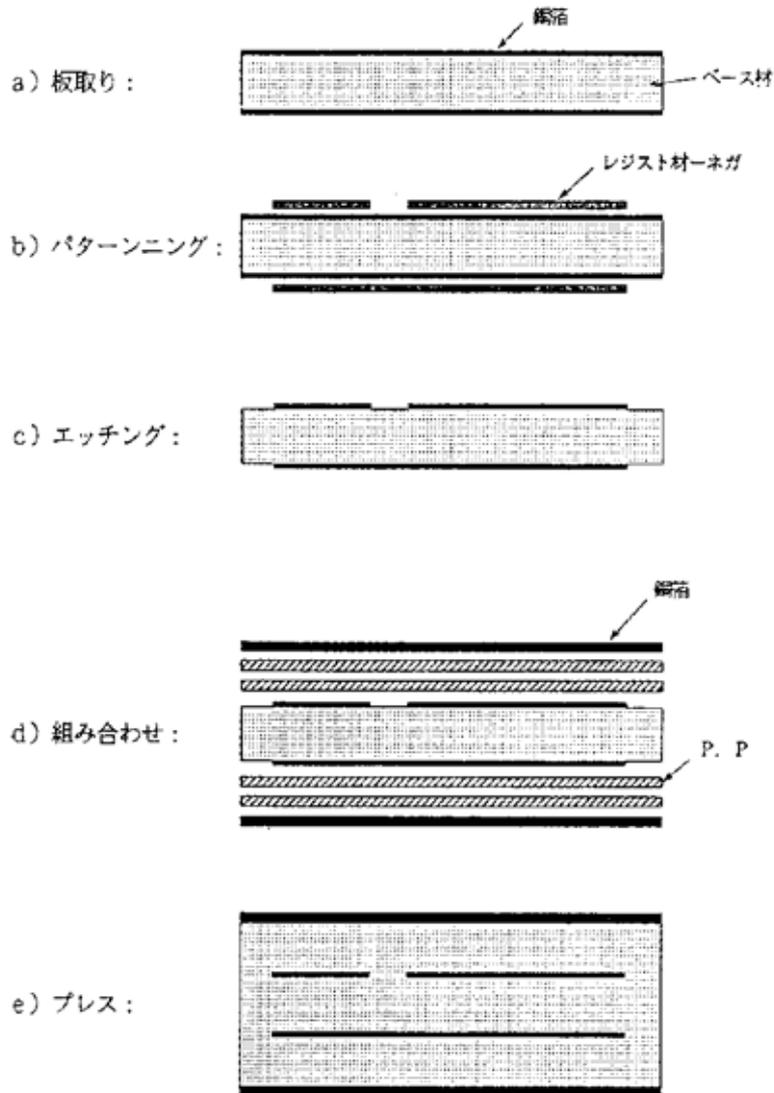


出典 4、「81 頁 別紙 1 サブトラ法の配線基板製造プロセス」

【図】図5 多層板の製造プロセス

(補足) 多層板の製造プロセス

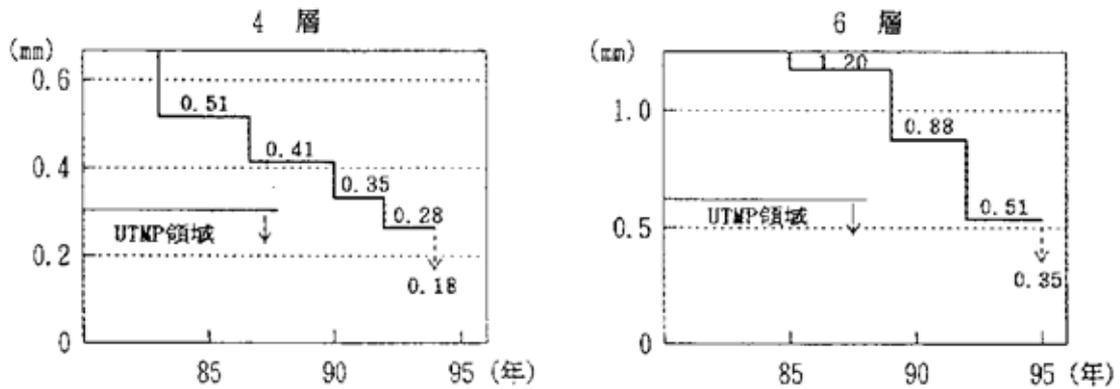
多層板を製造する際は、先の②の工程前に以下の工程がプラスされます。



↓
②工程へ続く

出典 4、「82 頁 別紙 2 多層板の製造プロセス」

【図】図6 多層基板の厚さの推移



出典4、「88頁 図4 板厚の推移」

一方、多層基板内に部品を内蔵する技術も開発されている。その技術については技術分野「電子回路/実装/回路実装/部品実装」で紹介する。

多層基板にはノイズに対するシールド性も期待ができ、無線の機能を有する時計の実装基板として活用の範囲が広がることが予想される。

図7にGPS内蔵ウォッチを示す。

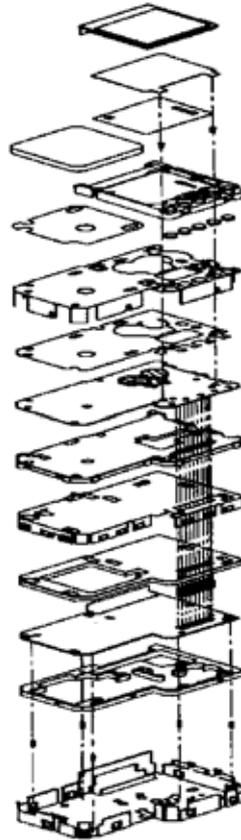
【図】図7 GPS内蔵ウォッチの写真



出典5、「1頁 写真」

当該製品では、図 8 に示す MSL 構造という積層のシールド構造を用いているが、今後この種の商品においても活用される可能性が高い。

【図】図 8 MSL (マルチシールドレイヤー) 構造



出典 6、「74 頁 Fig.2 MSLstructure」

【出典 / 参考資料】

出典 1: 「CYBER AQUALAND Cal.D700 の開発」, 「マイクロメカトロニクス Vol.46 No.4」, 「2002 年 12 月」, 「三瀧和哉、木原啓之、北嶋泰夫、田中透、池内義宏、高橋由紀見 (シチズン時計) 著」, 「日本時計学会発行」, 48 - 57 頁

出典 2: 「腕時計型デジタルプレーヤーの機構開発」, 「マイクロメカトロニクス Vol.45 No.1」, 「2001 年 3 月」, 「茂木肇、道蔦聡実、北原政昭、澤田亮 (カシオ計算機) 著」, 「日本時計学会発行」, 1 - 7 頁

出典 3: 「多層基板におけるガイド穴の高精度穴明け方法」, 「マイクロメカトロニクス Vol.46 No.3」, 「2002 年 9 月」, 「齋藤努 (セイコープレジジョン) 著」, 「日本時計学会発行」, 66 - 79 頁

出典 4: 「『チップオンボード用プリント配線基板の技術動向』」, 「日本時計学会誌 No.151」, 「1994 年 12 月」, 「中川吉明 (イビデン) 著」, 「日本時計学会発行」, 78 - 99 頁

出典 5:

- ・ 出典: カシオ ニュースリリース、新製品ニュース
- ・ 著者名: カシオ計算機
- ・ 表題: 世界初 GPS 内蔵ウオッチの開発について
- ・ 掲載年月日: 1999 年 1 月 6 日、掲載者: カシオ計算機株式会社

- ・ 検索：2004年12月13日
- ・ アドレス：<http://www.casio.co.jp/productnews/gps.html>

出典6：「GPS内蔵ウォッチ“Satellite Navi”」,
「マイクロメカトロニクス Vol.44 No2」,
「2000年6月」,
「奥山正良、青木信裕（カシオ計算機）著」,
「日本時計学会発行」,
72 - 76 頁
参考資料1

- ・ 出典：投稿記事（村田）/セラミック多層機能基板技術
- ・ 著者名：村田製作所
- ・ 表題：携帯電話の進化をサポートするセラミック多層基板技術
- ・ 掲載年月日：2004年、掲載者：株式会社 村田製作所
- ・ 検索：2005年1月18日
- ・ アドレス：<http://www.murata.co.jp/articles/ta0462.html>

【技術分類】 5 - 2 - 1 電子回路 / 実装 / 回路基板

【 F I 】 G04G1/00,303

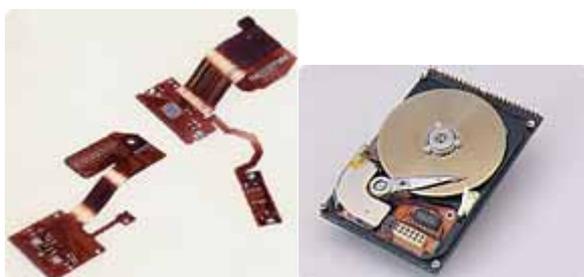
【技術名称】 5 - 2 - 1 - 2 フレキシブル基板 (F P C)

【技術内容】

時計の回路基板として用いられる基板であって、柔軟性を持ち、小型化と多機能化の両立などの有力なツールとして活用される技術である。

FPC (フレキシブル基板) は、時計以外にも小型が要求される携帯端末、パソコン、カメラなどのデジタル機器にも多数採用されている。薄く、軽く、自由に曲がるという特性により、図1に示すように、デザインの多様化、形状の複雑化に対応し、機器の高密度実装に多用されている。

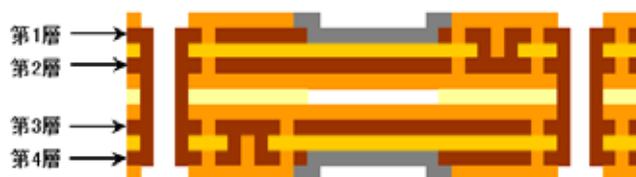
【図】 図1 FPC の使用サンプル (ハードディスクと FPC)



出典 1、「1 頁 ハードディスク用 FPC (写真)」

FPC にはシンプルな片面、両面基板や、4 層、6 層などの多層基板があり、図2は4層FPC、図3は6層FPCの構成を示す断面図である。

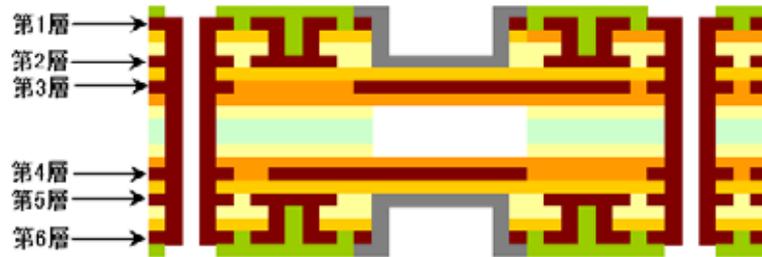
【図】 図2 4層FPC



No.	種別	材料	厚み μm
1	オーバーコート	ポリイミド、SR	25~60
2	両面FPC	圧延銅箔 Cu/PI/Cu=18/25/18	70 (銅メッキ:10~15)
3	カバーレイフィルム	ポリイミドフィルム	27
4	ボンディングシート	ポリイミド系、エポキシ系	35~50
5	カバーレイフィルム	ポリイミド	27
6	両面FPC	圧延銅箔 Cu/PI/Cu=18/25/18	70 (銅メッキ:10~15)
7	オーバーコート	ポリイミド、SR	25~60 (総厚)
8	シールド材	基材/金膜/導電性接着剤=23/0.1/9	32

出典 2、「2 頁 4層FPCの図」

【図】図3 6層FPC

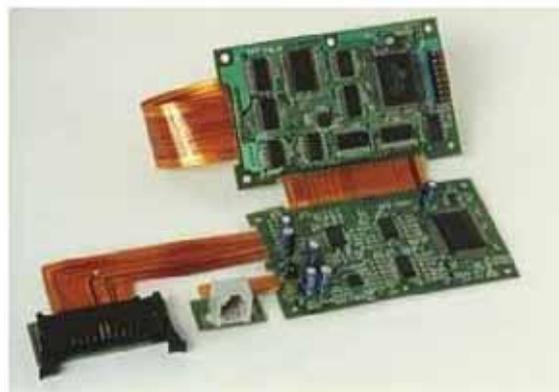


No.	種別	材料	厚み μm
1	オーバーコート	SR、ポリイミド	25~60
2	両面FPC	圧延銅箔 Cu/PI/Cu=18/25/18	70 (銅メッキ10~15)
3	カバーレイフィルム	ポリイミド	27
4	ボンディングシート	エポキシ系、ポリイミド系	35~50
5	補強材(スペーザー)	ガラスエポ板(FR4)、ポリイミド	50~500
6	ボンディングシート	エポキシ系、ポリイミド系	35~50
7	カバーレイフィルム	ポリイミド	27
8	両面FPC	圧延銅箔 Cu/PI/Cu=18/25/18	70 (銅メッキ10~15)
9	オーバーコート	SR、ポリイミド	25~60
		(総厚)	360~950
10	シールド材	基材/金属/導電性接着剤=23/0.1/9	32

出典2、「2頁 6層FPCの図」

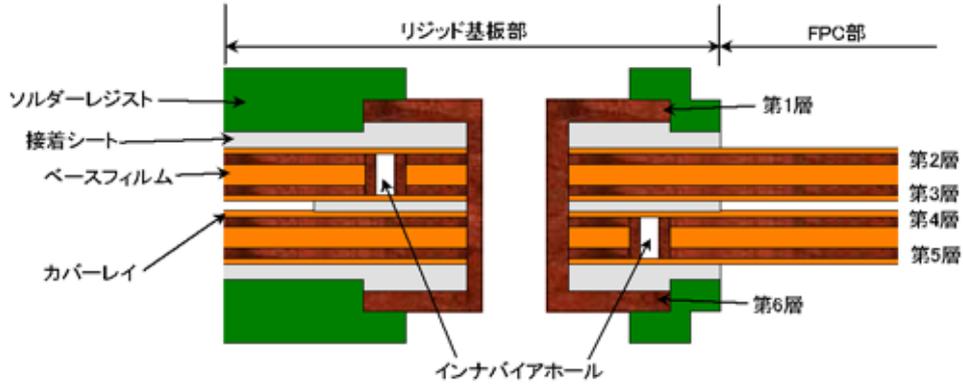
また、多層FPCの発展形として、図4にサンプル写真、図5に断面図を示す「多層フレックス・リジッド基板」も実用化されている。これはFPCとリジッド基板を一体加工することにより、リジッド基板部とFPC部との接合部を無くし、接続信頼性を高めるとともに、省スペース化を図れるようになるものである。

【図】図4 多層フレックス・リジッド基板のサンプル写真



出典2、「3頁 上部の写真」

【図】図5 多層フレックス・リジッド基板の断面図



出典2、「3頁 下部にある構造例の図」

なお、図2、図3に示すとおり、多層FPCの各層間の導通は基板に明けられた貫通穴に銅メッキを施すことによりとられている。この製造工程を図6に示す。

【図】図6 FPCの製造工程フロー

工程	図解	概説
銅張板		銅箔:電解or圧延 銅厚:18または35 μ m(12~35 μ m対応可) ベースフィルム:ポリイミド25 μ m(12.5~50 μ m対応可)
穴開け		穴径:0.3mm以上 (0.1mm~対応可:制約有り)
銅めっき		メッキ厚:10~30 μ m (上記以外で指定ある場合は応相談)
パターンニング		エッチングレジスト ドライフィルム
パターン形成		ライン/スペース=75/75 μ m以上 (50/50 μ m~対応可:制約有り)
ソルダーレジスト		カバーレイフィルム:25または50 μ m(12.5 μ m対応可) フォトレジスト:25 μ m以上
表面処理		表面処理種類:金/ニッケルメッキ(電解または無電解) 半田メッキ/レベラー 化成(防錆)処理
補強版貼り		補強板種類: ガラエポ、ポリイミド、ポリエステル *厚みは任意対応いたします。

出典2、「7頁 フレキシブル配線製造工程フローの図」

エレクトロニクス製品の軽量・薄型化、高機能化および低コスト化に対応するため、FPC 周りの技術改善、新技術開発が進められており、下記のような報告が散見される。

(1) 多層 FPC の層間導通用の貫通穴を無くし、銅バンプで層間導通を行い、貫通穴による配線・部品実装の制限領域を無くす新工法の開発 (参考資料 1)

(2) FPC の配線ピッチを 30% 狭く (従来品比) できる超高密度 FPC の開発 (参考資料 2)

【出典 / 参考資料】

出典 1 :

- ・ 出典 : 製品案内 (NOK)
- ・ 著者名 : NOK 株式会社
- ・ 表題 : フレキシブルサーキット
- ・ 掲載年月日 : 2001 年、掲載者 : NOK 株式会社
- ・ 検索 : 2005 年 1 月 17 日
- ・ アドレス : <http://www.nok.co.jp/seihin/f-circuit.html>

出典 2 : 「フレキシブルプリント配線基板」, 「沖電線製品カタログ 2004.4(1) H.3 版」, 「2004 年 4 月」, 「沖電線著」, 「沖電線株式会社発行」, 1 - 8 頁

参考資料 1 :

- ・ 出典 : ニュースリリース (ノース)
- ・ 著者名 : 株式会社ノース
- ・ 表題 : NMBI オール銅バンプ、多層フレキ基板製造工法開発についてのお知らせ
- ・ 掲載年月日 : 2003 年 6 月 12 日、掲載者 : 株式会社ノース
- ・ 検索 : 2005 年 1 月 17 日
- ・ アドレス : <http://www.northcorp.co.jp/Current/PDF/NewsRelease-2003.06.12.pdf>

参考資料 2 :

- ・ 出典 : プレスリリース (東レ)
- ・ 著者名 : 東レ株式会社
- ・ 表題 : 液晶ディスプレイ用ドライバー IC の小型化、高密度化、低コスト化を可能にする世界最高レベルの高密度フレキシブル回路基板の開発について
- ・ 掲載年月日 : 2004 年 3 月 26 日、掲載者 : 東レ株式会社
- ・ 検索 : 2005 年 1 月 17 日
- ・ アドレス : <http://www.toray.co.jp/news/elec/nr040326.html>